

## Spis treści:

Wykaz ważniejszych oznaczeń i skrótów.....	3
<b>1. Wprowadzenie.....</b>	<b>6</b>
1.1. Wstęp .....	6
1.2. Cel, teza i treść pracy.....	8
<b>2. Charakterystyka BISTów stosowanych wspólnie w elektronicznych systemach wbudowanych .....</b>	<b>10</b>
<b>2.1. Metody testowania i diagnostyki układów analogowych .....</b>	<b>10</b>
<b>2.2. Rozwiązania BISTów znane z literatury .....</b>	<b>11</b>
2.2.1 Układy OBIST .....	12
2.2.2 Układy HBIST.....	13
2.2.3 Testery BIST dla układów w pełni różnicowych.....	14
2.2.4 Testery TBIST.....	16
<b>2.3. Koncepcja zintegrowanego <math>\mu</math>BISTu o rozszerzonej funkcjonalności.....</b>	<b>17</b>
<b>3. Przegląd i analiza środków sprzętowo-programowych współczesnych mikrokontrolerów stosowanych w systemach wbudowanych .....</b>	<b>18</b>
<b>3.1. Ogólna charakterystyka współczesnych mikrokontrolerów .....</b>	<b>18</b>
<b>3.2. Analiza mikrokontrolerów w aspekcie przydatności do realizacji <math>\mu</math>BISTów .....</b>	<b>21</b>
<b>3.3. Uwarunkowania metod pomiarowych i diagnostycznych wynikające z ograniczonych zasobów mikrokontrolera .....</b>	<b>25</b>
<b>4. Analiza i badania metod SBT o graficznych sygnaturach słownika uszkodzeń w aspekcie implementacji w <math>\mu</math>BISTach.....</b>	<b>27</b>
<b>4.1. Charakterystyka słownikowych metod diagnostyki uszkodzeń bazujących na analizie krzywych identyfikacyjnych.....</b>	<b>27</b>
<b>4.2. Diagnostyka układów o pomijalnych tolerancjach.....</b>	<b>30</b>
4.2.1. Metoda oparta na próbkowaniu sygnału odpowiedzi na pobudzenie impulsowe (PSO).....	30
4.2.2. Metoda oparta na pomiarze przedziałów czasowych przekraczania sygnału odpowiedzi wybranych poziomów (CPWP).....	35
<b>4.3. Badania i analiza przydatności obu metod.....</b>	<b>37</b>
<b>4.4. Problemy diagnostyki układów analogowych z realnymi tolerancjami elementów składowych.....</b>	<b>40</b>
4.4.1. Maskujący wpływ tolerancji elementów nieuszkodzonych.....	40
4.4.2. Koncepcja klasyfikatora uszkodzeń z logiką rozmytą.....	42

4.4.3.    Koncepcja modelowania i klasyfikacji rozproszonych tolerancjami krzywych identyfikacyjnych .....	46
<b>4.5. Podsumowanie .....</b>	<b>48</b>
<b>5. Zastosowanie sygnałów komplementarnych do realizacji zintegrowanych <math>\mu</math>BISTów do testowania funkcjonalnego .....</b>	<b>49</b>
<b>5.1. Ogólna charakterystyka sygnałów komplementarnych.....</b>	<b>49</b>
<b>5.2. Projektowanie parametrów <math>\alpha</math>-parametrycznych i <math>T_i</math>-parametrycznych sygnałów komplementarnych .....</b>	<b>51</b>
<b>5.3. Symulacyjne badania właściwości metrologicznych sygnałów CS.....</b>	<b>54</b>
5.3.1. Badane układy i parametry dopasowanych sygnałów CS .....	54
5.3.2. Wpływ zmian dobroci i pulsacji charakterystycznej na odpowiedź dolnoprzepustowego filtra Butterwortha II rzędu.....	56
5.3.3. Wpływ zmian dobroci oraz pulsacji charakterystycznej obu sekcji na odpowiedź dolnoprzepustowego filtra Butterwortha IV rzędu .....	58
5.3.4. Wpływ czasu trwania pierwszego impulsu sygnału na wrażliwość metody ....	59
5.3.5. Wpływ błędów parametrów sygnałów CS na dokładność testowania.....	60
<b>5.4. Podsumowanie .....</b>	<b>64</b>
<b>6. Eksperymentalna realizacja i badania <math>\mu</math>BISTu dwufunkcyjnego do testowania funkcjonalnego i diagnostycznego .....</b>	<b>67</b>
<b>6.1. Budowa eksperymentalnego systemu wbudowanego z <math>\mu</math>BISTem dwufunkcyjnym</b>	<b>67</b>
<b>6.2. Implementacja i badania metody diagnostycznej PSO bazującej na analizie krzywych identyfikacyjnych w wersji 3D.....</b>	<b>72</b>
6.2.1. Opis i sposób realizacji procedury pomiarowo-diagnostycznej w $\mu$ BISTcie eksperymentalnym.....	72
6.2.2. Realizacja minimalno-odległościowego klasyfikatora uszkodzeń.....	76
6.2.3. Zakres i wyniki badań weryfikacyjnych metody diagnostycznej PSO .....	78
<b>6.3. Implementacja i badania metody testowania funkcjonalnego sygnałami CS.....</b>	<b>82</b>
6.3.1. Konfiguracja systemu eksperymentalnego i algorytm procedury testującej sygnałami CS .....	82
6.3.2. Fizyczna realizacja i badania wstępne filtrów Butterwortha II i IV rzędu .....	84
6.3.3. Zakres i wyniki badań weryfikacyjnych .....	87
<b>6.4. Wnioski z badań eksperymentalnych i finalna wersja <math>\mu</math>BISTu dwufunkcyjnego</b>	<b>96</b>
<b>7. Wnioski końcowe .....</b>	<b>98</b>
<b>8. Bibliografia .....</b>	<b>101</b>
<b>Dodatek A. Tabela wybranych wyników badań metody PSO .....</b>	<b>108</b>
<b>Dodatek B. Tabele wybranych wyników badań sygnałów CS.....</b>	<b>109</b>

## Wykaz ważniejszych oznaczeń i skrótów

### Oznaczenia

$\mathbf{1}(t)$	– skok Heaviside’a
$\alpha_i$	– amplituda $i$ -tego impulsu $\alpha_i$ -parametrowego sygnału komplementarnego
$\omega_n$	– pulsacja charakterystyczna filtru
$A, B, C$	– macierze układu, wymuszeń oraz odpowiedzi UT
$A_i, B_i, C_i, D_i$	– współczynniki zespolone $i$ -tej funkcji układowej
$A_{\alpha_i}, A_{T_i}$	– poziom $i$ -tego impulsu sygnału $\alpha_i$ -parametrowego oraz $T_i$ -parametrowego
$A_u$	– wzmacnienie napięciowa wzmacniacza różnicowego
$d$	– najmniejsza odległość punktu $P_m$ od krzywej identyfikacyjnej
$\bar{d}_i$	– minimalna odległość punktu $P_m$ od $i$ -tej krzywej
$\delta_i$	– współczynnik skalujący rozproszenia $i$ -tej krzywej identyfikacyjnej
$F_i$	– $i$ -ta funkcja układowa UT
$f_c, \omega_c$	– częstotliwość oraz pulsacja odcięcia (3dB) UT
$f_p$	– częstotliwość sygnału pobudzającego UT
$G(s)$	– transmitancja operatorowa UT
$G_{II}(s), G_{IV}(s)$	– transmitancja operatorowa filtru Butterwortha II oraz IV rzędu
$H(i)$	– częstość występowania $i$ -tego kodu przetwornika w jego histogramie
$k$	– wymiar przestrzeni pomiarowej, liczba pobranych próbek, komparatorów
$K_u$	– transmitancja napięciowa UT
$L$	– liczba punktów interpolacyjnych krzywych identyfikacyjnych
$l$	– indeks punktu interpolacyjnego krzywej identyfikacyjnej
$m, n$	– liczba zer oraz biegunów transmitancji UT
$N$	– liczba elementów UT
$N_{AC}, N_T$	– rozdzielczość przetwornika A/C, licznika w bitach
$p_i$	– wartość $i$ -tego elementu UT
$-\Delta p_i, +\Delta p_i$	– ujemna i dodatnia odchyłka wartości $i$ -tego elementu UT
$p_{i \min}, p_{i \text{ nom}}, p_{i \max}$	– minimalna, nominalna oraz maksymalna wartość $i$ -tego elementu UT w rozpatrywanym przedziale uszkodzeń parametrycznych
$P_l$	– współrzędne $l$ -tego punktu interpolacji krzywej identyfikacyjnej
$P_m$	– punkt pomiarowy
$P_n$	– punkt nominalny, punkt wspólny krzywych identyfikacyjnych
$Q_1, Q_2$	– dobroć pierwszej i drugiej sekcji bikwadratowych filtru
$r_\varepsilon$	– promień otoczenia punktu $P_n$ (koła, kuli lub hiperkuli nominalnych)
$s_i$	– położenie $i$ -tego bieguna transmitancji UT na płaszczyźnie zespolonej
$S_i$	– pole nominalne $i$ -tego impulsu sygnału komplementarnego
$S'_i$	– pole $i$ -tego rzeczywistego impulsu sygnału CS uwzględniające czasy $t_r$ i $t_f$
$S''_i$	– pole „tracone” $i$ -tego rzeczywistego impulsu sygnału komplementarnego
$S_{PSO}, S_{CPWP}$	– rozmiar słownik uszkodzeń metody PSO oraz CPWP
$u_{1n}, u_{2n}, \dots, u_{kn}$	– współrzędne punktu $P_n$ w metodzie PSO
$u(t_i)$	– próbka sygnału odpowiedzi UT pobrana w chwili $t_i$
$U(p_i)$	– transformacja zmian $i$ -tego elementu UT w przestrzeń 4D
$U_{th}$	– przedział nieczułości napięciowej w metodzie sygnałów CS
$U_K$	– poziom impulsów na wyjściu $k$ -tego komparatora
$U_{1/2}$	– połowa zakresuysterowania układu analogowego zasilanego pojedynczym

	napięciem
$t_e$	– moment zakończenia sygnału komplementarnego
$t_i$	– $i$ -ty moment próbkowania odpowiedzi UT
$t_o$	– czas opóźnienia odpowiedzi UT pobudzonego sygnałem $\mathbf{1}(t)$
$t_n$	– czas narastania odpowiedzi UT pobudzonego sygnałem $\mathbf{1}(t)$
$t_r, t_f$	– czas narastania i opadania impulsów sygnału komplementarnego
$t_R$	– czas ustalenia odpowiedzi UT pobudzonego sygnałem $\mathbf{1}(t)$
$t_w$	– czas trwania impulsu pobudzenia
$T$	– czas trwania impulsów $\alpha_i$ -parametrowego sygnału komplementarnego
$T(p_i)$	– transformacja zmian $i$ -tego elementu UT w przestrzeń 3D
$T_c$	– rozdzielczość czasowa licznika
$T_i$	– czas trwania $i$ -tego impulsu $T_i$ -parametrowego sygnału komplementarnego liczony od rozpoczęcia sygnału.
$\tau_i$	– czas trwania $i$ -tego impulsu $T_i$ -parametrowego sygnału komplementarnego
$\tau(u_k)$	– czas przekroczenia odpowiedzi UT $k$ -tego poziomu
$\tau_{1n}, \tau_{2n}, \dots, \tau_{kn}$	– współrzędne punktu nominalnego $P_n$ w metodzie CPWP
$\tau_{\alpha i}, \tau_{T_i}$	– czas trwania $i$ -tego impulsu sygnału $\alpha_i$ -parametrowego oraz $T_i$ -parametrowego
$u_k$	– $k$ -ty próg komparacji
$x, x(t)$	– wektor stanu
$y(t_e)$	– odpowiedź UT w chwili zakończenia sygnału CS
$y'(t_e)$	– odpowiedź UT w chwili zakończenia sygnału CS bez składowej stałej $U_{1/2}$

### **Skróty**

3DES	– algorytm szyfrowania (ang. Triple Data Encryption Standard)
$\mu$ BIST	– mikroBIST zintegrowany
A/C, ADC	– przetwornik analogowo-cyfrowy
AES	– symetryczny szyfr blokowy (ang. Advanced Encryption Standard)
ALU	– jednostka arytmetyczno-logiczna (ang. Arithmetic and Logical Unit)
BIST	– wbudowane samotestowania, tester wbudowany (ang. Built-in Self-Test)
C/A, DAC	– przetwornik cyfrowo-analogowy
CAN	– szeregowa magistrala komunikacyjna (ang. Controller Area Network)
CMRR	– współczynnik tłumienia sygnału wspólnego (ang. Common Mode Rejection Ratio)
CPWP	– metoda pomiaru czasu przekroczenia odpowiedzi UT określonych poziomów
CPU	– centralna jednostka obliczeniowa (ang. Central Processing Unit)
CS	– sygnały komplementarne (ang. Complementary Signals)
DMA	– bezpośredni dostęp do pamięci RAM (ang. Direct Memory Access)
DNL	– nieliniowość różniczkowa przetwornika A/C (ang. Differential Nonlinearity)
DSP	– cyfrowe przetwarzanie sygnałów (ang. Digital Signal Processing)
EEPROM	– uniwersalną, nieulotną pamięć programowaną elektrycznie (ang. Electrically Erasable Programmable Read-Only Memory)
FDT	– metody diagnostyczne z testowaniem uszkodzeń (ang. Fault Driven Test)
FPU	– jednostka zmiennoprzecinkowa (ang. Floating Point Unit)
GPIO	– uniwersalne linie wejściowo-wyjściowe mikrokontrolera (ang. General Purpose Input Output)
HBIST	– tester wbudowany wykorzystujący metodę histogramową (ang. Histogram

	BIST)
I <sup>2</sup> C	– uniwersalny szeregowy interfejs komunikacyjny (ang. Inter-Integrated Circuit)
I <sup>2</sup> S	– magistrala szeregowo dedykowana dla transmisji dźwięku (ang. Inter-IC Sound)
INL	– nieliniowość całkowita przetwornika A/C (ang. Integral Nonlinearity)
IrDA	– system transmisji danych za pośrednictwem promieni podczerwonych (ang. Infrared Data Association)
ISP	– programowanie w systemie docelowym (ang. In-circuit Serial Programming)
JTAG	– magistrala testowania wg standardu IEEE 1149.1 (ang. Joint Test Action Group)
MIPS	– jednostka wydajności obliczeniowej wyrażana w milionach operacji na sekundę (ang. Million Operations Per Second)
OBIST	– tester wbudowany wykorzystujący metodę oscylacyjną (ang. Oscillation BIST)
PCA	– analiza składowych głównych (ang. Principal Component Analysis)
PLL	– pętla synchronizacji fazy (ang. Phase Locked Loop)
PSP	– 8-bitowy interfejs komunikacji równoległej (ang. Parallel Slave Port)
PSO	– metoda próbkowania sygnału odpowiedzi UT
PWM	– modulacja szerokości impulsu (ang. Pulse Width Modulation)
RISC	– zredukowana lista rozkazów (ang. Reduced Instruction Set Computer)
RTC	– układ czasu rzeczywistego (ang. Real-Time Clock)
SAT	– metody diagnostyczne z analizą potestową (ang. Simulation After Test)
SBT	– słownikowe metody diagnostyczne z analizą przedtestową (ang. Simulation Before Test)
SDT	– metody diagnostyczne z testowaniem wg specyfikacji (ang. Specification Driven Test)
SPI	– szeregowy interfejs urządzeń peryferyjnych (ang. Serial Peripheral Interface)
SR	– szybkość narastania odpowiedzi układu wyrażana w V/μs (ang. Slew Rate)
SRAM	– statyczna pamięć danych (ang. Static Random Access Memory)
STN	– wyświetlacz ciekłokrystaliczny z pasywną matrycą (ang. Super-Twisted Nematic)
TBIST	– tester wbudowany wykorzystujący metodę analizy odpowiedzi przejściowej (ang. Transient Analysis Method BIST)
TFT	– wyświetlacz ciekłokrystaliczny z aktywną matrycą (ang. Thin-Film Transistors)
UART	– szeregowy asynchroniczny interfejs komunikacyjny (ang. Universal Asynchronous Receiver and Transmitter)
UCS	– unipolarne sygnały komplementarne (ang. Unipolar Complementary Signals)
USB	– uniwersalna szeregowo magistrala komunikacyjna (ang. Universal Serial Bus)
UT	– układ testowany

# 1. Wprowadzenie

## 1.1. Wstęp

Jednym z głównych kierunków rozwoju elektroniki są elektroniczne systemy wbudowane, dedykowane do różnych zastosowań w nauce i technice. Architektura takich systemów charakteryzuje wbudowana, inteligentna jednostka sterująca, najczęściej w postaci mikrokontrolera.

Wśród systemów wbudowanych dominują systemy *mieszane sygnałowo*, składające się z części *cyfrowej*, której zadaniem jest sterowanie systemu i obróbka danych oraz części *analogowej* obejmującej analogowe kanały pozyskiwania informacji, w których także następuje kondycjonowanie sygnałów analogowych i dopasowanie ich do potrzeb konwersji analogowo-cyfrowej. Kanały analogowe stanowią istotną część systemów wbudowanych, ponieważ informacje pozyskiwane są w nich głównie za pomocą czujników analogowych. Są one *interfejsem systemu z realnym światem*. Dla poprawnego i bezpiecznego funkcjonowania systemu wbudowanego niezbędne jest testowanie i diagnozowanie jego części analogowej, ponieważ analogowe błędy parametryczne mogą powodować błędne decyzje systemu, prowadzące do strat lub nawet awarii.

Obecnie wyróżnić można dwa kierunki rozwoju techniki testowania systemów wbudowanych: *magistrale testujące* oraz *wbudowane układy testujące BIST* (Built in Self Tester) [25, 42, 50, 67, 80, 85, 97].

Magistrale testujące umożliwiają, za pomocą linii ścieżki sterująco-obszernacyjnej, dostęp do węzłów wewnętrznych układów elektronicznych i doprowadzenie do nich pobudeń, a także pomiar odpowiedzi, co pozwala na testowanie i diagnostykę podstawowymi metodami. Znane są standardy magistrali cyfrowej IEEE 1149.1 [12, 13, 56], mieszanej sygnałowo IEEE 1149.4 [13, 14, 57] oraz zorientowanej na testowanie systemów elektronicznych magistrali IEEE 1149.5 [13, 58]. O ile magistrala cyfrowa została upowszechniona w praktyce, o tyle wdrożenie do powszechnych zastosowań pozostałych magistrali napotyka na trudności z powodu małego rozpowszechnienia układów zdolnych do współpracy z nimi, zwłaszcza z magistralą mieszaną sygnałowo.

Układy testujące i samotestujące BIST są realizowane w postaci dodatkowych struktur ułatwiających testowanie. W odróżnieniu od magistrali diagnostycznych, nie ma tu standardów, natomiast rozwijane są różnorodne testery specjalizowane, dedykowane określonym klasom układów, stąd duża różnorodność rozwiązań. Znane są z literatury liczne specjalizowane BISTy, m.in.: testery oscylacyjne OBIST [4-5, 68, 89-91, 93, 96, 97], histogramowe HBIST [8-9, 77, 95], różnicowe [66, 69, 83, 92, 94, 97], typu  $\Sigma\Delta$  [54, 55, 90, 98] i inne. Technika BIST stanowi obecnie główny kierunek rozwojowy diagnostyki elektronicznej, zwłaszcza układów i systemów mieszanych sygnałowo.

Wspólną cechą obu wymienionych technik testowania jest nadmiarowość układowa wynikająca z konieczności wbudowania na potrzeby diagnostyki dodatkowych specjalizowanych układów lub ścieżek obserwacyjnych, co powiększa złożoność systemu, jego koszt, a czasem nawet pogarsza jego własności funkcjonalne.

Jednakże, w przypadku techniki BIST w ostatnich latach pojawiła się możliwość pokonania tych trudności i realizacja BISTów bez nadmiarowości układowej (lub ze znacznym jej zredukowaniem) na bazie zasobów sprzętowych i programowych mikrokontrolerów sterujących systemy wbudowane. Nowe generacje mikrokontrolerów (m.in. układy AT90 i AT91SAM firmy AVR, PIC18 Microchipa, rodzina ADuC na rdzeniu 8051 Analog Devices) wyposażone są w bogaty zestaw układów peryferyjnych wobec rdzenia, zamkniętych w jednej obudowie scalonej (chipie). Typowe układy peryferyjne to: liczniki, generatory sygnałów PWM, przetworniki analogowo-cyfrowe, komparatory analogowe, interfejsy komunikacyjne: SPI, I<sup>2</sup>C, UART, CAN i USB.

Wstępne badania autora [37A] wykazały, iż z wymienionych układów peryferyjnych można konfigurować proste mikrosystemy pomiarowe, umożliwiające – w połączeniu ze środkami programowymi mikrokontrolera – testowanie funkcjonalne, a także autodiagnostykę układów analogowych i mieszanych sygnałowo. Te nowe możliwości techniczne i aktualne potrzeby praktyki, stały się inspiracją koncepcji i celu tej pracy doktorskiej, polegającego na *rozwijaniu metod i rozwiązań BISTów zintegrowanych bez nadmiarowości układowej, bazujących wyłącznie (lub głównie) na środkach sprzętowo-programowych mikrokontrolera o rozszerzonych możliwościach funkcjonalnych, zapewniających zarówno testowanie funkcjonalne, jak też autodiagnostykę na poziomie lokalizacji uszkodzeń.*

Jest to podejście nowe, nieupowszechnione dotąd w literaturze, ponieważ dopiero w ostatnich latach pojawiły się nowe generacje mikrokontrolerów o zasobach wystarczających do realizacji BISTów bez nadmiarowości układowej, które nazywać będziemy dalej mikrobistami i oznaczać symbolem  $\mu$ BIST.

Należy podkreślić, iż realizacja tak sformułowanego celu pracy doktorskiej wymaga rozwiązania nowych problemów naukowych, wynikających ze specyfiki środków sprzętowo-programowych mikrokontrolerów, które wprawdzie wystarczają do realizacji  $\mu$ BISTów, lecz jednocześnie są skromne w porównaniu z testerami zewnętrznymi. Implikuje to nowe problemy i potrzebę opracowania nowych, uproszczonych metod testujących i algorytmów diagnostyki dostosowanych do specyfiki układów peryferyjnych i możliwości obliczeniowych mikrokontrolerów.

Ze studiów literaturowych autora wynika, że do realizacji metod testowania funkcjonalnego opartych na skromnych środkach sprzętowych, szczególnie predestynowane są *sygnały komplementarne  $\alpha_i$ - i  $T_i$ -parametrowe* [11, 15, 16, 103A, 102A, 105A] dopasowane do nominalnej charakterystyki częstotliwościowej układu testowanego (UT), determinowanej położeniem biegunów transmitancji.

Do diagnozowania uszkodzeń układów są predestynowane natomiast metody słownikowe SBT (Simulation Before Test), dostosowane do lokalizacji uszkodzeń układów z rozrzutami tolerancyjnymi elementów nieuszkodzonych. Ze wstępnych badań wynika, iż dobór słownika uszkodzeń układów z tolerancją w postaci rozproszonych krzywych identyfikacyjnych pozwala znacznie ograniczyć maskujący wpływ rozrzutów tolerancyjnych na lokalizację uszkodzeń. W związku z tym, metody słownikowe będą przedmiotem dalszych badań.

Ostatecznie temat i kierunek badań tej pracy doktorskiej można sformułować następująco: *Rozwijanie  $\mu$ BISTów zintegrowanych o rozszerzonej funkcjonalności do testowania funkcjonalnego i diagnostyki uszkodzeń bloków analogowych w elektronicznych systemach wbudowanych mieszanych sygnałowo, na podstawie własnych środków sprzętowych i programowych mikrokontrolerów sterujących.*

## 1.2 Cel, teza i treść pracy

Na podstawie studiów literaturowych i wstępnych badań autora w zakresie zasobów nowych generacji mikrokontrolerów, metod testowania układów analogowych i algorytmów diagnostyki, można sformułować następujący cel i tezę pracy:

### Cel pracy

Opracowanie, weryfikacja symulacyjna i eksperymentalna oraz implementacja metodyki i rozwiązań układowych dwufunkcyjnych  $\mu$ BISTów zintegrowanych do testowania funkcjonalnego i autodiagnostyki analogowych części systemów wbudowanych, przy wykorzystaniu – na zasadzie powtórnego użycia (reusing'u) – własnych zasobów sprzętowych i programowych mikrokontrolera sterującego i innych bloków funkcjonalnych istniejących w systemie (np. pamięci, przetworników A/C i C/A).

### Teza pracy

*Środki sprzętowe i programowe współczesnych mikrokontrolerów stosowanych w elektronicznych systemach wbudowanych mieszanych sygnałowo są wystarczające do realizacji zintegrowanych, dwufunkcyjnych mikrotesterów wbudowanych typu  $\mu$ BIST, na podstawie wtórnego wykorzystania mikrokontrolera sterującego i innych bloków już istniejących w systemie, które umożliwiają zarówno testowanie funkcjonalne, jak i autodiagnostykę uszkodzeń parametrycznych części analogowej systemu wbudowanego, zwłaszcza w zakresie m. cz.*

### Treść pracy

Praca składa się z siedmiu rozdziałów, z których dwa pierwsze (2 i 3) mają charakter przeglądowo-analityczny, pozostałe rozdziały (4-7) stanowią twórczy wkład autora.

W rozdziale 2 przedstawiono klasyfikację i charakterystykę metod testowania i diagnostyki układów analogowych ze szczególnym uwzględnieniem testerów wbudowanych BIST. Omówiono najbardziej popularne obecnie rozwiązania BISTów znane z literatury (m.in. OBIST, HBIST, BIST różnicowy) oraz zaprezentowano koncepcję  $\mu$ BISTów zintegrowanych o rozszerzonej funkcjonalności, wykorzystujących zasoby programowo-sprzętowe mikrokontrolerów sterujących.

Rozdział 3 poświęcony jest charakterystyce obecnie produkowanych mikrokontrolerów nowej generacji. Szczególny nacisk położono na analizę parametrów i własności ich układów peryferyjnych w aspekcie przydatności do realizacji  $\mu$ BISTów. W rozdziale tym omówiono także uwarunkowania metod pomiarowych  $\mu$ BISTów wynikające ze specyfiki układów peryferyjnych mikrokontrolerów oraz wytypowano mikrokontroler ADuC814 do realizacji eksperymentalnej wersji dwufunkcyjnego  $\mu$ BISTu zintegrowanego.

W rozdziale 4 omówiono słownikowe metody diagnostyki uszkodzeń (FDT) o graficznych sygnaturach słownika uszkodzeń w postaci krzywych identyfikacyjnych w wielowymiarowych przestrzeniach pomiarowych, tworzonych na podstawie mierzalnych cech sygnałów. Przedstawiono i przebadano 2 sposoby tworzenia przestrzeni pomiarowych 2D i 3D oraz oparte na nich metody PSO i CPWP. Pierwsza bazuje na przestrzeni tworzonej z próbek



odpowiedzi UT w optymalizowanych momentach czasowych, druga na przestrzeni pomiarów przedziałów czasowych. Omówiono problemy diagnostyki układów z realnymi tolerancjami wraz z różnymi rozwiązaniami klasyfikatorów. Przedstawiono własną koncepcję modelowania i opisu rozproszonych krzywych identyfikacyjnych oraz dopasowany do niej klasyfikator i procedurę klasyfikacji uszkodzeń z realną tolerancją.

W rozdziale 5 przedstawiono i przebadano 2 metody testowania funkcjonalnego (SDT) układów analogowych oparte na  $\alpha_i$ -parametrycznych i  $T_i$ -parametrycznych sygnałach komplementarnych CS (Complementary Signals), dopasowanych do nominalnej charakterystyki częstotliwościowej układu testowanego. Zamieszczono własny program ułatwiający projektowanie takich sygnałów. Przedstawiono wyniki badań symulacyjnych właściwości metrologicznych obu typów sygnałów wraz z oceną błędów wywoływanych niedokładnościami kształtu sygnałów. Porównano właściwości różnych typów sygnałów CS i wyłoniono najlepiej nadający się do implementacji w  $\mu$ BISTach, unipolarny sygnał  $T_i$ -parametryczny.

W rozdziale 6 przedstawiono opracowany przez autora, eksperymentalny model  $\mu$ BISTu dwufunkcyjnego, zrealizowany na bazie mikrokontrolera ADuC814 w eksperymentalnym systemie wbudowanym. W modelu tym zaimplementowano i przebadano wytypowane warianty metody testowania funkcjonalnego sygnałami CS oraz metodę diagnostyki uszkodzeń PSO w wersji 3D. Omówiono schematy układowe eksperymentalnego systemu wbudowanego oraz przedstawiono i skomentowano wyniki badań doświadczalnych różnych wersji zaimplementowanych metod. Omówiono finalną wersję eksperymentalnego  $\mu$ BISTu dwufunkcyjnego.

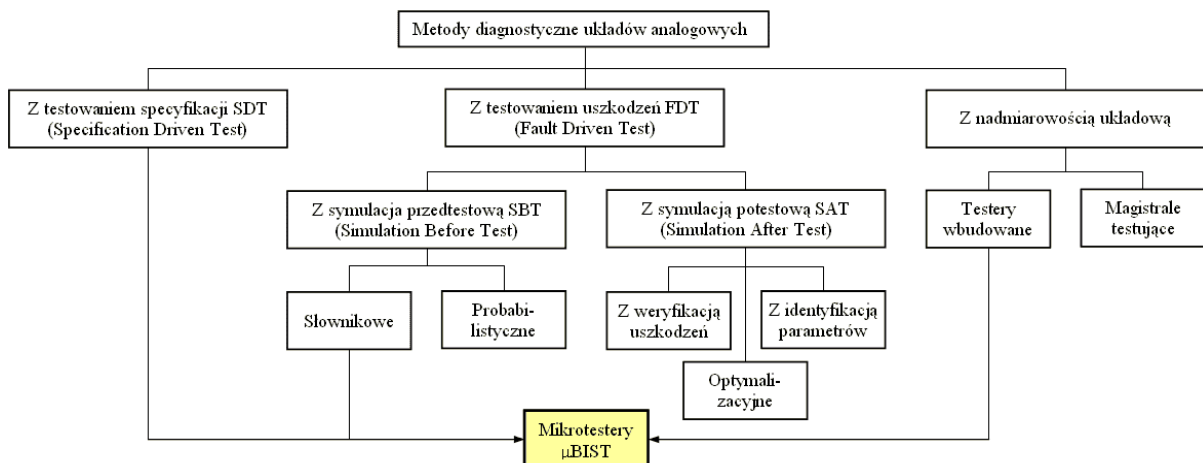
W końcowym rozdziale 7 podsumowano wyniki pracy doktorskiej.

## 2. Charakterystyka BISTów stosowanych współcześnie w elektronicznych systemach wbudowanych

W rozdziale tym omówiono zwięźle stan i kierunki rozwojowe diagnostyki analogowych układów elektronicznych metodami testerów wbudowanych BIST, przedstawiając najbardziej znane z literatury rozwiązania [25, 42, 50, 67, 80, 85, 97]. W końcowej części przedstawiono nowatorską koncepcję mikrotesterów zintegrowanych  $\mu$ BIST oferujących zarówno testowanie funkcjonalne jak i diagnostykę przy wykorzystaniu metod słownikowych.

### 2.1. Metody testowania i diagnostyki układów analogowych

Testowanie i diagnostyka układów analogowych jest trudniejsza w porównaniu z testowaniem układów cyfrowych, gdzie dostępne są zweryfikowane standardy. W przypadku układów analogowych, w tym będących częścią systemu mieszanego sygnałowo, standardów takich brak, na skutek tego występuje duża różnorodność metod i technik o rozmaitej złożoności i przydatności praktycznej. Ogólną klasyfikację metod diagnostyki układów analogowych przedstawiono na rys. 2.1.



Rys. 2.1. Klasyfikacja metod diagnostyki układów analogowych.

Przyjmując jako kryterium charakter testu, metody diagnostyczne można podzielić na metody z testowaniem według specyfikacji projektowych SDT (Specification Driven Test), nazywane również *testowaniem funkcjonalnym*, oraz metody z testowaniem uszkodzeń FDT (Fault Driven Test) [50, 65, 79], nazywane też *testowaniem strukturalnym*.

#### Testowanie wg specyfikacji SDT

Testowanie SDT (funkcjonalne) polega na weryfikacji funkcji układowych charakteryzujących UT, najczęściej transmitancji układu. Jego celem jest stwierdzenie ogólnej zdolności układu lub kanału testowanego. Negatywny wynik testu jest jednocześnie detekcją niesprawności układu, jednak bez wskazania elementu uszkodzonego. W niektórych przypadkach testowanie SDT jest wystarczające, jednakże dla sprawnego usunięcia usterki pożądana lub konieczna jest lokalizacja uszkodzenia metodami FDT.

Z wstępnych studiów autora wynika, iż do testowania funkcjonalnego w  $\mu$ BISTach może być wykorzystana metoda sygnałów komplementarnych CS (Complementary Signals) [101A, 102A, 103A] dopasowanych do nominalnych biegunów transmitancji UT.

## Testowanie uszkodzeń FDT

W metodzie FDT celem testu jest wykrycie (lokalizacja) elementu uszkodzonego lub grupy elementów UT. W tym celu niezbędne jest modelowanie najbardziej prawdopodobnych uszkodzeń elementów składowych UT, najczęściej drogą symulacji. W najprostszym ujęciu uwzględnia się tylko pojedyncze uszkodzenia elementów dyskretnych (rezystorów i kondensatorów). W zależności od momentu przeprowadzenia symulacji wyróżnia się metody testowania uszkodzeń z *symulacją przedtestową* SBT (Simulation Before Test), kiedy odbywa się ona przed dokonaniem pomiarów oraz metody z *symulacją potestową* SAT (Simulation After Test). W metodach SAT matematyczna analiza UT odbywa się *on-line*, po wykonaniu pomiarów. Metody analizy są na ogół skomplikowane i wymagają dużej mocy obliczeniowej, czego negatywnym następstwem jest wydłużenie się procesu testowania. Tych mankamentów pozbawione jest podejście SBT, w którym symulacja a priori wytypowanych uszkodzeń przeprowadzana jest *off-line*, przed procesem testowania.

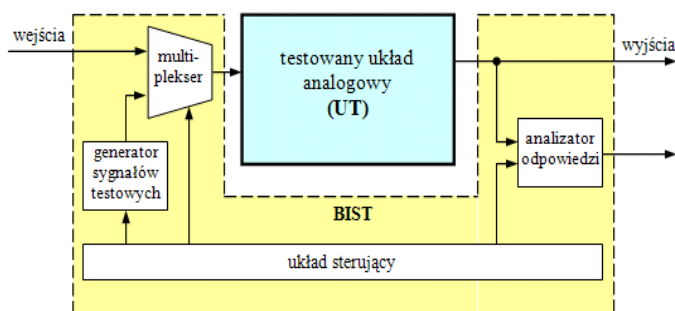
Spośród technik SBT najbardziej efektywnymi metodami diagnostycznymi w zastosowaniach praktycznych są *metody słownikowe*, w których zbiory mierzalnych cech UT odpowiadające przewidywanym uszkodzeniom (sygnatury pomiarowe), przechowywane są w spójnej i zwartej postaci w *słowniku uszkodzeń*.

Metody słownikowe SBT, w przeciwieństwie do metod SAT, charakteryzują się nieznacznym nakładem pomiarowym i obliczeniowym podczas testowania, co jest spowodowane przeniesieniem głównego ciężaru procedury diagnostycznej na proces konstruowania słownika uszkodzeń, który odbywa się jednorazowo, poza diagnozowanym systemem, przy wykorzystaniu komputera PC oraz specjalizowanego oprogramowania. W metodach słownikowych SBT właściwa procedura diagnostyczna polega na porównaniu wyników pomiarów z sygnaturami zapisanymi w słowniku uszkodzeń, za pomocą klasyfikatorów, w celu określenia stanu UT (detekcji uszkodzeń) oraz ustalenia elementu lub grupy elementów, które powodują uszkodzenie (lokalizacja uszkodzeń).

## 2.2. Rozwiązania BISTów znane z literatury

Uogólniając znane z literatury specjalizowane rozwiązania testerów BIST dedykowane różnym UT [25, 42, 50, 67, 79, 80, 97], można zilustrować ogólnym schematem blokowym pokazanym na rys. 2.2.

Podczas normalnej pracy systemu UT realizuje zadania, do których został zaprojektowany. Wyzwolenie procedury diagnostycznej odbywa się typowo podczas każdorazowego włączenia zasilania systemu. Wówczas na wejście UT poprzez multiplexer skierowane zostaje odpowiednio zaprojektowane wymuszenie z generatora sygnałów testujących. Odpowiedź UT zostaje



Rys. 2.2. Ogólny schemat blokowy wbudowanego testera BIST.

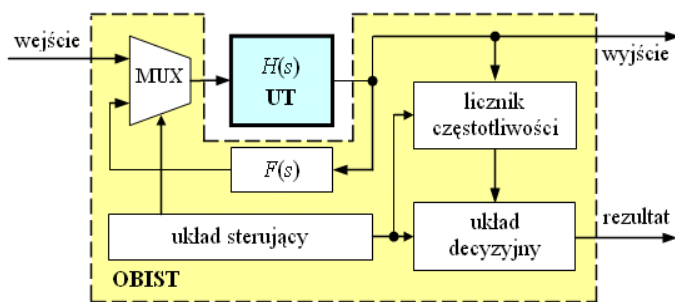
pomierzona, a uzyskane wyniki pomiarów są porównywane w bloku analizatora z wzorcowymi zapisanymi w słowniku uszkodzeń, w celu wykrycia uszkodzeń, wskazania uszkodzonego elementu. Typ i parametry pobudzenia, zbiór mierzalnych cech odpowiedzi UT oraz poziom diagnostyki oferowany przez BIST jest uwarunkowany zastosowaną metodą diagnostyczną.

Wadą znanych rozwiązań BISTów jest konieczność wbudowania dodatkowej struktury do badanego układu lub systemu. Idealny tester BIST charakteryzuje się minimalną dodatkową powierzchnią układu, w której jest implementowany, minimalną degradacją parametrów diagnozowanego układu, krótkim czasem testowania przy zachowaniu minimalnego poboru mocy. W układach rzeczywistych jednoczesne spełnienie tych kryteriów jest praktycznie niemożliwe, ponieważ redukcja jednego parametru powoduje równocześnie zwiększenie co najmniej jednego z pozostałych parametrów, np. skrócenie czasu testowania wymaga bardziej rozbudowanej sprzętowej części BISTa, co zwiększa tym samym jego powierzchnię i pobór mocy podczas testowania.

W ostatnich latach opublikowano wiele artykułów prezentujących rozmaite techniki i metody diagnostyki układów analogowych predestynowane do implementacji w BISTach, m.in.: OBIST (Oscillation based BIST) [4-5, 68, 89, 91, 93, 96, 97], HBIST (Histogram based BIST) [7-8, 58, 71, 91], BIST dla układów w pełni różnicowych [66, 69, 83, 92, 94, 97], TBIST lub TRAM BIST (Transient Analysis Method BIST) [11, 15, 16, 21, 22, 51, 75, 81] analizujące stany przejściowe odpowiedzi testowanych układów. Wymienione techniki BIST zostaną poniżej zwięźle omówione.

### 2.2.1. Układy OBIST

Układy OBIST bazujące na tzw. oscylacyjnej metodzie testowania zostały szeroko upowszechnione w literaturze [4-5, 68, 89, 91, 93, 96, 97]. Ich koncepcja zakłada dekompozycję UT do poszczególnych bloków funkcjonalnych (m.in. wzmacniaczy, komparatorów, filtrów lub kombinacji tych układów). Wyodrębnione na czas testowania bloki przekształcane są kolejno w oscylatory poprzez wprowadzenie obwodów dołączonych w formie sprzężeń zwrotnych. Parametry tych sprzężeń dobierane są na etapie przedtestowym tak, aby w przypadku braku uszkodzenia danego bloku uzyskać drgania na jego wyjściu (rys. 2.3).



Rys. 2.3. Schemat blokowy układu OBIST.

Detekcja uszkodzeń bloku może bazować na analizie pojedynczych parametrów lub łącznej analizie kilku parametrów generowanego sygnału np.: częstotliwości, amplitudy, wartości składowej stałej, poziomowi zniekształceń. Wysoką wykrywalność pojedynczych uszkodzeń katastroficznych zapewnia zwykle łączna weryfikacja

częstotliwości oraz amplitudy generowanego przebiegu [4]. W przypadku uszkodzeń, które nie są skorelowane z częstotliwością generowanego przebiegu, można monitorować inne dodatkowe parametry pracy UT, np. wartość prądu zasilania wzbudzonego bloku.

Testery OBIST realizowane są przy wykorzystaniu prostych środków sprzętowych: licznika częstotliwości oraz analogowego multipleksera, który umożliwia wyizolowywanie, na potrzeby testowania, poszczególnych bloków systemu. Analogowe klucze multipleksera nie muszą spełniać zaostrzonych wymagań rezystancji w stanie zwarcia i rozwarcia, ponieważ nośnikami informacji o zdadności bloku są parametry generowanego sygnału. Istotną zaletą metodyki OBIST jest fakt, iż nie wymaga ona pobudzania wejściowego, przez co znika problem doboru optymalnych parametrów sygnału wymuszającego oraz potrzeba implementacji w strukturze testera wbudowanego bloku odpowiadającego za generację sygnału pobudzającego.

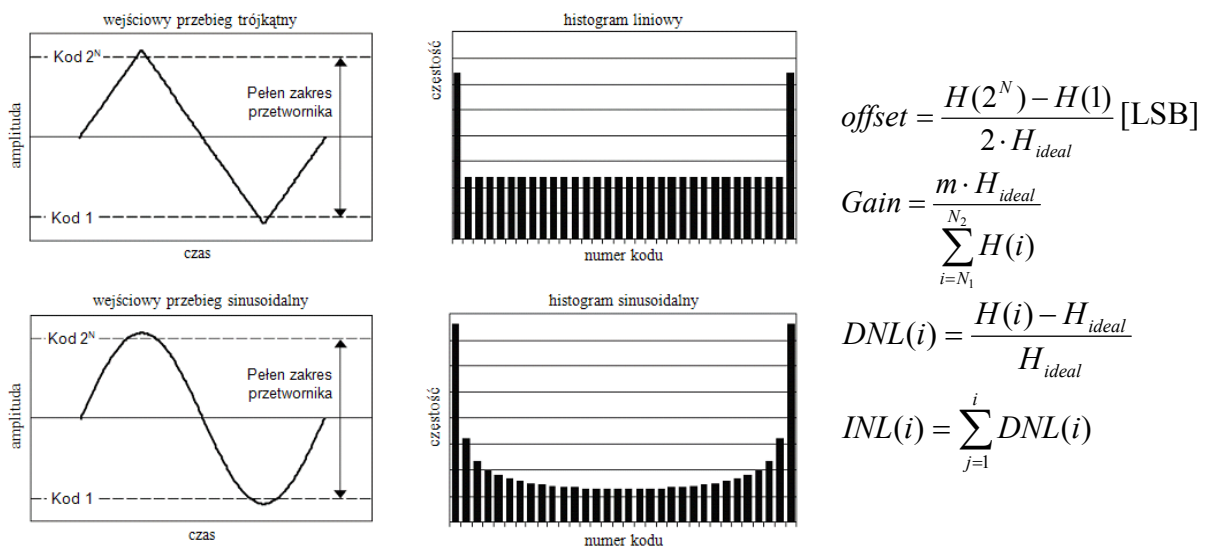
Do pomiaru częstotliwości generowanych przebiegów OBIST wykorzystuje bramkowany licznik zliczający impulsy referencyjne pochodzące z precyzyjnego generatora. Przebieg bramkujący licznik formowany jest w układzie komparatora, do którego doprowadzony jest sygnał generowany przez wzbudzony testowany blok systemu. Dokładność pomiaru częstotliwości jest uwarunkowana przede wszystkim rozdzielczością licznika oraz częstotliwością sygnału referencyjnego. Wyznaczona w ten sposób częstotliwość jest porównywana z nominalną częstotliwością układu nieuszkodzonego. Wystąpienie odchyłki świadczy o uszkodzeniu testowanego bloku, a więc niezdatności UT jako całości.

Fizyczna realizacja przykładowego testera OBIST dysponującego 8-bitowym licznikiem częstotliwości, komparatorem i 16-kanalowym analogowym multiplekserem wykonanymi w technologii CMOS 1,2  $\mu\text{m}$  wymaga dodatkowo ok. 680  $\mu\text{m}^2$  powierzchni krzemu [5].

## 2.2.2. Układy HBIST

Testery HBIST [7-8, 58, 71, 91] są układami przeznaczonymi do diagnostyki przetworników A/C przy wykorzystaniu analizy statystycznej wyjściowych kodów przetwornika. Analiza ta polega na ocenie czterech statycznych parametrów przetwornika: offsetu, wzmocnienia, nieliniowości różniczkowej (DNL) i całkowitej (INL). Podczas procedury diagnostycznej parametry te obliczane są na podstawie histogramu kodów wyjściowych przetwornika pobudzonego sygnałem testującym (rys. 2.4). Wyznaczone parametry są następnie porównywane z wzorcowymi dla przetwornika nieuszkodzonego. Wykrycie rozbieżności przekraczających dopuszczalny margines świadczy o uszkodzeniu przetwornika.

Sygnałem pobudzającym testowany przetwornik jest na ogół przebieg trójkątny, ponieważ histogram kodów wyjściowych, poza dwoma słupkami dla ekstremalnych poziomów przebiegu, posiada rozkład równomierny. Przykładowe histogramy utworzone na podstawie wyjściowych kodów idealnego przetwornika A/C, przy pobudzeniu sygnałem trójkątnym i sinusoidalnym przedstawione zostały na rys. 2.4.

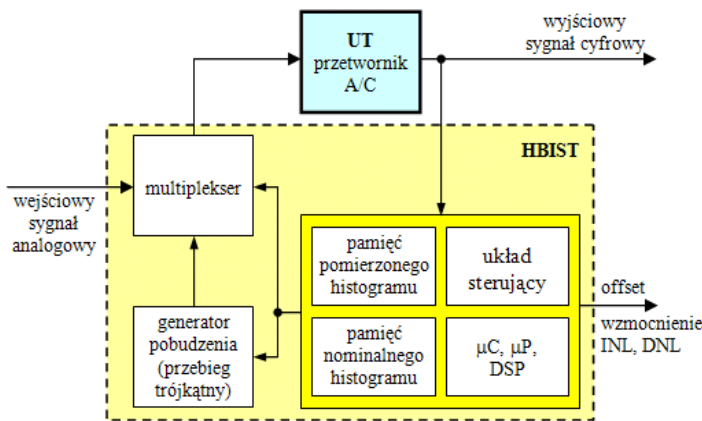


Rys. 2.4. Histogramy idealnego przetwornika A/C oraz wzory obliczeniowe jego parametrów.

Histogram kodów wyjściowych  $N$ -bitowego A/C przetwornika posiada  $i=2^N$  słupków, zaś częstość występowania  $i$ -tego kodu wynosi  $H(i)$ . Na podstawie rozkładu częstości poszczególnych kodów możliwe jest obliczenie jego parametrów statycznych. Wartość offsetu wyrażona w LSB jest proporcjonalna do różnicy częstości występowania dwóch skrajnych

kodów  $H(1)$  i  $H(2N)$ . Wzmocnienie przetwornika  $Gain$  można oszacować jako średni stosunek  $m$  nominalnych częstości kodów do uzyskanych kodów wyjściowych przetwornika w otoczeniu środkowej części histogramu ( $N_1 < 2^{N-1} < N_2$ ). Nieliniowość różniczkowa  $i$ -tego kodu  $DNL$  jest błędem względnym częstości pomierzonej odniesionej do wzorcowej częstości tego kodu, a nieliniowość całkowita  $INL$  jest sumą nieliniowości różniczkowych wszystkich poprzednich kodów.

Schemat blokowy testera HBIST przedstawiono na rys. 2.5. Jego struktura zawiera bloki analogowe multiplexera i generatora testowego przebiegu trójkątnego oraz blok cyfrowy, w którym obliczane są 4 omówione parametry przetwornika oraz przechowywane ich wartości nominalne dla histogramu nieuszkodzonego przetwornika.



Rys. 2.5. Schemat blokowy układu HBIST.

Parametry przetwornika wyznaczone są sukcesywnie, co upraszcza strukturę testera poprzez ograniczenie liczby rejestrów niezbędnych do równoległego dokonywania obliczeń, kosztem czasu testowania oraz redukuje jednocześnie powierzchnię krzemu zajmowaną przez HBIST. Czas testowania przetwornika jest uwarunkowany jego rozdzielczością i częstotliwością próbkowania. Czasy testowania przetworników

A/C o dużych rozdzielczościach, które pracują przy niskiej częstotliwości próbkowania, mogą sięgać kilku godzin.

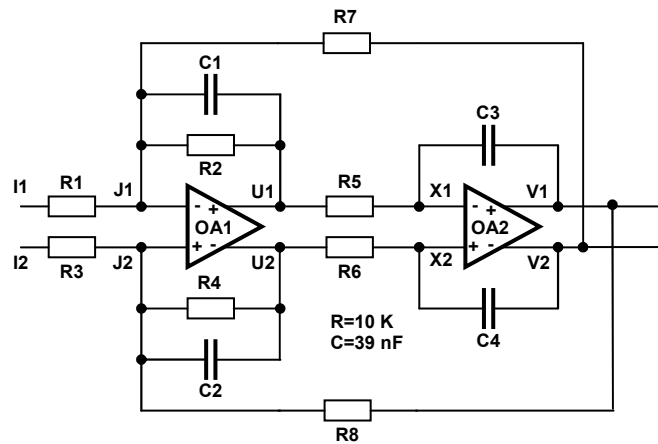
Przykładowa fizyczna realizacja układu HBIST wykonana w technologii AMS 0,8  $\mu\text{m}$  wymaga ok. 0,22  $\text{mm}^2$  powierzchni krzemu [9]. Dla porównania, implementacja w tej samej technologii 6-bitowego przetwornika A/C, o częstotliwości próbkowania wynoszącej 100 MHz, pochłania ok. 3,3  $\text{mm}^2$  powierzchni krzemu. Oznacza to, że powierzchnia układu HBIST stanowi w prezentowanym przykładzie ok. 6,7% powierzchni przetwornika A/C.

### 2.2.3. Testery BIST dla układów w pełni różnicowych

Układy w pełni różnicowe są coraz powszechniej stosowane w systemach mieszanych sygnałowo ze względu na szereg zalet: większej o 6 dB dynamice w porównaniu do układów niesymetrycznych przy tym samym napięciu zasilania, dużej odpornością na zakłócenia EMI, dużemu współczynnikowi tłumienia zakłóceń przenikających z linii zasilania oraz kompensacji w sygnale wyjściowym harmonicznych parzystych rzędów. Pomimo, że przedstawione zalety okupione są prawie dwukrotnym wzrostem liczby elementów pasywnych (w porównaniu do układu niesymetrycznego), to redundancja strukturalna układów w pełni różnicowych upraszcza ich testowanie. Schemat przykładowego filtra bikwadratowego o w pełni różnicowej strukturze zamieszczono na rys. 2.6.

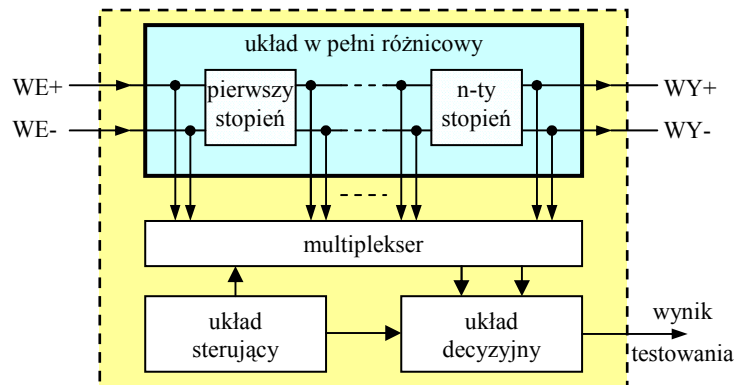
Koncepcja testowania układów w pełni różnicowych wywodzi się ze sposobu działania pojedynczego stopnia, utworzonego przez wzmacniacz różnicowy otoczony elementami pasywnymi. Dla każdego nienasyconego wzmacniacza różnicowego o wejściach  $WE^+$  i  $WE^-$ , wyjściach  $WY^+$  i  $WY^-$  oraz wysokim współczynnikiem wzmocnienia napięciowego  $A_u$  spełniony są równania:

$$WY^+ = A_u(WE^+ - WE^-); WE^- = -WE^+; WE^+ \approx 0; WE^- \approx 0. \quad (2.1)$$



Rys. 2.6. Schemat w pełni różnicowego filtra bikwadratowego.

Pierwsze z równań opisuje zależność pomiędzy sygnałem na wyjściu i wejściu idealnego wzmacniacza różnicowego, z której wynika, iż sygnał współbieżny (nieróżnicowy) nie jest przenoszony na wyjście wzmacniacza. W rzeczywistych wzmacniaczach różnicowych, na skutek ograniczeń technologicznych, wzmocnienie sygnału nieróżnicowego jest niezerowe i określone jako *współczynnik tłumienia sygnału współbieżnego* CMRR (Common Mode Rejection Ratio). Wartość współczynnika CMRR określa stosunek wzmocnienia sygnału różnicowego do wzmocnienia sygnału współbieżnego.



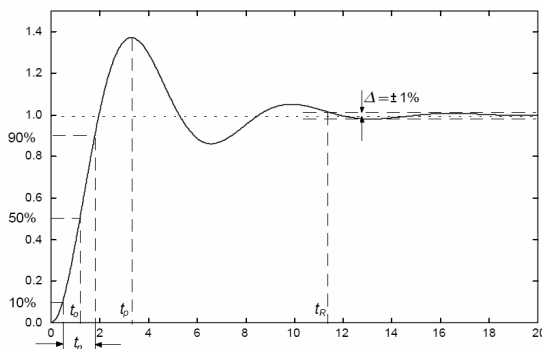
Rys. 2.7. Schemat blokowy układu BIST do testowania w pełni różnicowych układów analogowych.

Obserwacja poziomu tłumienia sygnału współbieżnego jest jedną z metod testowania układów w pełni różnicowych. Wystąpienie uszkodzenia zaburza symetrię układu, co powoduje obniżenie współczynnika CMRR. Inną metodą testowania układów w pełni różnicowych jest kontrolowanie napięć na wejściach poszczególnych wzmacniaczy różnicowych, które pozwala wykryć brak symetrii wywołany uszkodzeniami elementów pasywnych dołączonych do określonego wzmacniacza oraz uszkodzenia samych wzmacniaczy różnicowych na podstawie pomiarów ich sygnałów wyjściowych. Zaburzenie symetrii układu może być obserwowane tylko w stopniu, w którym uszkodzenie wystąpiło, ponieważ sygnał współbieżny powstały w wyniku uszkodzenia jest tłumiony przez kolejne stopnie układu.

Realizacja obu metod wymaga wbudowania w tester BIST multipleksera analogowego umożliwiającego pomiary napięć na zaciskach wejściowych i wyjściowych wzmacniaczy poszczególnych stopni diagnozowanego układu w pełni różnicowego (rys. 2.7). Dostęp do zacisków wzmacniaczy różnicowych pozwala, poza detekcją uszkodzeń, na zgrubną ich lokalizację z dokładnością do stopnia UT, w którym zaburzenie symetrii zostało wykryte.

## 2.2.4. Testery TBIST

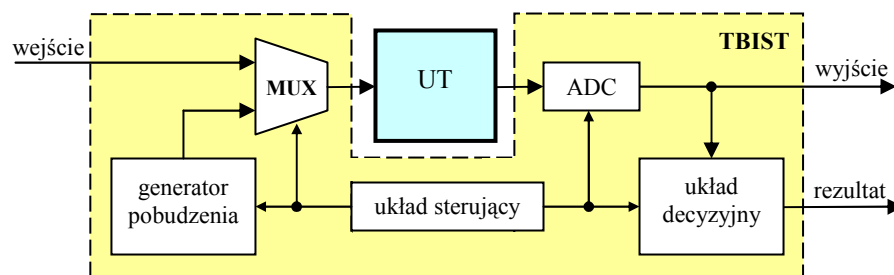
Koncepcja testerów TBIST [11, 15, 16, 21, 22, 51, 75, 81] zakłada wykorzystanie do oceny zdatości UT korelacji pomiędzy położeniem na płaszczyźnie zespolonej zer i biegunów jego transmitancji, a parametrami czasowymi i kształtem odpowiedzi przejściowej UT. Podczas procedury diagnostycznej, w zależności od zastosowanej metody, TBIST może pobudzać UT jednym z wielu typów sygnałów: falą prostokątną, serią impulsów prostokątnych o określonym czasie trwania i poziomie kolejnych impulsów, skokiem Heaviside'a  $\mathbf{1}(t)$  lub nawet pojedynczym impulsem prostokątnym. Niezależnie od zastosowanego pobudzenia nośnikiem informacji o zdatości układu są parametry czasowe odpowiedzi przejściowej UT.



Rys. 2.8. Parametry czasowe odpowiedzi UT pobudzonego skokiem Heaviside'a.

Parametrami charakterystycznymi sygnału odpowiedzi przejściowej UT, które pozwalają na ocenę jego zdatości, są: czas opóźnienia  $t_o$ , czas narastania  $t_n$ , czas ustalania odpowiedzi  $t_R$ , ale także wartości chwilowe odpowiedzi pobrane w innych, określonych chwilach czasu. Na rys. 2.8 przedstawiono wykres przykładowej odpowiedzi układu pobudzonego uskokiem jednostkowym z oznaczonymi parametrami  $t_o$ ,  $t_n$  i  $t_R$ .

W celu wyznaczenia parametrów czasowych odpowiedzi przejściowej UT sygnał odpowiedzi jest próbkowany w przetworniku A/C wbudowanym w strukturę TBISTu (rys. 2.9). Następnie określone parametry charakterystyczne odpowiedzi są następnie porównywane w układzie decyzyjnym z przechowywanymi tam wartościami wzorcowymi dla układu nieuszkodzonego. Wykrycie rozbieżności jest równoważne z detekcją uszkodzenia UT.



Rys. 2.9. Schemat blokowy testera wbudowanego TBIST.

Projektowanie pobudzenia testującego dopasowanego do UT, podobnie jak dobranie nastaw konwersji analogowo-cyfrowej jego odpowiedzi czasowej, odbywa się na etapie przedtestowym drogą badań symulacyjnych. Na podstawie wyników analizy wrażliwości określone są właściwości sygnału testującego gwarantujące największą wykrywalność uszkodzeń w rozpatrywanym UT. Na etapie przedtestowym konstruowany jest ponadto słownik uszkodzeń, który zawiera wyselekcjonowany zbiór najbardziej prawdopodobnych uszkodzeń UT oraz odpowiadający mu zestaw wartości dla rozważanych parametrów czasowych odpowiedzi przejściowej.

Detekcja uszkodzeń w układach TBIST jest osiągalna już na podstawie pojedynczej próbki odpowiedzi UT, lecz zwykle do oceny poprawności działania układu wykorzystywane są co najmniej dwie próbki odpowiedzi. Na podstawie tylko dwóch próbek odpowiedzi UT



osiągalna jest już zgrubna lokalizacja uszkodzeń. Jednakże uzyskanie dokładności lokalizacji uszkodzeń umożliwiającej praktyczne wykorzystanie wymusza pobranie co najmniej kilku próbek odpowiedzi UT.

Zróżnicowanie charakterystycznych parametrów czasowych odpowiedzi przejściowej UT oraz technik ich pomiaru zaowocowała opracowaniem wielu metod diagnostycznych przeznaczonych do zastosowania w TBISTach.

### **2.3. Koncepcja zintegrowanego $\mu$ BISTu o rozszerzonej funkcjonalności**

Przeprowadzona analiza literatury światowej wskazuje, iż istniejące rozwiązania testerów wbudowanych BIST z reguły wymagają dodatkowych środków sprzętowych i programowych oraz ich możliwości są ograniczone do jednej funkcji SDT lub FDT. Są one dodatkowymi strukturami implementowanymi na podłożu krzemowym układów scalonych lub stanowią dodatkowy blok funkcjonalny na płycie obwodu drukowanego systemu.

Studia i badania wstępne dokonane przez autora wykazały, iż układy peryferyjne produkowanych obecnie mikrokontrolerów i inne bloki funkcjonalne już istniejące w systemach są wystarczające do realizacji prostych metod zarówno diagnostyki uszkodzeń FDT jak i testowania funkcjonalnego wg specyfikacji projektowych SDT.

*Można zatem sformułować koncepcję zintegrowanego mikrotestera wbudowanego  $\mu$ BIST o rozszerzonych możliwościach testowania, łączącego w sobie dwie funkcje: testowanie funkcjonalne (SDT) oraz diagnostykę uszkodzeń (FDT) bloków analogowych (np. filtrów) na poziomie lokalizacji uszkodzeń. Celem badań autora jest wykazanie, iż takie zintegrowane  $\mu$ BISTy można realizować, wykorzystując (reusing) mikrokontrolery i inne bloki funkcjonalne już istniejące w systemach wbudowanych, np.: pamięci, przetworniki A/C, C/A.*

W kolejnych rozdziałach 4 i 5 zostaną przedstawione metody diagnostyczne i metody testowania funkcjonalnego ukierunkowane na zastosowania w mikrobistach zintegrowanych oraz zaproponowane rozwiązania układowe  $\mu$ BISTów tego rodzaju.

### **3. Przegląd i analiza środków sprzętowo-programowych współczesnych mikrokontrolerów stosowanych w systemach wbudowanych**

Rozdział ten jest poświęcony zwięzłemu przeglądowi i analizie współczesnych mikrokontrolerów stosowanych w systemach wbudowanych. Jego celem jest przedstawienie środków sprzętowych, którymi dysponują ich układy peryferyjne i ocena ich przydatności do realizacji testerów wbudowanych  $\mu$ BISTów. Główną uwagę skupiono na najnowszych generacjach mikrokontrolerów wiodących firm: Analog Devices, Atmel i Microchip.

#### **3.1. Ogólna charakterystyka współczesnych mikrokontrolerów**

W architekturze mikrokontrolera wyodrębnić można dwa obszary składowe: jednostkę centralną CPU (Central Processing Unit), nazywaną również procesorem rdzeniowym oraz układy peryferyjne. W strukturze procesora rdzeniowego wyróżnia się następujące podukłady:

- jednostkę arytmetyczno-logiczną ALU (Arithmetic and Logical Unit) wykonującą operacje arytmetyczne i logiczne na argumentach będących liczbami całkowitymi. Obliczenia na liczbach zmiennoprzecinkowych realizowane są najczęściej w sposób programowy, ponieważ tylko nieliczna grupa mikrokontrolerów dysponuje dodatkową sprzętową jednostką obliczeniową (koprocesorem) FPU (Floating Point Unit), wspierającą operacje na liczbach zmiennoprzecinkowych. Układy FPU są wymagane przy przetwarzaniu dużych ilości danych w czasie rzeczywistym, np. sygnałów audio-wideo w systemach DSP (Digital Signal Processing);
- nieulotną pamięć programu przechowującą kod maszynowy realizowanego przez mikrokontroler programu, wartości stałe, tablice LUT (Look-Up Table) oraz wektory przerwań i resetu. Zazwyczaj jest to pamięć typu Flash oferująca ok.  $10^5$  cykli kasowania i zapisu oraz programowanie w systemie docelowym ISP (In-circuit Serial Programming), zwykle za pośrednictwem jednego z interfejsów: SPI (Serial Peripheral Interface), JTAG (Joint Test Action Group) i UART (Universal Asynchronous Receiver and Transmitter);
- pamięć danych typu SRAM (Static Random Access Memory) o pojemności od kilkunastu bajtów do kilku kB, przechowująca zmienne wykonywanego programu. Zawartość pamięci jest tracona z chwilą zaniku napięcia zasilającego;
- uniwersalną, nieulotną pamięć EEPROM (Electrically Erasable Programmable Read-Only Memory) o rozpiętości pojemności zbliżonej do pamięci danych, oferująca ograniczoną liczbę zapisów (ok.  $10^4$  cykli) i wykorzystywaną najczęściej do przechowywania danych konfiguracyjnych systemu;

Procesor rdzeniowy wymaga do prawidłowej pracy również innych podukładów. Są to m.in.: układy generowania i dystrybucji sygnałów zegarowych, układy nadzorujące pracę procesora (watchdog, detektor zaników napięcia zasilającego) oraz kontroler systemu przerwań, który wstrzymuje wykonywanego aktualnie programu i wykonanie procedury obsługi przerwania. Dzięki temu możliwe jest uzależnienie wykonywanego programu od asynchronicznych zdarzeń lub wykonanie krytycznych czasowo procedur bez oczekiwania na wykonanie w głównej pętli programu.

Moc obliczeniowa mikrokontrolera jest uzależniona głównie od częstotliwości sygnału taktującego rdzeń, która mieści się w bardzo szerokim zakresie. Za dolną granicę przyjmuje

się częstotliwość 32,768 kHz. Górna granica jest natomiast ściśle określona dla każdego mikrokontrolera przez producenta. W najprostszych układach 8-bitowych z serii ATtiny lub PIC 10 wartość ta wynosi 4 MHz. Dla mikrokontrolerów z rdzeniem ARM (Advanced RISC Machine) częstotliwość taktowania rdzenia wynosi 100 MHz i więcej.

Układy peryferyjne mikrokontrolerów determinują profil ich zastosowania i stanowią zespół konfigurowalnych w sposób programowy, nierzadko wyspecjalizowanych, układów mogących realizować swoje zadania niezależnie od procesora rdzeniowego. Programowanie układów peryferyjnych odbywa się przy wykorzystaniu rejestrów konfiguracyjnych, natomiast przekazywanie danych realizowane jest za pośrednictwem odpowiednich rejestrów danych.

Funkcje realizowane przez układy peryferyjne, które związane są zwykle z przekazywaniem informacji w odpowiedniej postaci pomiędzy właściwymi wyprowadzeniami mikrokontrolera a układami zewnętrznymi, nie angażują czasu procesora rdzeniowego. O zakończeniu operacji procesor jest informowany poprzez ustawienie odpowiedniej flagi w rejestrze stanu układu peryferyjnego lub wysłanie żądania obsługi przerwania, o ile nie są one zablokowane.

Układy peryferyjne współcześnie produkowanych mikrokontrolerów są bardzo zróżnicowane i zawierają:

- liczniki, typowo o rozdzielczości 8- lub 16-bitów, mające zastosowanie w diagnostyce układów analogowych systemów elektronicznych, ze względu na możliwość zliczania wewnętrznych i zewnętrznych sygnałów zegarowych w celu pomiaru czasu lub generacji impulsów i sekwencji prostokątnych, w tym sygnałów PWM o zadanym współczynniku wypełnienia. Układy licznikowe pełnią również funkcję generatorów sygnałów taktujących dla interfejsów komunikacyjnych mikrokontrolera;
- interfejsy komunikacji szeregowej typu: USB (Universal Serial Bus), CAN (Controller Area Network), SPI (Serial Peripheral Interface), 1-Wire, I<sup>2</sup>C (Inter-Integrated Circuit), U(S)ART, Ethernet IEEE 802.3 oraz komunikacji równoległej np. PSP (Parallel Slave Port). Coraz powszechniej spotykane są mikrokontrolery dysponujące radiowym interfejsem komunikacji w standardach ZigBee oraz Wi-Fi (Wireless Fidelity);
- przetworniki A/C, o rozdzielczościach 8-, 10-, 12- oraz 16-bitów, które mogą być wykorzystane w metodach diagnostycznych układów analogowych np. do pomiarów wartości chwilowych napięć odpowiedzi UT pobudzanego określonym sygnałem testującym. W przetwornikach A/C wykorzystywana jest zwykle metodą sukcesywnej aproksymacji SAR. Układy te współpracują z kilkukanałowymi multiplekserami sygnałów wejściowych i oferują pojedynczą lub ciągłą akwizycję napięć;
- przetworniki C/A o rozdzielczości 10-, 12- i 16-bitów, które w zastosowaniach diagnostyki umożliwiają generację złożonych sygnałów analogowych jako przebiegów testujących, pobudzających UT, bez konieczności umieszczania na pakiecie dodatkowych elementów;
- komparatory analogowe, zwykle z możliwością zaprogramowania progu komparacji, pozwalające na szybką 1-bitową konwersję sygnału analogowego do postaci cyfrowej.
- urządzenia wyspecjalizowane: kontrolery bezpośredniego dostępu do pamięci DMA (Direct Memory Access), sterowniki wyświetlaczy LCD i monitorów LCD/CRT, ekranów dotykowych, układy do szyfrowania danych np. algorytmami AES (Advanced Encryption Standard) i 3DES (Triple Data Encryption Standard), sterowniki silników krokowych i indukcyjnych, itp.

Na rynku dostępne są obecnie mikrokontrolery 8-, 16- i 32-bitowe, przy czym obserwuje się układy spadek zainteresowania układami 16-bitowymi. Wynika to z faktu, iż z jednej

strony zastępowane są one przez coraz wydajniejsze i lepiej wyposażone mikrokontrolery 8-bitowe, charakteryzujące się przy tym zdecydowanie niższą ceną. Natomiast z drugiej strony, w bardziej wymagających aplikacjach coraz większe uznanie zdobywają układy 32-bitowe, które dotychczas zarezerwowane były wyłącznie do bardzo zaawansowanych i wymagających aplikacji DSP, gdzie decydujące znaczenie miała wydajność obliczeniowa.

Obecnie w cenie układu 16-bitowego otrzymać można dużo wydajniejszy i lepiej wyposażony mikrokontroler 32-bitowy z rdzeniem ARM. Tendencja ta znajduje również odzwierciedlenie w ofercie producentów mikrokontrolerów 16-bitowych, którzy wyraźnie stawiają na rozwój rodzin układów 8- i 32-bitowych. Przykładem może być Freescale Semiconductors oferująca serię 32-bitowych mikrokontrolerów Flexis, które są w pełni kompatybilne z odpowiednikiem 8-bitowym zarówno pod względem rozkładu wyprowadzeń jak i układów peryferyjnych. Takie podejście ułatwia konstruktorom urządzeń przejście z użytkowanych dotychczas mikrokontrolerów 8-bitowych od razu do układów 32-bitowych.

Typowy 8-bitowy mikrokontroler jest układem o architekturze RISC (Reduced Instruction Set Computer), taktowanym zegarem o częstotliwości 8÷30 MHz, którego moc obliczeniowa dochodzi do kilkunastu MIPS (Milion Operations Per Second). Najprostsze układy 8-bitowe, reprezentowane np. przez rodzinę PIC10F20x Microchipa, dysponują pamięcią programu o rozmiarze od 256-512 bajtów, pamięcią danych o pojemności 16-24 B, wbudowanym, skalibrowanym oscylatorem RC o częstotliwości 4 MHz. Układy te zamykane są w obudowach o 6-8 wyprowadzeniach, z czego 4 z nich są uniwersalnymi liniami wejściowo-wyjściowymi GPIO (General Purpose Input Output). Układy peryferyjne najprostszych mikrokontrolerów 8-bitowych prezentują się skromnie i zawierają zwykle pojedynczy licznik 8-bitowy oraz komparator analogowy.

Najbardziej rozbudowane układy 8-bitowe (np. rodzina ATXmega firmy Atmel) charakteryzują się m.in. 64-256 KB pamięcią kodu, 4-16 KB pamięcią danych oraz pamięcią EEPROM o rozmiarze do 4 KB. Posiadają 64 wyprowadzenia, z czego 50 jest typu GPIO. Układy peryferyjne tych mikrokontrolerów są rozbudowane i zawierają m.in. (ATXmega A3): do 8 liczników 16-bitowych, 4-kanałowy kontroler DMA, dwa 8-kanałowe 12-bitowe przetworniki A/C, o szybkości do 2 MS/s, 12-kanałowy 12-bitowy przetwornik C/A o szybkości 1 MS/s, 4 analogowe komparatory okienkowe, układy szyfrowania danych zgodnie z algorytmem AES i DES oraz interfejsy komunikacyjne USART, I<sup>2</sup>C, SPI i SMBus (System Management Bus).

Na rynku dostępnych jest kilkanaście rodzin mikrokontrolerów 8-bitowych oferowanych przez renomowane firmy światowe: Microchip (układy PIC), Atmel (układy AT89 kompatybilne z serią 8051 oraz AVR) SGS-Thomson (rodziny ST6, ST7, ST9), Zilog (eZ80), Motorola/Freescale (rodziny 6805/08/11), National Semiconductors (COP8), Intel, Texas Instruments, Phillips, Siemens/Infineon, Hitachi, Dallas.

Typowy mikrokontroler 16-bitowy dysponuje procesorem rdzeniowym o architekturze RISC oraz zestawie instrukcji zoptymalizowanym dla języka C. Osiąga moc obliczeniową kilkadziesiąt MIPS, a dla układów DSP nawet do 100 MIPS, przy taktowaniu zegarem o częstotliwości kilkadziesiąt MHz i więcej dla układów DSP. Jego procesor rdzeniowy charakteryzuje się (rodzina dsPIC30F Microchipa): mocą obliczeniową 30 MIPS, pamięcią Flash o pojemności 6-144 KB, 256-8192 B pamięcią RAM, pamięcią EEPROM o rozmiarze do 4 KB oraz rozbudowanymi układami dystrybucji sygnałów zegarowych. Zawierają one co najmniej dwa niezależne wbudowane i skalibrowane oscylatory oraz pętlę synchronizacji fazy

PLL (Phase Locked Loop) zintegrowaną z głównym oscylatorem, dzięki której możliwe jest kilkukrotne powielanie częstotliwości oscylatora do poziomu 100-200 MHz.

Typowy układ o 16-bitowej architekturze dysponuje złożonym zestawem urządzeń peryferyjnych zawierającym m.in. (rodzina dsPIC30F Microchipa): do 4 liczników 16-bitowych i do dwóch 32-bitowych, kilkukanałowe, w pełni niezależne precyzyjne generatory przebiegów PWM z wbudowanymi sterownikami silników krokowych, 4 szybkie (czas reakcji rzędu 20 ns) komparatory analogowe z programowanym napięciem odniesienia z 10-bitową dokładnością, 16-kanałowy 10-bitowy przetwornik A/C, o szybkości 1 MS/s, liczne interfejsy komunikacyjne SPI, I<sup>2</sup>C, UART, CAN oraz port równoległy.

W przypadku mikrokontrolerów 16-bitowych produkowanych jest co najwyżej kilkanaście rodzin. Nie występują tu takie standardy, jak dla układów 8-bitowych i wielu producentów promuje swój własny produkt oraz standard jak np.: MSP430 firmy Texas Instruments, C166 Siemens/Infineon. Na rynku oferowane są ponadto mikrokontrolery 16-bitowe ukierunkowane na cyfrowe przetwarzanie sygnałów (DSP). W tej grupie szczególnie rozpowszechnione są układy firm: Microchip (rodzina dsPIC), Texas Instruments (układy rodziny TMS320) oraz Analog Devices (układy serii ADSP21).

Zupełnie odmienna sytuacja ma miejsce na rynku mikrokontrolerów 32-bitowych, który jest zdominowany przez układy z rdzeniem ARM opracowanym przez firmę ARM Ltd., których architektura charakteryzuje się bardzo dużą wydajnością obliczeniową (dochodzącą do 120 MIPS), przy równocześnie niskim poborze prądu (ok. 75 mW/MHz). Układy te są szeroko stosowane w wydajnych przenośnych, zasilanych bateryjnie systemach obliczeniowych takich jak: telefony komórkowe, systemy nawigacji satelitarnej GPS, przenośne multimedialne odtwarzacze audio-wideo.

Obecnie na rynku dostępne są mikrokontrolery oparte na rdzeniu ARM11 w wersji ARMv6, który oferują moc obliczeniową na poziomie 740 MIPS, przy taktowaniu zegarem o częstotliwości 500-650 MHz. Układy te wspierają technologię *Jazzelle* opracowaną w języku Java na potrzeby aplikacji multimedialnych oraz zawierają rozszerzony zestaw instrukcji dedykowanych DSP.

Parametry typowego mikrokontrolera 32-bitowego zostaną omówione na przykładzie układu z rdzeniem ARM7TDMI o oznaczeniu LPC2478 firmy Philips Semiconductors/NPX. Układ ten posiada 208 wyprowadzeń, z których 160 jest typu GPIO. Jego procesor rdzeniowy dysponuje mocą obliczeniową na poziomie 80 MIPS, przy taktowaniu zegarem o częstotliwości 75 MHz. W układ wbudowano 512 KB pamięci kodu typu Flash ISP oraz 98 KB pamięci danych. Mikrokontroler LPC2478 jest wyposażony w bardzo rozbudowany zestaw urządzeń peryferyjnych zawierający m.in.: 10-bitowe przetworniki A/C i C/A, 7 liczników 32-bitowych w tym 2 generatory PWM, sterownik kolorowego wyświetlacza typu STN i TFT LCD oraz interfejsy komunikacji w standardach USB, Ethernet, UART, IRDA CAN i SPI.

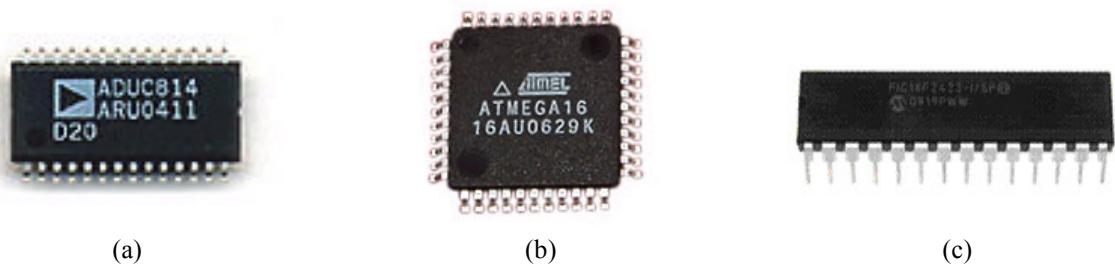
### **3.2. Analiza mikrokontrolerów w aspekcie przydatności do realizacji $\mu$ BISTów**

Najbardziej istotne w aspekcie przydatności do realizacji BISTów, spośród wielu cech charakteryzujących mikrokontroler, są zasoby i parametry jego układów peryferyjnych wykorzystywanych jako środki pomiarowe metod diagnostycznych testerów  $\mu$ BIST. Najbardziej skromny zestaw układów peryferyjnych pozwalający na realizację mikrotestera  $\mu$ BIST powinien zawierać:

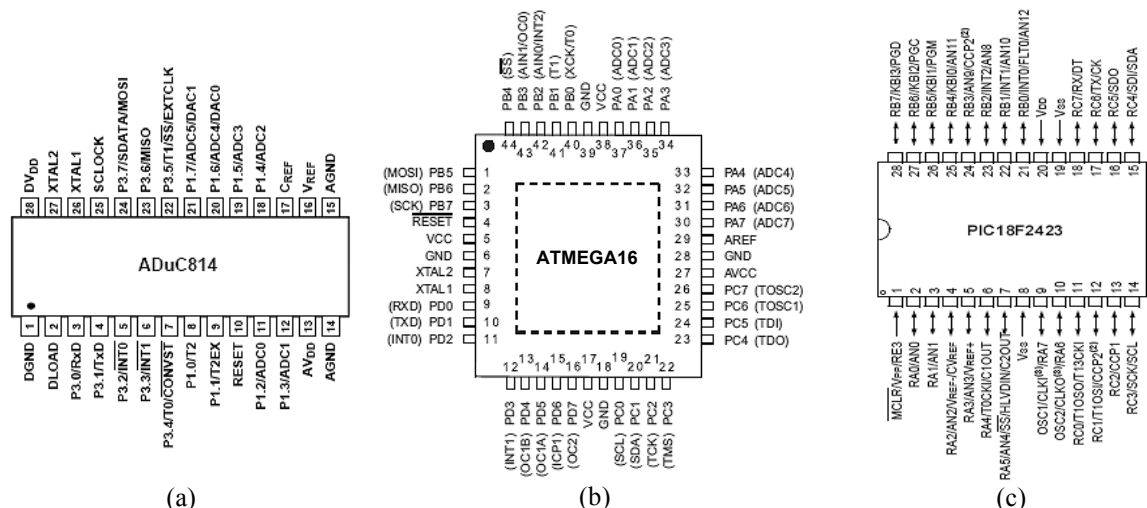
- 16-bitowy licznik zapewniający precyzyjne odliczanie czasu, które jest niezbędne do generowania sygnałów pobudzających, próbkowania odpowiedzi UT w ściśle określonych momentach czasu oraz synchronizacji pomiędzy kolejnymi etapami procedury diagnostycznej, niejednokrotnie przebiegającymi równolegle, jak np. generowanie pobudzenia przy jednoczesnym pomiarze sygnału odpowiedzi UT;
- przetwornik A/C o rozdzielczości co najmniej 10 bitów do rejestracji sygnałów odpowiedzi UT. Dokładność przetwornika ma bezpośredni wpływ na wrażliwość metod diagnostycznych, w szczególności bazujących na krzywych identyfikacyjnych;
- generator sygnałów PWM lub przetwornik C/A, o rozdzielczości co najmniej 10-bitów, które są wykorzystywane do generowania analogowych sygnałów testujących o precyzyjnych poziomach i czasach trwania impulsów, np. sygnałów komplementarnych.

Przedstawiona powyżej ogólna charakterystyka mikrokontrolerów wykazała, że zdecydowana większość układów 8-bitowych oraz wszystkie układy o architekturach 16- i 32-bitów dysponują układami peryferyjnymi wystarczającymi do realizacji  $\mu$ BISTów.

Poza parametrami układów peryferyjnych, biorąc pod uwagę przydatność mikrokontrolera do realizacji  $\mu$ BISTA, rozpatrywać należy jego rdzeń charakteryzowany m.in. wielkością pamięci kodu i programu oraz mocą obliczeniową. Rozmiar pamięci kodu mikrokontrolera jest parametrem istotnym, ponieważ poza kodem wynikowym programu realizującego założone przez projektanta funkcjonalności systemu, musi pomieścić ona także kod wynikowy zaimplementowanego algorytmu diagnostycznego  $\mu$ BIST.



Rys. 3. 1. Fotografie omawianych mikrokontrolerów: ADuC814 (a), ATmega16 (b) i PIC18F2423 (c).



Rys. 3.2. Opis rozkładu wyprowadzeń omawianych układów: ADuC814 (a), ATmega16 (b) oraz PIC18F2423 (c).

W przypadku rozmiaru pamięci programu mikrokontrolerów, przeprowadzona przez autora analiza wykazała, iż większość dostępnych obecnie na rynku układów 8-bitowych, które spełniają warunek minimalnego zestawu układów peryferyjnych, dysponuje pamięcią danych o rozmiarze co najmniej 256 bajtów. Jest to skromna, lecz wystarczająca wartość,

która stawia przed algorytmami diagnostycznymi  $\mu$ BISTów konieczność oszczędnego gospodarowaniem pamięcią programu.

Moc obliczeniowa mikrokontrolera, która decyduje o czasie trwania procedury diagnostycznej, ma znaczenie drugorzędne, ponieważ testowanie oraz lokalizacja uszkodzeń nie muszą być realizowane podczas typowej pracy systemu, a jedynie w wybranych momentach, np. po każdorazowym restarcie systemu/mikrokontrolera. Dostępne na rynku mikrokontrolery 8-bitowe charakteryzują się mocami obliczeniowymi pojedynczych MIPS, które są wystarczające do realizacji  $\mu$ BISTów rozpatrywanych w tej pracy.

Współczesne mikrokontrolery 8-bitowe dysponują środkami sprzętowo-programowymi, które są wystarczające do realizacji podejścia  $\mu$ BIST, i w związku z tym dalsze rozważania ukierunkowano na te układy. Szczegółową charakterystykę parametrów obecnie dostępnych na rynku mikrokontrolerów 8-bitowych przeprowadzono na podstawie trzech wybranych układów o oznaczeniach: AD $\mu$ C814 [3], ATmega16 [7] oraz PIC18F2423 [64], reprezentujących trzy popularne rodziny mikrokontrolerów oferowanych przez największe firmy na rynku układów 8-bitowych: Analog Devices, Atmel i Microchip.

Widok omawianych mikrokontrolerów oraz rozkłady ich wyprowadzeń zamieszczono na rys 3.1 i 3.2. Zestawienie najistotniejszych parametrów układów AD $\mu$ C814, ATmega16 oraz PIC18F2423 przedstawiono w tab. 3.1.

Tab. 3.1. Zestawienie najważniejszych parametrów układów AD $\mu$ C814, ATmega16 oraz PIC18F2423.

Oznaczenie układu	<b>AD<math>\mu</math>C814</b>	<b>ATmega16</b>	<b>PIC18F2423</b>
Rozmiar pamięci Flash	8 kB	16 kB	16 kB
Rozmiar pamięci SRAM	256 B	1024 B	768 B
Rozmiar pamięci EEPROM	640 B	512 B	256 B
Maksymalna częstotliwość oscylatora / zegara	32,768 kHz / 16,78 MHz	16 MHz / 16 MHz	10 MHz / 40 MHz
Długość cyklu maszynowego	$\approx 0,72 \mu\text{s}$	$\approx 0,063 \mu\text{s}$	$\approx 0,1 \mu\text{s}$
Moc obliczeniowa	$\leq 1,4 \text{ MIPS}$	$\leq 16 \text{ MIPS}$	$\leq 10 \text{ MIPS}$
Napięcie zasilania	3 V $\div$ 5,5 V	4,5 V $\div$ 5,5 V	4,2 V $\div$ 5,5 V
Liczba linii GPIO	11	32	25
Typ obudowy	TSSOP-28	PDIP-40, QFN-44, TQFP-44	PDIP-28, QFN-28, SOIC-28

Najmniej wydajnym spośród wybranych mikrokontrolerów jest układ firmy Analog Devices, który dysponuje jednocześnie najmniejszym rozmiarem pamięci kodu i danych oraz liczbą linii wejściowo-wyjściowych. Układ ten wyróżnia się natomiast największym rozmiarem pamięci EEPROM oraz dostępnością tylko jednego typu obudowy – TSSOP-28.

Największą liczbę operacji w czasie sekundy, w rozpatrywanej grupie mikrokontrolerów, wykonuje ATmega16, który charakteryzuje się przy tym największym rozmiarem pamięci Flash i EEPROM. Jego duża moc obliczeniowa jest okupiona jednak najwyższym dopuszczalnym zakresem napięć zasilających wynoszącym 5 V  $\pm$  0,5 V. Układ ten, podobnie jak produkt Microchipsa, jest uniwersalny, ze względu na dostępność aż trzech typach obudów.

Mikrokontroler PIC18F2423 uplasował się pomiędzy układem Atmela i Analog Devices, biorąc pod uwagę rozmiary pamięci oraz moc obliczeniową. Dużym atutem tego układu jest największa liczba dostępnych linii GPIO, w porównaniu do całkowitej liczby wyprowadzeń mikrokontrolera. Aż 25 spośród 28 wyprowadzeń mogą być wykorzystane jako GPIO.

Realizacja testerów  $\mu$ BIST w mikrokontrolerach jest uwarunkowana konfiguracją ich układów peryferyjnych, wykorzystywanych jako środki pomiarowe metod diagnostycznych.

Parametry układów peryferyjnych mikrokontrolerów ADuC814, ATmega16 oraz PIC18F2423 przedstawiono w tab. 3.2.

Tab. 3.2. Zestawienie parametrów układów peryferyjnych zawartych w omawianych mikrokontrolerach.

Oznaczenie układu	AD $\mu$ C814	ATmega16	PIC18F2423
Liczniki	3 x 16-bit, Timer Interval Counter	2 x 8-bit, 1 x 16-bit, Real Time Counter	1 x 8-bit, 3 x 16-bit
Generator PWM	–	4 kanałowy / 8-bit	4 kanałowy / 10 bit
Przetwornik A/C	unipolarny, 6-cio kanałowy o rozdzielczości 12-bitów, maks. 247 kS/s	unipolarny, 8-mio kanałowy o rozdzielczości 10-bitów, maks. 15 kS/s	unipolarny, 10-cio kanałowy o rozdzielczości 12-bitów, maks. 50 kS/s
Przetwornik C/A	unipolarne, 2 x 12-bitów	–	–
Komparator analogowy	–	1	2
Źródło napięć referencyjnych	2,5 V	2,56 V	programowalne
Interfejsy komunikacyjne	USART, SPI, I <sup>2</sup> C	USART, SPI, TWI / I <sup>2</sup> C	USART, SPI, I <sup>2</sup> C
Inne układy	wbudowany czujnik temperatury	JTAG	–

Mikrokontrolery ADuC814 i ATmega16 posiadają po 3 układy licznikowe, które w przypadku układu ADuC814 są 16-bitowe. Układ PIC18F2423 dysponuje 4 licznikami, w tym 3 z nich są 16-bitowymi. Układy Atmela i Microchipa wyposażone są także w generatory sygnałów PWM, przy czym pierwszy z nich posiada możliwość generacji aż 4 przebiegów PWM równolegle przy 8-bitowej rozdzielczości wypełnienia, drugi zaś oferuje większą rozdzielczość 10-bitów przy takiej samej ilości kanałów.

Wszystkie rozpatrywane mikrokontrolery posiadają przetworniki A/C. Najlepsze parametry oferuje przetwornik układu ADuC814, zarówno pod względem rozdzielczości jak i szybkości próbkowania. Najniżej plasuje się przetwornik mikrokontrolera ATmega16, który przy rozdzielczości 10-bitów oferuje szybkość próbkowania na poziomie 15 kS/s. Układ firmy Analog Devices jako jedyny dysponuje przetwornikiem C/A, co więcej posiada on aż 2 niezależne 12-bitowe przetworniki.

Prezentowane mikrokontrolery dysponują wbudowanymi źródłami napięć odniesienia, przeznaczonymi dla przetworników A/C, C/A i komparatorów analogowych. W układach ADuC814 i ATmega16 wartość napięcia referencyjnego jest precyzyjnie określona przez producenta i nie jest regulowana. Natomiast mikrokontroler PIC18F2423 oferuje programowe ustawienie wartości napięcia referencyjnego w pewnym ograniczonym zakresie. Komparatory analogowe układów ATmega16 i PIC18F2423 posiadają programowaną zgrubnie wartość progu komparacji dla wbudowanego komparatora analogowego. Niestety wejściowe napięcie niezrównoważenia rzędu kilkunastu mV oraz mało precyzyjne ustawianie napięcia referencyjnego przekreślają szersze praktyczne wykorzystanie komparatorów w układach  $\mu$ BIST.

Mikrokontrolery wyposażone są ponadto w interfejsy komunikacji szeregowej pracujące w typowych standardach: USART, SPI, I<sup>2</sup>C oraz posiadają dodatkowe układy: czujnik temperatury (ADuC814) i interfejs JTAG (ATmega16).

Wszystkie omawiane mikrokontrolery dysponują wystarczającymi zasobami sprzętowymi i programowymi do realizacji  $\mu$ BISTów. Szczególnie predestynowany do tego celu jest układ ADuC814, który wyposażony jest w dokładne 12-bitowe przetworniki A/C i C/A pozwalające na precyzyjne generowanie złożonych analogowych sygnałów pobudzenia UT oraz pomiary jego odpowiedzi. Z tego względu, weryfikację wyników badań symulacyjnych metod diagnostycznych przedstawionych w dalszych rozdziałach pracy przeprowadzono w opracowanym eksperymentalnym systemie wbudowanym, bazującym na mikrokontrolerze ADuC814. Szczegółom konstrukcyjnym tego systemu poświęcono 6 rozdział tej pracy.



### 3.3. Uwarunkowania metod pomiarowych i diagnostycznych wynikające z ograniczonych zasobów mikrokontrolera

W rozwijanych w pracy metodach testowania funkcjonalnego oraz diagnostyki uszkodzeń parametrycznych układów analogowych główny nacisk położono na możliwość implementacji w stosunkowo prostych mikrokontrolerach 8-bitowych, przy wykorzystaniu ich własnych środków sprzętowych, z minimalnym udziałem dodatkowych pomocniczych układów zewnętrznych w postaci: kondycjonerów sygnału oraz komparatorów analogowych.

Biorąc pod uwagę te środki założono oszczędne sprzętowo rozwiązania pobudzania UT sygnałem prostokątnym w postaci pojedynczego impulsu dla słownikowych metod diagnostycznych z analizą w dziedzinie czasu oraz fali prostokątnej o projektowanych czasach trwania impulsów dla metody testowania przy wykorzystaniu projektowanych tzw.  $T_i$ -parametrycznych sygnałów komplementarnych.

Przetworniki C/A mikrokontrolerów jak i układy PWM, umożliwiają generowanie unipolarnych sygnałów testujących z rozdzielczością typowo 10-bitów, okresowych i w postaci serii impulsów, o dowolnych czasach trwania oraz poziomach ograniczonych napięciem zasilania. Typowe unipolarne przetworniki C/A mikrokontrolerów dysponują wyjściowym zakresem napięć o wartości 0-5 V lub 0-2,5 V. Układy PWM oferują natomiast generowanie fali prostokątnej o poziomie 5 V. Wytwarzanie sygnałów bipolarnych wymaga przesuwania poziomów unipolarnego sygnału wyjściowego, zrealizowane przez układ przesuwnika poza mikrokontrolerem.

Najprostszą metodą generowania pojedynczych impulsów unipolarnych, z dokładnością jednostkowych cykli maszynowych, jest wykorzystanie wolnych linii GPIO mikrokontrolera. Rozwiązanie to charakteryzuje się umiarkowaną dokładnością czasową z wymienionych sposobów wytwarzania sygnałów pobudzających UT oraz wymusza bezpośrednio uwikłanie procesora rdzeniowego w proces programowego generowania sygnałów. Sytuacja taka nie ma miejsca w przypadku wykorzystania przetwornika C/A lub generatora przebiegów PWM, ponieważ są one w pełni autonomicznymi układami peryferyjnymi, pracującymi równolegle i niezależnie od procesora rdzeniowego.

Dane wejściowe dla metod diagnostycznych  $\mu$ BISTów mogą być pozyskiwane przez proste układy pomiarowe, które na czas diagnozowania UT, konfigurowane są na bazie układów peryferyjnych mikrokontrolera takich jak przetwornik A/C i układy licznikowe. Utworzone w ten sposób układy pomiarowe, choć specyficzne i ograniczone, pozwalają na bezpośredni pomiar wartości chwilowych napięć sygnałów oraz ich parametrów czasowych. Wyznaczanie bardziej złożonych parametrów charakteryzujących UT (np.: charakterystyka częstotliwościowa, przesunięcie fazowe) możliwe jest pośrednio na drodze obliczeń bazujących na bezpośrednio mierzalnych parametrach sygnału odpowiedzi UT.

Wartości chwilowe unipolarnych przebiegów czasowych mogą być mierzone z wykorzystaniem przetwornika A/C, o typowej rozdzielczości 10-bitów, w jednym cyklu (*one shot*) lub okresowo. W obu przypadkach momenty wyzwania przetwornika wyznaczane są przez jeden z liczników mikrokontrolera. Dokładność pomiaru napięcia jest uwarunkowana przez rozdzielczość przetwornika, która w wyniku uwzględnienia jego błędów (m.in. nieliniowości, skali) jest zwykle pomniejszona o jeden bit. Oznacza to, że w przypadku przetwornika 10-bitowego rzeczywista rozdzielczość wynosi 9-bitów.

Zgrubny pomiar poziomu sygnału może być dokonany także przez zabudowane w mikrokontrolerach komparatory analogowe. Jednak przeprowadzona przez autora analiza parametrów

komparatorów wykazała, iż charakteryzują się one wejściowym napięciem niezrównoważenia na poziomie pojedynczych miliwoltów oraz czasem propagacji rzędu kilkunastu mikrosekund, co przekreśla ich szersze praktyczne wykorzystanie w  $\mu$ BISTach.

Dokładne wyznaczanie czasu trwania impulsów lub czasu pomiędzy impulsami umożliwiają liczniki mikrokontrolera pracujące w trybie *Input Capture*. Większość mikrokontrolerów 8-bitowych dysponuje rozbudowanymi układami licznikowymi o rozdzielczości 16-bitów oferując pomiar czasu z dokładnością na poziomie poniżej mikrosekundy.

*Konkludując, można stwierdzić, że środki programowo-sprzętowe mikrokontrolerów, a w szczególności ADuC814, ATmega16 oraz PIC18F2423, umożliwiają generację sygnałów testujących o różnych kształtach, przetwarzanie analogowo-cyfrowe i próbkowanie sygnałów, programowania i pomiaru czasów impulsów, prostą cyfrową obróbkę sygnałów, co wystarcza do realizacji prostych metod testowania funkcjonalnego i diagnostyki uszkodzeń metodami słownikowymi.*

Na podstawie przeprowadzonej analizy za najbardziej predestynowany do realizacji  $\mu$ BISTów zintegrowanych, w ramach tej pracy, zastosowano szeroko stosowany, tani mikrokontroler 8-bitowy ADuC814. Na zasoby sprzętowe i programowe tego mikrokontrolera zostały ukierunkowane opracowane metody testowania funkcjonalnego i diagnostyki uszkodzeń. Na bazie tego mikrokontrolera zrealizowano też eksperymentalny system wbudowany z eksperymentalnym testerem zintegrowanym  $\mu$ BIST, w którym zaimplementowano oraz przebadano obie klasy metod przedstawionych w rozdziałach 4 i 5.

## **4. Analiza i badania metod SBT o graficznych sygnaturach słownika uszkodzeń w aspekcie implementacji w $\mu$ BISTach**

W rozdziale tym omówiono metody diagnostyki z testowaniem uszkodzeń FDT na bazie słownikowych metod SBT, o graficznych sygnaturach słownika uszkodzeń w postaci krzywych identyfikacyjnych na płaszczyźnie oraz w wielowymiarowych przestrzeniach pomiarowych, tworzonych na podstawie mierzalnych cech sygnałów. O wyborze graficznego słownika uszkodzeń w takiej postaci zadecydowały 2 jego walory:

1. Możliwość wprowadzenia dodatkowych cech dystynktywnych sygnału pomiarowego, w celu zwiększenia wymiaru przestrzeni pomiarowej i rozrzedzenia w ten sposób krzywych identyfikacyjnych. W konsekwencji implikuje to lepszą rozróżnialność uszkodzeń oraz większą odporność metody na maskujący wpływ tolerancji elementów nieuszkodzonych, bowiem w przestrzeniach o większych wymiarach maskowanie tego rodzaju jest mniejsze.
2. Możliwość skalowania krzywych identyfikacyjnych. Za pomocą skali krzywych, obok lokalizacji uszkodzeń, możliwa jest ich identyfikacja.

Przedstawiono dwa sposoby tworzenia przestrzeni pomiarowych 2D oraz 3D i konstruowania słownika uszkodzeń:

1. Na podstawie wartości próbek sygnału odpowiedzi UT w określonych (optymalizowanych) momentach czasu (metoda PSO).
2. Na podstawie pomiarów czasów przekroczenia odpowiedzi UT wybranych poziomów napięć (metoda CPWP).

Metody te są łatwe do zrealizowania z wykorzystaniem zasobów mikrokontrolera ADuC814. W obu metodach, w przypadku testowania idealizowanych układów bez uwzględniania tolerancji, wykorzystano minimalno-odległościowy klasyfikator uszkodzeń.

Omówiono problemy diagnostyki układów z realnymi tolerancjami elementów nieuszkodzonych. Zbadano koncepcję klasyfikatora uszkodzeń z logiką rozmytą, adresowaną na wykorzystanie w mikrokontrolerze ST52F513 z wbudowanym interpreterem logiki rozmytej. Z powodu wycofania z produkcji tego mikrokontrolera nie została ona wdrożona. Przedstawiono alternatywną koncepcję modelowania i opisu rozproszonych krzywych identyfikacyjnych oraz procedurę klasyfikacji uszkodzeń w układach z realną tolerancją.

### **4.1. Charakterystyka słownikowych metod diagnostyki uszkodzeń bazujących na analizie krzywych identyfikacyjnych**

W metodach słownikowych SBT na etapie przedtestowym konstruowany jest słownik uszkodzeń zawierający sygnatury pomiarowe będące zbiorem mierzalnych cech układu dla prawdopodobnych uszkodzeń. Podczas testowania porównuje się określone parametry odpowiedzi UT z sygnaturami zawartymi w słowniku za pomocą klasyfikatorów, w celu określenia zdatności układu (detekcja uszkodzeń) oraz wskazania pojedynczego elementu lub grupy elementów uszkodzonych (lokalizacja uszkodzeń).

Pośród słownikowych metod SBT diagnostyki układów analogowych korzystne cechy, w kontekście zastosowań w BISTach, mają metody z graficznym słownikiem uszkodzeń, w których sygnatury uszkodzeń posiadają postać graficzną w formie krzywych identyfikacyjnych w przestrzeniach pomiarowych, tworzonych w różny sposób na podstawie mierzalnych cech sygnału odpowiedzi UT na różnorodne sygnały pobudzające. Krzywe te uzyskuje się na

podstawie symulacji UT przeprowadzanej na etapie przedtestowym. Podczas konstruowania słownika uszkodzeń rozpatrywane są wówczas głównie pojedyncze, najbardziej prawdopodobne uszkodzenia parametryczne elementów dyskretnych (kondensatorów i rezystorów) UT. Dla uszkodzeń podwójnych sygnatury słownika uszkodzeń mają postać hiperpłaszczyzn.

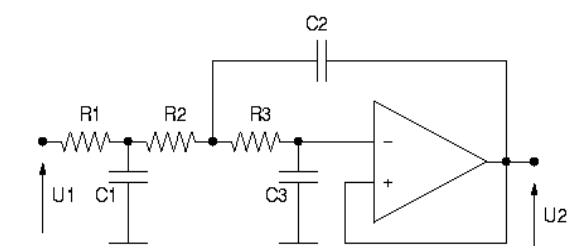
Pojedyncza krzywa identyfikacyjna obrazuje stan UT, w którym zmianie ulega jeden z jego parametrów, przy zachowaniu nominalnych wartości pozostałych elementów. Krzywe identyfikacyjne poszczególnych elementów składowych UT przecinają się w punkcie nominalnym. W otoczeniu tego punktu UT jest w stanie nieuszkodzonym (fault-free). W wyniku testowania uzyskuje się punkt w przestrzeni pomiarowej, którego położenie poza obszarem zdatności oznacza uszkodzenie UT. Przypisanie punktu pomiarowego do określonej krzywej identyfikacyjnej lokalizuje uszkodzenie. Krzywe mogą być skalowane w wartościach odchyłek elementów od punktu nominalnego. Na podstawie tej skali, po zlokalizowaniu uszkodzenia, możliwa jest jego identyfikacja.

W literaturze zostało upowszechnionych wiele metod konstrukcji słownika uszkodzeń o sygnaturach graficznych w postaci krzywych identyfikacyjnych. Można wyróżnić grupy metod wykorzystujących analizę układów w dziedzinie częstotliwości [1-2, 10, 17, 31, 36-40, 45, 48-49, 53, 59, 72, 82] oraz w dziedzinie czasu [18, 24, 26-30, 34, 35, 41, 46, 47, 73-74, 78, 99-101, 108].

Klasyycznym przykładem metody konstruowania graficznego słownika uszkodzeń w dziedzinie częstotliwości jest metoda biliniowa Martensa i Dycka [62], na podstawie której wyjaśnione zostaną szczegóły tej metodyki, których znajomość jest istotna w aspekcie dalszego postępowania. Wykorzystuje ona fakt, iż dowolny liniowy układ o stałych skupionych z punktu widzenia jego zacisków opisywany jest przez funkcje układowe  $F_i$ , które można wyrazić jako funkcje biliniowe [31, 53, 61] wartości pojedynczego elementu  $p_i$  UT

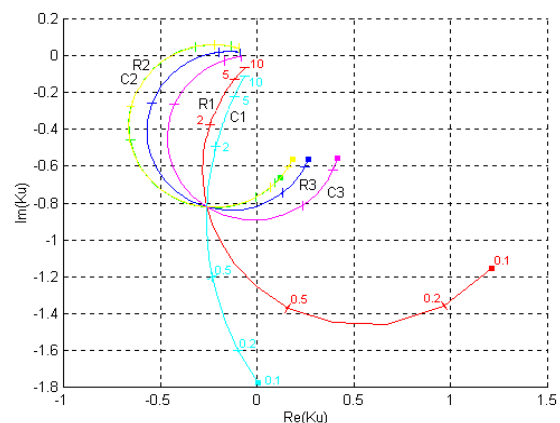
$$F_i(j\omega, p_i) = \frac{A_i(j\omega)p_i + B_i(j\omega)}{C_i(j\omega)p_i + D_i(j\omega)}, \quad (4.1)$$

gdzie:  $A_i, B_i, C_i, D_i$  – współczynniki zespolone spełniające warunek:  $A_i D_i - B_i C_i \neq 0, 0 \leq p_i < \infty, i = 1, \dots, N, N$  – liczba elementów UT.



$R_1 = R_2 = R_3 = 5 \text{ k}\Omega,$   
 $C_1 = 44,5 \text{ nF}, C_2 = 110 \text{ nF},$   
 $C_3 = 6,42 \text{ nF}$   
 $f_c = 1 \text{ kHz}$

(a)



(b)

Rys. 4.1. Filtr dolnoprzepustowy Butterwortha III rzędu w konfiguracji Sallena-Key'a (a) oraz rodzina krzywych identyfikacyjnych jego transmitancji napięciowej  $K_u$  dla częstotliwości pobudzenia  $f_p = 830 \text{ Hz}$  (b).

Na etapie przedtestowym funkcje  $F_i$  każdego  $i$ -tego elementu UT wykreśla się na płaszczyźnie zespolonej ( $\text{Re}F, \text{Im}F$ ) w postaci homograficznych krzywych identyfikacyjnych przecinających się w jednym punkcie (nazywanym nominalnym), dla którego wartości

elementów UT są nominalne. Analizowane są przy tym stosunkowo łatwo mierzalne funkcje układowe takie jak część rzeczywista i urojona wzmocnienia napięciowego układu  $K_u$  lub też admitancja wejściowa [31]. Otrzymaną w ten sposób rodzinę krzywych (rys. 4.1b), będącą graficznym słownikiem uszkodzeń, można wykorzystać do detekcji, lokalizacji i identyfikacji pojedynczych uszkodzeń parametrycznych.

Podstawową niedoskonałością klasycznej metody biliniowej 2D jest mała rozdzielczość oraz niejednoznaczność lokalizacji uszkodzeń na skutek bliskiego położenia krzywych, która występuje nawet przy zoptymalizowanej częstotliwości pomiarowej. Krzywe homograficzne niektórych elementów przecinają się pod niewielkimi kątami i położone są w niewielkiej odległości od siebie, co jest zjawiskiem niekorzystnym i utrudniającym rozróżnianie uszkodzeń.

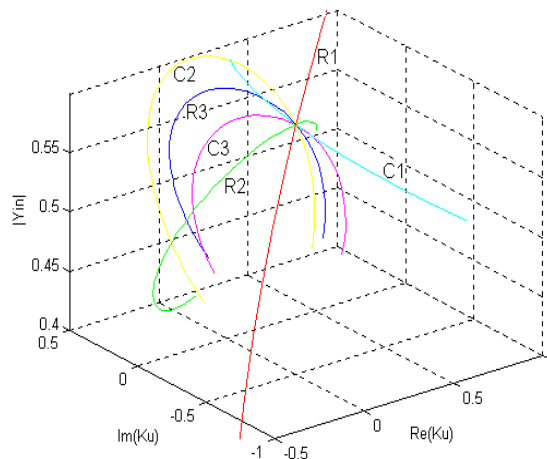
Poprawę rozdzielczości lokalizacji uszkodzeń uzyskuje się poprzez przeniesienie krzywych identyfikacyjnych w przestrzeniach o większych wymiarach, np. 3D, 4D, poprzez pomiar większej liczby funkcji układowych UT. Generowanie rodzin krzywych w przestrzeniach 3D i 4D umożliwia poniższe przekształcenia [31]:

$$T(p_i) = \text{Re}[F_1(p_i)] \cdot \mathbf{i} + \text{Im}[F_1(p_i)] \cdot \mathbf{j} + |F_2(p_i)| \cdot \mathbf{k}, \quad (4.2)$$

$$U(p_i) = \text{Re}[F_1(p_i)] \cdot \mathbf{i} + \text{Im}[F_1(p_i)] \cdot \mathbf{j} + \text{Re}[F_2(p_i)] \cdot \mathbf{k} + \text{Im}[F_2(p_i)] \cdot \mathbf{l}, \quad (4.3)$$

gdzie:  $F_1, F_2$  – pierwsza i druga funkcja układowa UT,  $\mathbf{i}, \mathbf{j}, \mathbf{k}, \mathbf{l}$  – wersory.

Pierwsze przekształcenie (4.2) dokonuje transformacji zmian wartości elementu  $p_i$  w krzywą identyfikacyjną w przestrzeni trójwymiarowej 3D, której osiami współrzędnych są część rzeczywista i urojona funkcji  $F_1$  oraz moduł funkcji  $F_2$ . Drugie przekształcenie (4.3) transformuje te zmiany w krzywą identyfikacyjną w przestrzeni 4D, której osiami współrzędnych są części rzeczywiste i urojone obu funkcji układowych  $F_1$  i  $F_2$ .



Rys. 4.2. Rodzina krzywych identyfikacyjnych w przestrzeni 3D dla układu z rys. 4.1a.

Na rys. 4.2 przedstawiono rodzinę krzywych identyfikacyjnych w przestrzeni 3D dla układu przedstawionego na rys. 4.1a. Skale poszczególnych osi zostały znormalizowane względem wartości maksymalnych.

Widoczna na rys. 4.2 trójwymiarowa mapa krzywych identyfikacyjnych wykazuje lepsze właściwości diagnostyczne niż mapa 2D (rys. 4.1b), ponieważ krzywe elementów  $R_2$  i  $C_2$  w przestrzeni 3D nie pokrywają się, natomiast odległości pomiędzy krzywymi elementów  $R_1$  i  $C_1$  znacznie wzrosły, czego korzystnym następstwem jest większa rozdzielczość lokalizacji uszkodzeń.

Dalsze zwiększenie efektywności metody biliniowej (m.in. normalizacja długości krzywych), w stopniu przybliżającym ją do praktycznego wykorzystania, zaproponowano w pracach [31-33]. Pomimo usprawnień metoda biliniowa nie nadaje się do zastosowań w  $\mu$ BISTach, ze względu na trudności pomiarów funkcji układowych.

## 4.2. Diagnostyka układów o pomijalnych tolerancjach

Bezpośrednie pomiary funkcji układowych UT na różnych częstotliwościach, stosowane w klasycznej metodzie biliniowej, są niemożliwe do realizacji środkami dostępnymi w mikrokontrolerach. Adaptacja metody krzywych identyfikacyjnych do techniki  $\mu$ BIST wymusiła poszukiwanie innych sposobów tworzenia przestrzeni pomiarowych i graficznych sygnatur uszkodzeń w postaci krzywych.

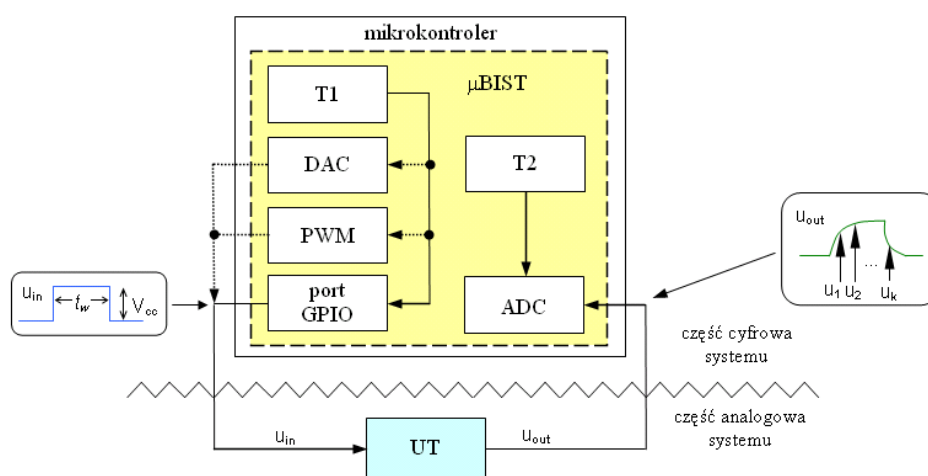
Z analizy środków sprzętowych mikrokontrolerów wynika, że przestrzenie pomiarowe racjonalnie jest tworzyć na podstawie pomiarów parametrów napięciowych lub czasowych odpowiedzi UT na pobudzenie łatwym do generacji impulsem prostokątnym lub ciągiem impulsów, najlepiej o jednakowych poziomach, choć o dowolnej szerokości.

W pracy wytypowano do dalszych badań i implementacji dwie metody tego rodzaju: metodę z przestrzenią pomiarową utworzoną z próbek odpowiedzi UT na pobudzenie impulsem w odpowiednio dobranych momentach czasowych (nazwaną PSO) oraz metodę z przestrzenią pomiarową tworzoną na podstawie pomiarów przedziałów czasowych przekraczania odpowiedzi UT odpowiednio dobranych poziomów napięcia (metoda CPWP).

Dla większej jasności prezentacji w początkowych badaniach pominięto zjawisko maskującego wpływu tolerancji elementów nieuszkodzonych i przeprowadzono je dla przypadku bez uwzględnienia tolerancji.

### 4.2.1. Metoda oparta na próbkowaniu sygnału odpowiedzi na pobudzenie impulsowe (PSO)

Struktura mikrotestera  $\mu$ BIST bazującego na metodzie próbkowania sygnału odpowiedzi UT pobudzanego impulsem prostokątnym, dalej określanej symbolem PSO, przedstawiono na rys. 4.3. Procedura diagnostyczna składa się 2 etapów: *pomiarowego* i *klasyfikacyjnego*.

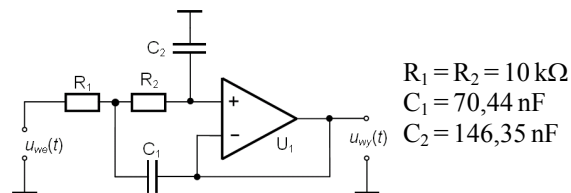


Rys. 4.3. Struktura testera wbudowanego  $\mu$ BIST bazującego na metodzie PSO.

Na etapie pomiarowym, UT pobudzany jest cyfrowym impulsem prostokątnym traktowanym jako pobudzenie analogowe. Generowanie impulsów można uzyskać, na dowolnym

mikrokontrolerze dysponującym co najmniej jedną wolną linią GPIO, generatorem sygnału PWM lub przetwornikiem C/A. W dwóch pierwszych rozwiązaniach poziom impulsów jest równy napięciu zasilania części cyfrowej mikrokontrolera  $V_{cc}$ . Zastosowanie do generacji pobudzenia przetwornika C/A umożliwia natomiast uzyskanie dowolnego poziomu impulsu z zakresu jego napięć wyjściowych. Czas trwania impulsu  $t_w$ , może być określany precyzyjnie przez licznik T1 układu ADuC814.

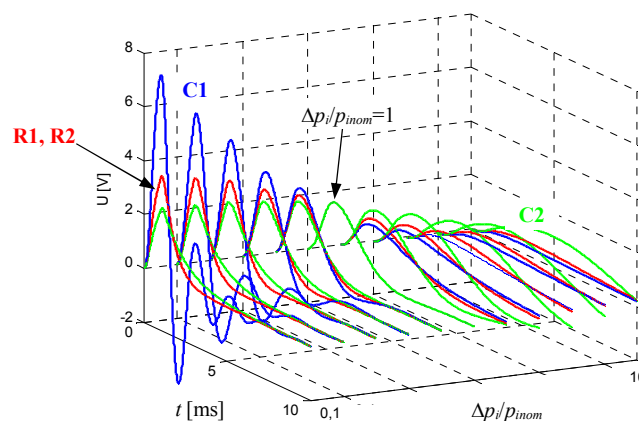
Parametry impulsu pobudzającego (poziom i czas trwania) oraz momenty próbkowania sygnału odpowiedzi UT dobierać należy na etapie przedtestowym, tak aby dla konkretnego UT uzyskać duże zróżnicowanie jego odpowiedzi dla uszkodzeń parametrycznych różnych elementów, co prowadzi do rodziny krzywych identyfikacyjnych najbardziej oddalonych od siebie. Można zastosować w tym celu metody heurystyczne z optymalizacją na podstawie symulacji UT. Celem optymalizacji jest maksymalizacja odległości w przestrzeni pomiarowej pomiędzy odpowiedzią układu w stanie nominalnym, a odpowiedziami tego układu z pojedynczymi uszkodzeniami parametrycznymi.



Rys. 4.4. Przykładowy układ filtru dolnoprzepustowego Butterwortha II rzędu, w realizacji Sallena-Key'a.

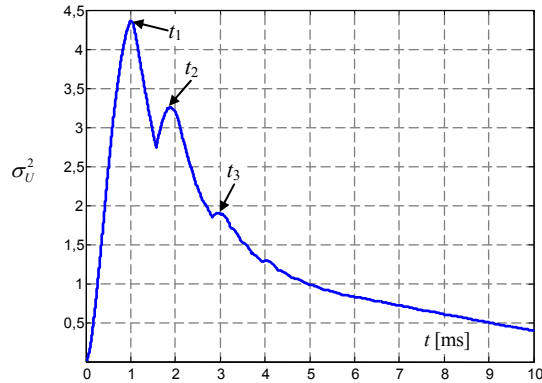
Dalsze postępowanie dotyczące konstrukcji słownika uszkodzeń oraz implementacji i badań tej metody, zilustrujemy na przykładzie testowania układu filtru dolnoprzepustowego Butterwortha II rzędu pokazanego na rys. 4.4. Jest to przykładowy układ przywoływany w wielu publikacjach [31-33, 75, 97] i traktowany jako układ odniesienia (*benchmark*) umożliwiający porównywanie efektywności różnych metod. Stąd jego wybór do dalszych badań przedstawionych w tym i następnym rozdziale, pomimo małej liczby elementów.

Dla tego układu badano symulacyjnie odpowiedzi UT na pobudzenie sygnałem testującym, w funkcji odchyłek  $\Delta p_i$  od wartości nominalnej, dla różnych elementów (rys. 4.5). W celu optymalizacji przestrzeni pomiarowej, polegającej na wybraniu optymalnych czasów próbkowania odpowiedzi UT, były one analizowane statystycznie. Optymalizację taką uzyskuje się dobierając czasy próbkowania w momentach największej wariancji sygnałów wyjściowych  $U_{wy}(t)$  dla różnych elementów  $p_i$ . Jest to równoznaczne z dobraniem optymalnych przekrojów rodziny krzywych pokazanych na rys. 4.5.



Rys. 4.5. Odpowiedzi czasowe przykładowego UT dla różnych odchyłek od punktu nominalnego parametrów  $\Delta p_i$ , elementów C1, C2, R1, R2.

Czas trwania impulsu  $t_w$  ustalany jest dwuetapowo. Najpierw szacowany jest zgrubnie na podstawie nominalnej charakterystyki częstotliwościowej badanego układu, jako odwrotność częstotliwości spadku wzmacnienia o 3 dB. Następnie drogą symulacji Monte Carlo tworzone są rodziny odpowiedzi czasowych dla pojedynczymi uszkodzeń elementów, na podstawie których wybrana zostaje taka wartość czasu  $t_w$ , dla którego występuje największa dynamika zmian sygnału wyjściowego UT. W rozważanym przypadku wybrano parametry impulsu pobudzającego  $U_m=5$  V,  $t_w=1$  ms.



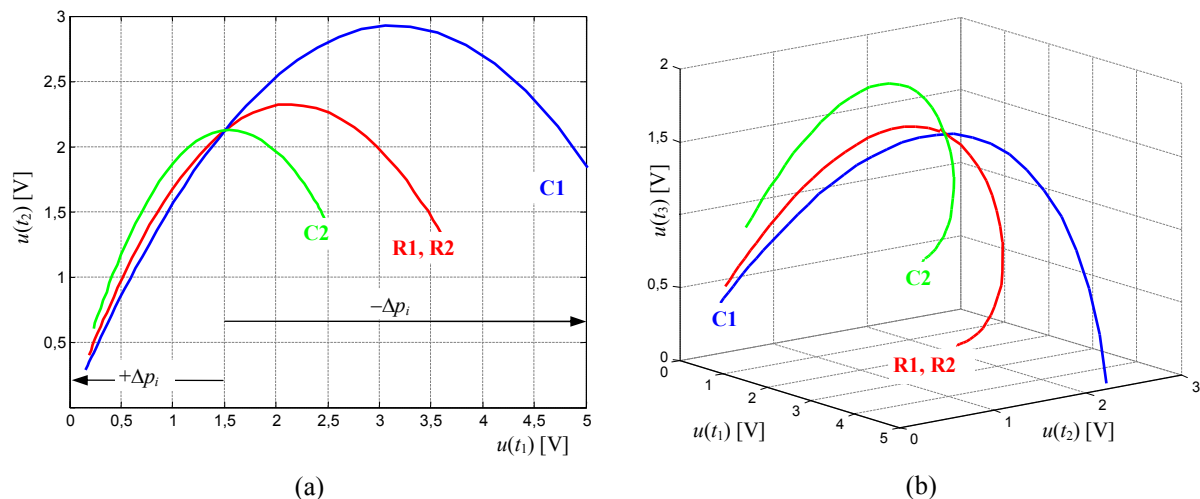
Rys. 4.6. Odchylenie standardowe napięcia wyjściowego UT w funkcji czasu.

W celu doboru optymalnych czasów próbkowania analizowano przebieg odchylenia standardowego  $\sigma_U^2(t)$  napięcia wyjściowego UT dla różnych elementów, ilustrującego stopień rozproszenia między sygnałami odpowiedzi dla różnych odchyłek  $\Delta p_i$ . Wykres pokazano na rys. 4.6. Jak widać krzywa posiada maksima lokalne i celowe jest wybranie momentów próbkowania odpowiadających położeniu tych maksimów. W rozważanym przypadku wybrano momenty czasowe próbkowania:  $t_1=1,024$  ms,  $t_2=1,908$  ms,  $t_3=2,963$  ms.

Dla przestrzeni pomiarowych utworzonych z próbek napięć odpowiedzi UT  $u(t_1)$ ,  $u(t_2)$ ,  $u(t_3)$ , w tych momentach czasowych uzyskano symulacyjnie rodziny krzywych identyfikacyjnych w przestrzeniach 2D i 3D pokazane na rysunku 4.7. Ze względów poznawczych założono szeroki zakres zmienności parametrów  $p_i$  elementów UT w przedziale

$$0,1 p_{i \text{ nom}} \leq p_i \leq 10 p_{i \text{ nom}}. \quad (4.4)$$

Krzywe elementów R1 i R2 pokrywają się tworząc zbiór (klaster) 2 uszkodzeń ekwiwalentnych  $\{R1, R2\}$ . Widać wyraźnie, iż w przestrzeni 3D krzywe są bardziej rozrzedzone.



Rys. 4.7. Rodzina krzywych identyfikacyjnych układu z rys. 4.4 w przestrzeni pomiarowej 2D (a) oraz 3D (b).



Krzywe identyfikacyjne jako sygnatury słownika uszkodzeń można opisać dla różnych przestrzeni następującą zależnością

$$\mathbf{T}_i(p_i) = \sum_{m=1}^k u^i(p_i, t_m) \mathbf{i}_m; \quad k=2, 3; \quad i=1, 2, \dots, 4 \quad (4.5)$$

gdzie:  $k$  – wymiar przestrzeni pomiarowej,  $u_i(p_i, t_m)$  – wartość próbki napięcia w chwili  $t_m$ ,  $\mathbf{i}_m$  – wersory współrzędnych przestrzeni pomiarowej.

Krzywe te w słowniku uszkodzeń można interpolować punktowo (za pomocą zbioru  $l$  punktów) lub w sposób odcinkowo-liniowy. Oba sposoby interpolacji są łatwe do zapisania w pamięci słownika uszkodzeń, wymagają jednak różnych klasyfikatorów, których złożoność obliczeniowa będzie analizowana dalej.

W procedurze testowania, po etapie *pomiarowym*, polegającym na wyznaczeniu punktu pomiarowego  $P_m=(u(t_1), u(t_2), \dots, u(t_k))$  w dobranej przestrzeni pomiarowej, następuje etap *klasyfikacji*, którego celem jest *detekcja* uszkodzenia, a następnie – w przypadku niesprawności UT – *lokalizacja* uszkodzenia.

Detekcja uszkodzeń polega na sprawdzeniu jakie jest położenie punktu pomiarowego  $P_m$  w relacji z otoczeniem punktu nominalnego  $P_n=(u_{1n}, u_{2n}, \dots, u_{kn})$ , w którym przecinają się wszystkie krzywe. W ogólnym przypadku dla  $k$ -wymiarowej przestrzeni pomiarowej otoczenie punktu nominalnego opisane jest wzorem

$$(u(t_1) - u_{1n})^2 + (u(t_2) - u_{2n})^2 + \dots + (u(t_k) - u_{kn})^2 \leq r_\varepsilon^2, \quad (4.6)$$

który na płaszczyźnie 2D opisuje koło, w przestrzeni 3D kulę o promieniu  $r_\varepsilon$ , a w przestrzeniach o większych wymiarach opisuje hiperkulę. Promień  $r_\varepsilon$  dobierany eksperymentalnie, jako próg detekcji uszkodzenia, determinuje obszar przestrzeni pomiarowej, w którym UT jest traktowany jako nieuszkodzony. Obszar ten nazywać będziemy *obszarem nominalnym* lub *obszarem sprawności układu* (fault-free lub f-f).

W przypadku, gdy punkt pomiarowy znajdzie się poza obszarem nominalnym następuje procedura lokalizacji uszkodzenia, polegająca na badaniu relacji położenia punktu pomiarowego  $P_m$  względem poszczególnych krzywych identyfikacyjnych  $\mathbf{T}_i(p_i)$ .

W procesie *klasyfikacji* rozważyć należy, w kontekście przydatności do  $\mu$ BISTów, dwa alternatywne rozwiązania klasyfikatorów minimalno-odległościowych, zależne od sposobu interpolacji krzywych identyfikacyjnych.

W przypadku interpolacji punktowej krzywych, liczba punktów interpolacyjnych powinna być stosunkowo duża (rzędu kilkudziesięciu), lecz procedura wyznaczania minimalnej odległości od punktów krzywej jest bardzo prosta. Zatem klasyfikator punktowy jest prosty softwarowo, lecz rozmiar słownika uszkodzeń jest stosunkowo duży, choć zapis poszczególnych sygnatur słownika (współrzędnych punktów interpolacji) wzrasta niewiele ze wzrostem przestrzeni i polega na dodaniu współrzędnych do każdego punktu interpolacji.

W przypadku interpolacji odcinkowo-liniowej liczba punktów interpolacyjnych krzywych identyfikacyjnych może być przynajmniej o rząd mniejsza, lecz wyznaczenie odległości od odpowiedniego odcinka prostej jest obliczeniowo bardziej złożone. Istotny jest też fakt, że złożoność ta silnie rośnie ze wzrostem wymiaru przestrzeni pomiarowej, w związku z rozbudowywaniem się wzorów obliczeniowych.

Wobec tego problem wyboru rodzaju interpolacji i klasyfikatora polega na rozstrzygnięciu co jest bardziej korzystne z punktu widzenia zasobów mikrokontrolera, rozmiar słownika uszkodzeń, czy złożoność obliczeniowa klasyfikacji.

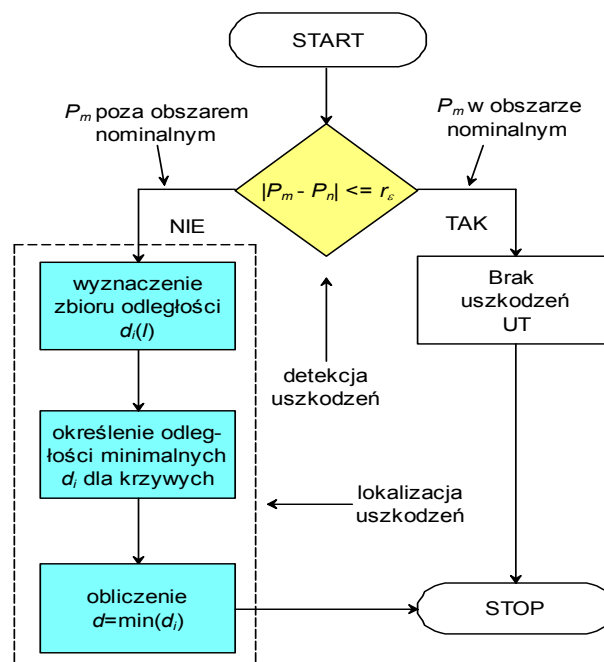
Dla oceny złożoności obliczeniowej klasyfikatora odcinkowo-liniowego wybrano najbardziej oszczędny wariant dwuetapowy. W pierwszym etapie algorytmem klasyfikatora punktowego wyznacza się 2 punkty interpolacji o najmniejszej odległości od punktu pomiarowego  $P_m$ . Następnie wyznaczana jest najmniejszą odległość punktu pomiarowego od odcinka interpolacyjnego rozpiętego na tych punktach.

Ocenę złożoności obliczeniowej takiego klasyfikatora zaczniemy od podręcznikowego wzoru na odległość  $d$  punktu  $P_m=(u_1(t), u_2(t))$  od wybranego odcinka rozpiętego na określonych punktach interpolacyjnych  $P_l=(u_{1l}, u_{2l})$  oraz  $P_{l+1}=(u_{1l+1}, u_{2l+1})$

$$d = \frac{\frac{u_{2l+1} - u_{2l}}{u_{1l+1} - u_{1l}} u(t_1) - u(t_2) + \frac{u_{1l+1} u_{2l} - u_{1l} u_{2l+1}}{u_{1l+1} - u_{1l}}}{\sqrt{\left(\frac{u_{2l+1} - u_{2l}}{u_{1l+1} - u_{1l}}\right)^2 + 1}} \quad (4.7)$$

Jak widać, nawet dla przestrzeni 2D wzór jest skomplikowany wymaga w sumie 17 operacji obliczeniowych, w tym 9 łatwych i 8 trudnych. Wzory obliczeniowe dla przestrzeni 3D i większych radykalnie się komplikują oraz w konsekwencji silnie wzrasta ich złożoność obliczeniowa.

Biorąc to pod uwagę, wybrano do dalszych badań i implementacji w  $\mu$ BISTach *punktowy klasyfikator minimalno-odległościowy*, który dla przestrzeni 3D i wyższych jest znacznie prostszy obliczeniowo, a zwiększona liczba punktów interpolacyjnych (jak wykazano później) nie stanowi problemu w aspekcie zajętości pamięci w wytypowanym mikrokontrolerze ADuC814. Dodatkowym argumentem uzasadniającym ten wybór, jest możliwość modyfikacji tego klasyfikatora i przystosowania go do lokalizacji uszkodzeń w układach z realnymi tolerancjami (2%, 5%) elementów, o czym mowa w punkcie 4.4.3.



Rys. 4.8. Algorytm procedury detekcji i lokalizacji uszkodzeń.

W minimalno-odległościowym klasyfikatorze punktowym, którego algorytm zilustrowano na rys. 4.8, proces klasyfikacji przebiega w trzech krokach:

1. W pierwszym kroku, dla każdego punktu interpolacyjnego krzywych identyfikacyjnych obliczane są, według metryki euklidesowej, odległości  $d_i(l)$  do punktu pomiarowego  $P_m$

W przypadku metody PSO oraz przestrzeni pomiarowej 3D, odległości te wyznaczone są ze wzoru

$$d_i(l) = \sqrt{(u(t_1) - u_{1l})^2 + (u(t_2) - u_{2l})^2 + (u(t_3) - u_{3l})^2}, \quad (4.8)$$

gdzie:  $l$  – numer punktu interpolacji,  $P_l = (u_{1l}, u_{2l}, u_{3l})$  – współrzędne  $l$ -tego punktu interpolacyjnego  $i$ -tej krzywej.

2. W drugim kroku, w wyznaczonych zbiorach odległości  $\{d_i(l)\}$ , określone są elementy  $\bar{d}_i$  reprezentujące najmniejsze odległości do punktu pomiarowego  $P_m$

$$\bar{d}_i = \min(d_i(l)). \quad (4.9)$$

3. W ostatnim kroku, spośród zbioru elementów minimalno-odległościowych  $\{\bar{d}_i\}$  wyznaczana jest najmniejsza odległość  $d = \min(\bar{d}_i)$ . Indeks  $i$  parametru  $\bar{d}_i$  o wartości najmniejszej wskazuje na uszkodzenie  $i$ -tego elementu UT.

Przedstawiony klasyfikator punktowy może być wykorzystywany do diagnostyki układów z małymi tolerancjami elementów poniżej 1%. Przewidziana jest jego modyfikacja w punkcie 4.4.3, przystosowująca do diagnostyki układów z realnymi tolerancjami elementów na poziomie 2%, 5%.

#### 4.2.2. Metoda oparta na pomiarze przedziałów czasowych przekraczania sygnału odpowiedzi wybranych poziomów (CPWP)

W metodzie tej, nazywanej dalej CPWP, mierzalnymi cechami sygnału odpowiedzi UT są czasy przekroczenia przez sygnał odpowiednio dobranych poziomów napięć  $u_1, u_2, \dots, u_k$ . Punkt pomiarowy w przestrzeni  $k$ -wymiarowej ma w tym przypadku postać  $P_m = (\tau(u_1), \tau(u_2), \dots, \tau(u_k))$ , natomiast krzywe identyfikacyjne są opisywane zależnością

$$T_i(p_i) = \sum_{m=1}^K \tau(p_i, u_m) \mathbf{i}_m, \quad (4.10)$$

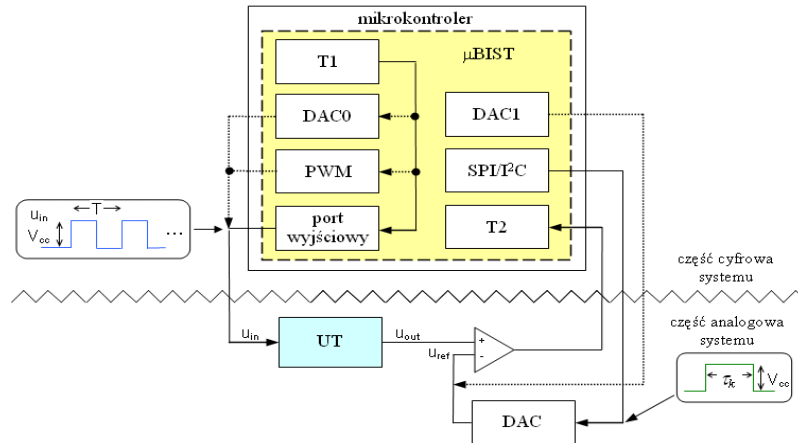
gdzie:  $\tau(p_i, u_m)$  – czas przekroczenia przez sygnał odpowiedzi UT poziomu napięcia  $u_m$ .

Poziomy napięć  $u_m$  mogą być dobierane i optymalizowane heurystycznie w analogiczny sposób jak w poprzedniej metodzie. Pomiar czasów  $\tau(u_1), \tau(u_2), \dots, \tau(u_k)$  może być realizowany za pomocą zewnętrznej drabinki  $k$ -komparatorów analogowych lub za pomocą jednego komparatora, którego próg komparacji w trakcie procedury pomiarowej jest przełączany, a jego napięcie referencyjne ustalane jest przez przetwornik C/A. W takim przypadku pomiar czasów  $\tau(u_k)$  odbywa się sekwencyjnie i wymaga  $k$ -krotnego pobudzenia UT pojedynczym impulsem. Wprawdzie wydłuża to  $k$ -krotnie czas testowania, jednakże przy założeniu przestrzeni pomiarowej 3D, jakie przyjęto w tej pracy i milisekundowych impulsach pobudzających nie ma to istotnego znaczenia. Z tego względu do dalszych badań wybrano wersję metody z pojedynczym komparatorem (najczęściej jest on dostępny w mikrokontrolerach), którą znacznie łatwiej zaimplementować w  $\mu$ BISTach.

Struktura mikrotestera  $\mu$ BISTu opartego na metodzie CPWP z pojedynczym komparatorem przedstawiona jest na rys. 4.9. Jest ona bardziej rozbudowana w stosunku do metody PSO. Wymaga zastosowania dodatkowego komparatora analogowego i przetwornika C/A jako źródła poziomów napięć referencyjnych. Jednakże nie stanowi to istotnej przeszkody w realizacji, ponieważ te elementy są zwykle dostępne w systemach wbudowanych.

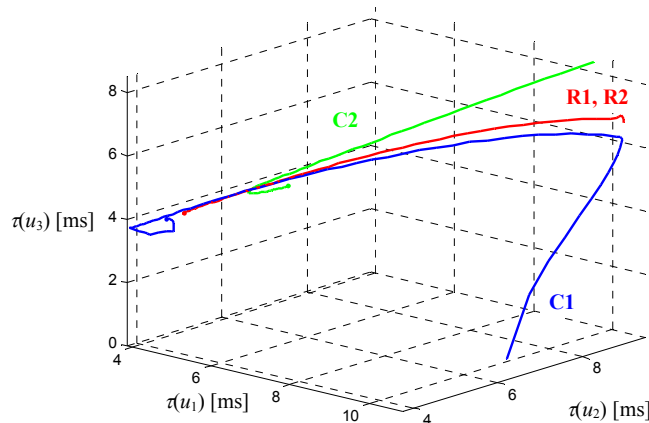
W celu optymalizacji przestrzeni pomiarowej tym przypadku, analogicznie jak poprzednio, na etapie przedtestowym dopasowywane są heurystycznie parametry impulsów

pobudzających i poziomów komparacji  $u_1, u_2, u_3$ , do parametrów UT. Dokonuje się tego drogą symulacji rodzin odpowiedzi UT dla zmiennych wartości różnych elementów, na podstawie których dobierane są wartości  $u_1, u_2, u_3$  tak, aby uzyskać największe wariancje zmiennych  $\tau(u_1), \tau(u_2), \tau(u_3)$ .



Rys. 4.9. Struktura mikrotestera  $\mu$ BIST bazującego na metodzie CPWP i jednym komparatorze.

Dla celów poznawczych badano krzywe identyfikacyjne układu wzorcowego z rys. 4.4 dla parametrów pobudzenia:  $U_m=5$  V,  $t_w = 1,00$  ms,  $u_1=0,50$  V,  $u_2=0,73$  V,  $u_3=1,00$  V, w szerokim zakresie zmian  $\Delta p_i$ . Uzyskane wykresy krzywych pokazano na rys. 4.10. Jak widać krzywe identyfikacyjne mają bardzo zróżnicowane długości. Części krzywych dla ujemnych odchyłek parametrów  $-\Delta p_i$  od punktu nominalnego są znacznie krótsze od części krzywych dla odchyłek  $+\Delta p_i$ . Ponadto krzywe w przestrzeni pomiarowej rozmieszczone są w bliskich odległościach od siebie, co zmniejsza ich rozdzielczości lokalizacyjne. Na podstawie porównania wykresów z rys. 4.7b i 4.10 można wstępnie wnioskować, że przestrzeń pomiarowa w poprzedniej metodzie PSO jest bardziej korzystna z punktu widzenia lokalizacji uszkodzeń.



Rys. 4.10. Rodzina krzywych identyfikacyjnych w przestrzeni 3D dla metody CPWP.

Metoda ta różni się od poprzedniej etapem *pomiarowym*. Natomiast etap *klasyfikacyjny* jest podobny jak poprzednio i przebiega według algorytmu pokazanego na rys. 4.8, z tą różnicą, że stosowane są inne wzory. Dla przestrzeni 3D otoczenie punktu nominalnego opisane jest wzorem

$$(\tau(u_1) - \tau_{1n})^2 + (\tau(u_2) - \tau_{2n})^2 + (\tau(u_3) - \tau_{k3})^2 \leq r_\epsilon^2, \quad (4.11)$$

a odległości punktu pomiarowego od punktów interpolacyjnych

$$d_i(l) = \sqrt{(\tau(u_1) - x_i(l))^2 + (\tau(u_2) - y_i(l))^2 + (\tau(u_3) - z_i(l))^2}. \quad (4.12)$$

Głębsze badania i analiza przydatności do zastosowań w  $\mu$ BISTach obu metod zostaną przeprowadzone w kolejnym punkcie.

### 4.3. Badania i analiza przydatności obu metod

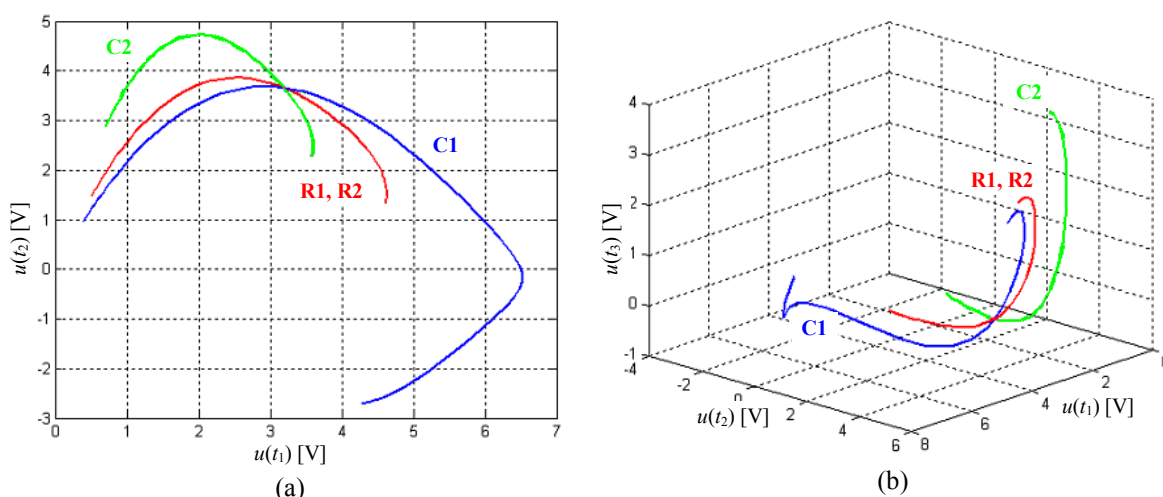
W tym punkcie zostaną przedstawione wyniki badań symulacyjnych i analizy przydatności metod PSO i CPWP, wykonane przy założeniu realnych możliwości i ograniczeń zasobów sprzętowych i programowych wybranego mikrokontrolera, ze szczególnym uwzględnieniem zajętości pamięci. Uwzględniono realny zakres uszkodzeń parametrycznych. W literaturze jako granicę pomiędzy uszkodzeniem parametrycznym i katastroficznym (typu zwarcie lub rozwarcie) przyjmuje się różne wartości maksymalnej odchyłki  $\Delta p_i$  parametru od wartości nominalnej. Niektórzy autorzy [97] zalecają przedział  $\pm 50\%$ , inni [79] ograniczają go do  $\pm 20\%$ . W tej pracy rozpatrywane są dwa przedziały  $\pm 50\%$  i  $\pm 25\%$ .

Badania symulacyjne przeprowadzono w środowisku Matlab. Obiektem badań był poprzednio badany układ wzorcowy z rys. 4.4, jednakże o rozszerzonej charakterystyce częstotliwościowej z częstotliwością odcięcia filtra  $f_c \approx 20$  kHz, którą uzyskuje się przy wartościach elementów:  $R1 = R2 = 10$  k $\Omega$ ,  $C1 = 1,12$  nF,  $C2 = 0,56$  nF.

#### Metoda PSO

Układ wzorcowy pobudzano pojedynczym impulsem prostokątnym poziomie  $U_m = 5$  V i czasie trwania  $t_w = 26$   $\mu$ s, który optymalizowano w poprzednio opisany sposób. W celu wyznaczenia momentów próbkowania przeprowadzono analizę statystyczną odpowiedzi UT i na podstawie charakterystyk odchylenia standardowego wartości napięcia wyjściowego w funkcji czasu ustalono następujące czasy próbkowania:  $t_1 = 15$   $\mu$ s,  $t_2 = 34$   $\mu$ s,  $t_3 = 58$   $\mu$ s.

Najpierw dla celów poznawczych przeprowadzono badania w szerokim zakresie zmian parametrów  $0,1p_{i\text{ nom}} \leq p_i \leq 10p_{i\text{ nom}}$ . W tym zakresie uzyskuje się rodziny krzywych identyfikacyjnych w przestrzeniach pomiarowych 2D i 3D pokazane na rys. 4.11. Wykazują one niekorzystne zagięcia, zwłaszcza w przestrzeni pomiarowej 3D.

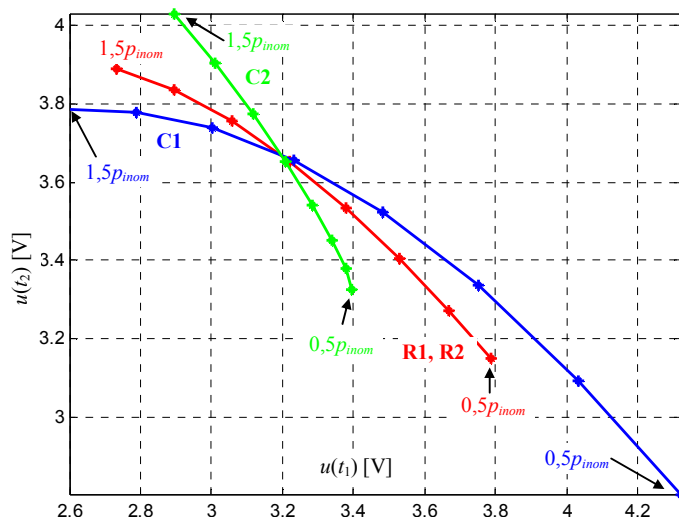


Rys. 4.11. Rodziny krzywych identyfikacyjnych w przestrzeniach 2D (a) i 3D (b).

Jednakże, w użytecznym w praktyce  $\pm 50\%$  przedziale uszkodzeń parametrycznych krzywe identyfikacyjne przebiegają bardziej łagodnie i mogą być interpolowane punktowo

w sposób równomierny. Pokazuje to rys. 4.12, na którym przedstawiono krzywe z naniesioną skalą.

W celu oceny realizowalności tej metody w wersji 3D środkami wytypowanego mikrokontrolera ADuC814 dokonano analizy zajętości pamięci przez słownik uszkodzeń, w którym zapisywane są współrzędne punktów interpolacyjnych wraz z analizą złożoności obliczeniowej punktowego klasyfikatora minimalno-odległościowego.



Rys. 4.12. Rodziny krzywych identyfikacyjnych dla zmian wartości elementów w przedziale  $\pm 50\%$  ich wartości nominalnych, z zaznaczoną skalą.

Rozmiar słownika uszkodzeń w bajtach  $S_{PSO}$  w ogólnym przypadku można wyrazić zależnością

$$S_{PSO} = k \cdot N \cdot L \cdot N_{AC} / 8, \quad (4.13)$$

gdzie:  $k$  – wymiar przestrzeni pomiarowej, liczba pobranych próbek,  $N$  – liczba krzywych identyfikacyjnych,  $L$  – liczba punktów, na których rozpięta jest dana krzywa,  $N_{AC}$  – rozdzielczość przetwornika A/C w bitach.

W przypadku przestrzeni 3D i 10-bitowej rozdzielczości przetwornika A/C oraz założeniu interpolacji punktowej zakładającej najgorszy przypadek interpolowania krzywych taką samą liczbą punktów dla dodatnich  $+\Delta p_i$  i ujemnych odchyłek  $-\Delta p_i$  otrzymuje się:

- dla przedziału błędów  $\pm 25\%$  przy 25 punktach interpolacyjnych dla dodatnich i ujemnych odchyłek i układów 10-elementowych rozmiar słownika wynosi 1875 bajtów,
- dla przedziału  $\pm 50\%$  i 50 punktach interpolacyjnych i analogicznych warunków otrzymuje się dla 10 krzywych – 3750 bajtów.

W obu przypadkach zajętość pamięci przez słownik uszkodzeń jest akceptowalna z perspektywy zasobów mikrokontrolera i nie przekracza nawet połowy dostępnej pamięci 8 kB.

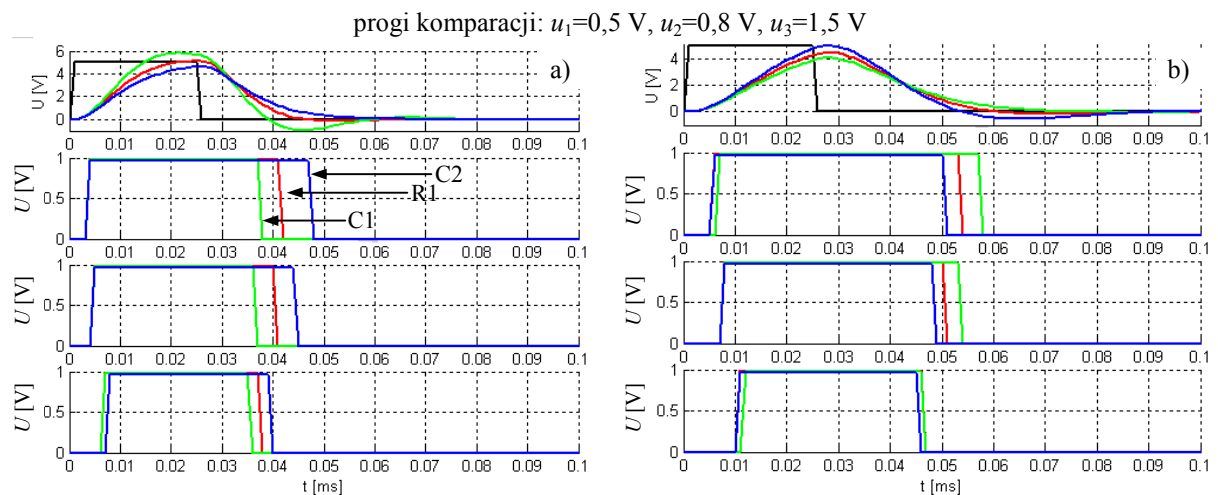
Złożoność obliczeniowa klasyfikatora dla przestrzeni 3D może być analizowana na podstawie wzoru (4.8), który wykorzystywany jest do wyznaczania odległości punktu pomiarowego do poszczególnych punktów interpolacyjnych. Na jeden punkt interpolacyjny przypada 9 operacji (w tym 5 sumowań, 3 mnożenia i 1 pierwiastkowanie). Przy analogicznych jak poprzednio założeniach w odniesieniu do przedziałów błędów i liczby punktów interpolacyjnych uzyskuje się dla 10 krzywych w przedziale  $\pm 25\%$  – 4500 operacji, a w przedziale  $\pm 50\%$  – 9000 operacji.

W obu omawianych przypadkach liczba operacji niezbędnych do procesu klasyfikacji uszkodzeń mieści się w granicach możliwości obliczeniowych mikrokontrolera ADuC814.

Przewidywany czas obliczeń w najgorszym przypadku jest na poziomie kilkudziesięciu milisekund.

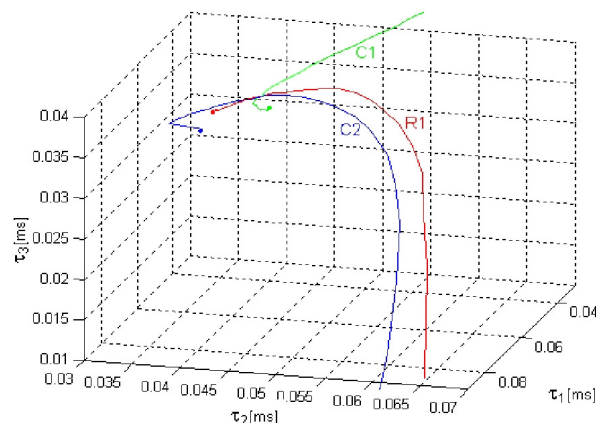
### Metoda CPWP

W przypadku tej metody drogą analizy statystycznej sygnałów odpowiedzi UT dobrano optymalne progi komparacji, które wynoszą odpowiednio:  $u_1=0,5$  V,  $u_2=0,8$  V oraz  $u_3=1,5$  V. Dla wyznaczonych progów komparacji wykreślono rodziny czasów  $\tau(u_k)$  uzyskane dla wartości elementów zmniejszonych o 50% (a) oraz powiększonych o 50% w stosunku do wartości nominalnych (b), które przedstawiono na rys. 4.13. Kolorem zielonym wykreślono przebiegi uzyskane dla 50% odstrojenia wartości elementu C1, czerwonym – elementów R1 i R2 oraz niebieskim dla C2. Na pierwszym wykresie przedstawiono sygnał pobudzający UT (kolor czarny) i jego odpowiedzi dla odstrojenia poszczególnych elementów. Kolejne trzy wykresy obrazują szerokości impulsów na wyjściu komparatora dla poziomów komparacji  $\tau(u_1)$ ,  $\tau(u_2)$  i  $\tau(u_3)$ .



Rys. 4.13. Wykresy odpowiedzi UT i czasów  $\tau(u_k)$  w układzie z trzema komparatorami dla wartości elementów zmniejszonych (a) oraz powiększonych (b) o 50% w odniesieniu do wartości nominalnych.

Dla metody CPWP rodzina krzywych identyfikacyjnych układu wzorcowego pokazana na rys. 4.10 wykazywała złe uwarunkowania metody w kontekście jej praktycznych zastosowań, ze względu na dużą asymetrię wrażliwości sygnałów wyjściowych na dodatnie i ujemne odchyłki  $\Delta p_i$ . Biorąc to pod uwagę postanowiono to sprawdzić w innych warunkach i przeprowadzono badania tego układu dla częstotliwości odcięcia  $f_c=20$  kHz (analogicznej jak w metodzie PSO). Otrzymane przebiegi krzywych pokazano na rys. 4.14.



Rys. 4.14. Rodziny krzywych identyfikacyjnych w przestrzeni 3D.

Jak widać są one podobne do poprzedniego przypadku i wykazują te same wady polegające na bardzo małej wrażliwości sygnałów wyjściowych na odchyłki ujemne  $\Delta p_i$ . Zatem jest to immanentna cecha tej metody, niekorzystna w aspekcie zastosowań zwłaszcza w  $\mu$ BISTach.

Rozmiar słownika uszkodzeń w bajtach  $S_{CPWP}$  w zakresie  $\pm 25\%$  odchyłek wartości elementów można opisać następującym równaniem

$$S_{CPWP} = k \cdot N \cdot L \cdot N_T / 8, \quad (4.14)$$

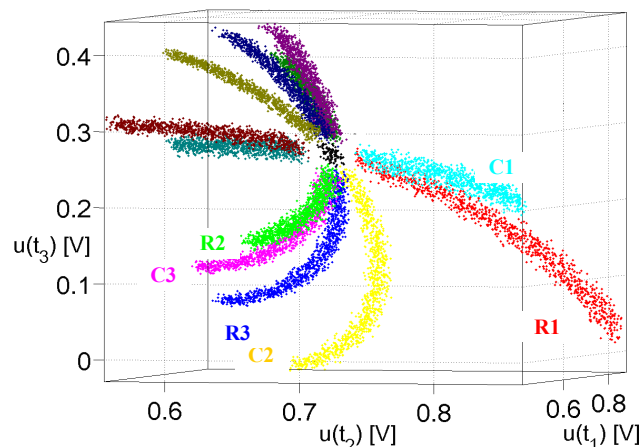
gdzie:  $k$  – liczba pobranych próbek,  $N$  – liczba elementów UT (liczba krzywych identyfikacyjnych),  $L$  – liczba punktów interpolacyjnych krzywej ( $L=50$ ),  $N_T$  – rozdzielczość licznika (w bitach) wyznaczającego czasy trwania impulsów na wyjściu komparatora. Rozmiar słownika uszkodzeń, przy założeniu 16-bitowej rozdzielczości licznika ( $N_T=16$ ), dla przestrzeni pomiarowej 3D i UT zbudowanego z 10 elementów wynosi 3000 bajtów. Uzyskany rozmiar słownika jest większy niż dla metody PSO, ze względu na pomiar czasu z większą rozdzielczością (16 bitów) niż pomiar próbek sygnałów wyjściowych UT (10 bitów).

#### 4.4. Problemy diagnostyki układów analogowych z realnymi tolerancjami elementów składowych

Przedstawione metody PSO i CPWP pomijały maskujący wpływ tolerancji, stąd ich zastosowanie jest ograniczone do układów z małymi tolerancjami poniżej 1%. W układach rzeczywistych tolerancje elementów są znacznie większe, na poziomie 2% lub nawet 5% i powodują istotne maskowanie uszkodzeń. Celem dalszych badań było adaptacja wybranej metody PSO i klasyfikatora uszkodzeń do diagnostyki układów z realnymi tolerancjami.

##### 4.4.1. Maskujący wpływ tolerancji elementów nieuszkodzonych

Tolerancje elementów nieuszkodzonych występujące w praktyce powodują rozproszenie krzywych identyfikacyjnych do postaci pęków krzywych, które w przestrzeni pomiarowej 2D tworzą pasy identyfikacyjne, a w przestrzeni 3D węże identyfikacyjne. Powoduje to pogorszenie rozdzielczości lokalizacyjnej uszkodzeń, ponieważ pasy lub węże identyfikacyjne zbliżają się do siebie lub nakładają, zwłaszcza w obszarach bliskiego położenia do punktu nominalnego. Niekorzystne jest także występowanie zmiennych przekrojów pasów uzależnionych od wartości elementu oraz struktury UT.

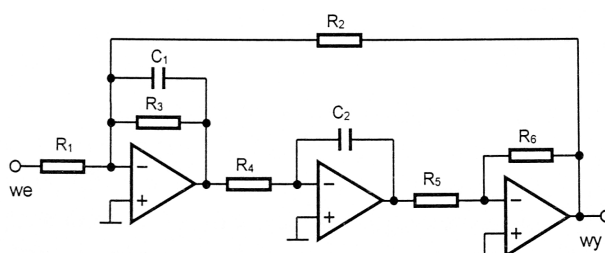


Rys. 4.15. Rozproszone krzywe identyfikacyjne w przestrzeni 3D dla układu z rys. 4.1a.

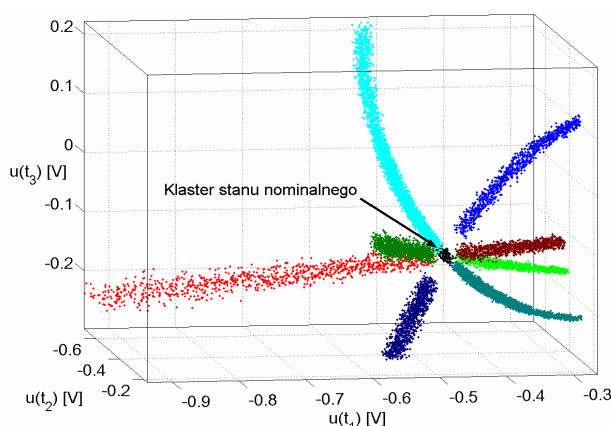


Zjawisko rozproszenia krzywych identyfikacyjnych zilustrowano na przykładzie 2 układów: układu filtra dolnoprzepustowego III rzędu Sallena-Key'a, którego schemat i wartości elementów przedstawiono na rys. 4.1 oraz filtra dolnoprzepustowego Tow-Thomasa pokazanego na rys. 4.16. Jak poprzednio, założono zakres uszkodzeń parametrycznych w przedziale  $\pm 50\%$  wartości nominalnych.

Na rys. 4.15 przedstawiono uzyskane symulacyjnie klastry punktów reprezentujące rodzinę rozproszonych krzywych identyfikacyjnych w przestrzeni 3D, przy uwzględnieniu tolerancji elementów składowych 1% dla rezystorów i 2% dla kondensatorów. Zastosowano symulację metodą Monte Carlo, przyjmując 100 symulacji dla obszaru nominalnego oraz po 1000 symulacji dla przedziałów zmienności  $\Delta p_i^+$ ,  $\Delta p_i^-$  każdej krzywej identyfikacyjnej.



Rys. 4.16. Schemat ideowy filtra dolnoprzepustowego Tow-Thomasa o wartościach elementów:  $R_1=R_2=R_3=R_4=R_5=R_6=10\text{ k}\Omega$ ,  $C_1=C_2=100\text{ nF}$



Rys. 4.17. Rozproszone krzywe identyfikacyjne filtra dolnoprzepustowego Tow-Thomasa.

Przy analogicznych warunkach symulacji dla układu Tow-Thomasa (rys. 4.16) otrzymuje się klastry rozproszonych krzywych identyfikacyjnych pokazane na rys. 4.17. W tym przypadku dla większej czytelności rysunku spośród 8 elementów uwidoczniłoby się tylko 4 krzywe identyfikacyjne.

Jak widać z rys. 4.15 i 4.17 klastry rozproszonych krzywych można interpretować jako węże lokalizacyjne. Posiadają różne kształty i zmienne przekroje. Zatem opis słownika uszkodzeń dla układów z tolerancjami jest znacznie bardziej skomplikowany. W słowniku tym można wyróżnić obszar nominalny (f-f), w którym nakładają się pasy lub węże identyfikacyjne wszystkich elementów układu oraz obszar uszkodzeń reprezentowany przez pozostałą część rozproszonych krzywych identyfikacyjnych.

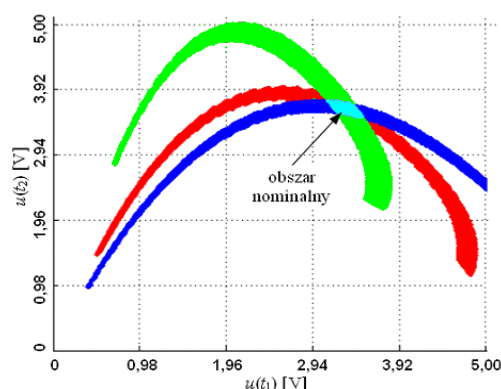
Obszar nominalny, podobnie jak w przypadku dla układów bez tolerancji, jest łatwy do zapisu. Można go na płaszczyźnie aproksymować kołem lub bardziej dokładnie (uwzględniając wzajemne korelacje odchyłek tolerancyjnych różnych elementów składowych) za pomocą elipsy, natomiast w przestrzeni 3D za pomocą kuli lub elipsoidy. Odzworowanie

słownika uszkodzeń w obszarze uszkodzeń jest skomplikowane, m.in. ze względu na zmienność przekrojów pasów i węży identyfikacyjnych.

Rozważano i przebadano 2 koncepcje odwzorowania rozproszonych krzywych identyfikacyjnych i 2 rozwiązania klasyfikatorów dostosowanych do tych odwzorowań.

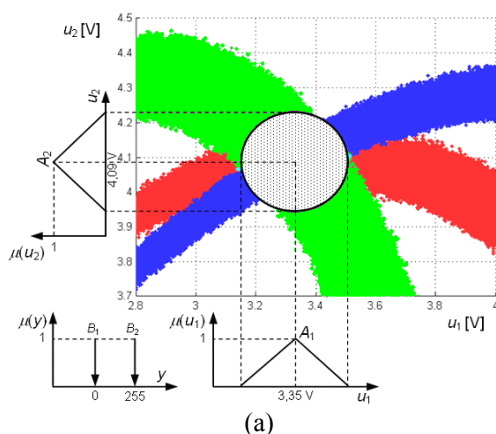
#### 4.4.2. Koncepcja klasyfikatora uszkodzeń z logiką rozmytą

Początkowo, biorąc pod uwagę oferowany wówczas na rynku mikrokontroler ST52F513 z wbudowanym interpreterem logiki rozmytej, podjęto próbę realizacji klasyfikatora z logiką rozmytą. Pomimo, iż z powodu wycofania z produkcji tego mikrokontrolera, rozwiązań klasyfikatora ostatecznie nie wdrożono, były one publikowane przez autora [39A, 40A] i z tego względu zostaną skrótowo przedstawione.



Rys. 4.18. Rodzina pasów lokalizacyjnych dla układu wzorcowego z rys. 4.4 przy założeniu 1% tolerancji rezystancji oraz 5% tolerancji pojemności.

Strukturę klasyfikatora oraz wstępne badania celowo jest zilustrować na przykładzie analizowanego poprzednio układu wzorcowego z rys. 4.4, w przestrzeni pomiarowej 2D. Przy założeniu 1% tolerancji rezystancji oraz 5% tolerancji pojemności, otrzymuje się w skutek rozmycia krzywych rodzinę pasów identyfikacyjnych pokazaną na rys. 4.18.



	$u_1$	
$u_2$	$A_1$	$\neg A_1$
$A_2$	$B_2$	-
$\neg A_2$	-	$B_1$

baza reguł

(b)

Rys. 4.19. Rozmyty model detekcji uszkodzeń (a) oraz jego baza reguł (b).

Na etapie detekcji uszkodzeń został wykorzystany prosty rozmyty *model detekcji* o dwóch wejściach  $u_1$  i  $u_2$  oraz jednym wyjściu  $y$  o strukturze przedstawionej na rys. 4.19. W modelu tym obszar nominalny przestrzeni pomiarowej aproksymowano za pomocą *koła nominalnego*. Jego średnica rzutowana na osie  $u(t_1)$  i  $u(t_2)$  wyznacza elementy o niezerowym stopniu przynależności (nośniki) zbiorów rozmytych  $A_1$  oraz  $A_2$ . Współrzędne środka koła w punkcie nominalnym wyznaczają maksymalny, jednostkowy stopień przynależności (jądra)

tych zbiorów. W ten sposób skonstruowano symetryczne trójkątne zbiory rozmyte funkcji przynależności wejść  $\mu(u_1)$  i  $\mu(u_2)$ , które można w rozpatrywanym modelu opisać za pomocą dwóch parametrów: położenia jądra oraz połowy długości nośnika zbioru.

Jako funkcje przynależności wyjścia modelu  $\mu(y)$  zastosowano dwa jednoelementowe zbiory rozmyte (singeltony)  $B_1$  i  $B_2$  o wartościach 0 i 255. Wybór takiej funkcji przynależności podyktowany został możliwością opisu singletonu za pomocą pojedynczego parametru, którym jest położenie jego jądra. Podczas defuzyfikacji można zastosować znaną z literatury *metodę wysokości* [76], której walorem jest niewielki nakład obliczeniowy.

Model detekcji uszkodzeń wykorzystuje bazę 4 reguł, o postaci pokazanej na rys. 4.19b. Jak widać z rys. 4.19, model ten odwzorowuje położenie punktu pomiarowego o współrzędnych  $P_m=(u(t_1), u(t_2))$  na liczbę z zakresu  $0 \div 255$ . Wartość maksymalna na wyjściu modelu występuje tylko w przypadku, gdy punkt pomiarowy znajdzie się dokładnie w środku koła nominalnego. W miarę oddalania się punktu pomiarowego  $P_m$  od środka koła wartość wyjściowa modelu maleje do zera. Przyjęto, iż niezerowa wartość na wyjściu modelu jest równoznaczna z brakiem uszkodzeń UT. Jednocześnie średnica koła nominalnego determinuje próg detekcji uszkodzeń.

W sytuacji, gdy punkt pomiarowy  $P_m$  znajduje się poza kołem nominalnym dokonywana jest lokalizacja uszkodzeń. Na tym etapie wykorzystywane są rozmyte modele uszkodzeń wszystkich elementów UT.

Szczegółowy opis i schemat klasyfikatora autor przedstawił w publikacjach [39A, 40A]. W tym miejscu zostanie on opisany skrótowo, z uwzględnieniem grafu działania klasyfikatora uszkodzeń.

W odróżnieniu od modelu detekcji, *model lokalizacji* uszkodzeń jest znacznie bardziej złożony. Posiada dwa wejścia  $u_1$  i  $u_2$  oraz wiele zbiorów rozmytych funkcji przynależności tych wejść. Odwzorowują one krzywą identyfikacyjną elementu na podstawie kilku lub kilkunastu punktów, nazywanych punktami podparcia modelu, których liczbę oraz sposób ich rozmieszczenia projektuje się na etapie przedtestowym. Wykorzystuje się takie rozmieszczenie zbiorów rozmytych funkcji przynależności, aby poszczególnym punktom podparcia modelu można było przypisać te same rzędne oraz spełniony był warunek podziału jedności (suma przynależności każdego elementu sąsiednich zbiorów rozmytych równa jest 1) [76]. W ten sposób redukuje się liczbę zbiorów rozmytych funkcji przynależności wejść modelu. Pozwala to zmniejszyć rozmiar rozmytego słownika uszkodzeń.

Analogicznie jak dla modelu detekcji, model lokalizacji, na podstawie bazy reguł oraz ułożenia zbiorów funkcji przynależności, przypisuje położeniu punktu pomiarowego  $P_m=(u(t_1), u(t_2))$  liczbę z zakresu  $0 \div 255$ . W miarę oddalania się punktu pomiarowego od pasa identyfikacyjnego liczba na wyjściu modelu zmniejsza się do zera ( $y \rightarrow 0$ ).

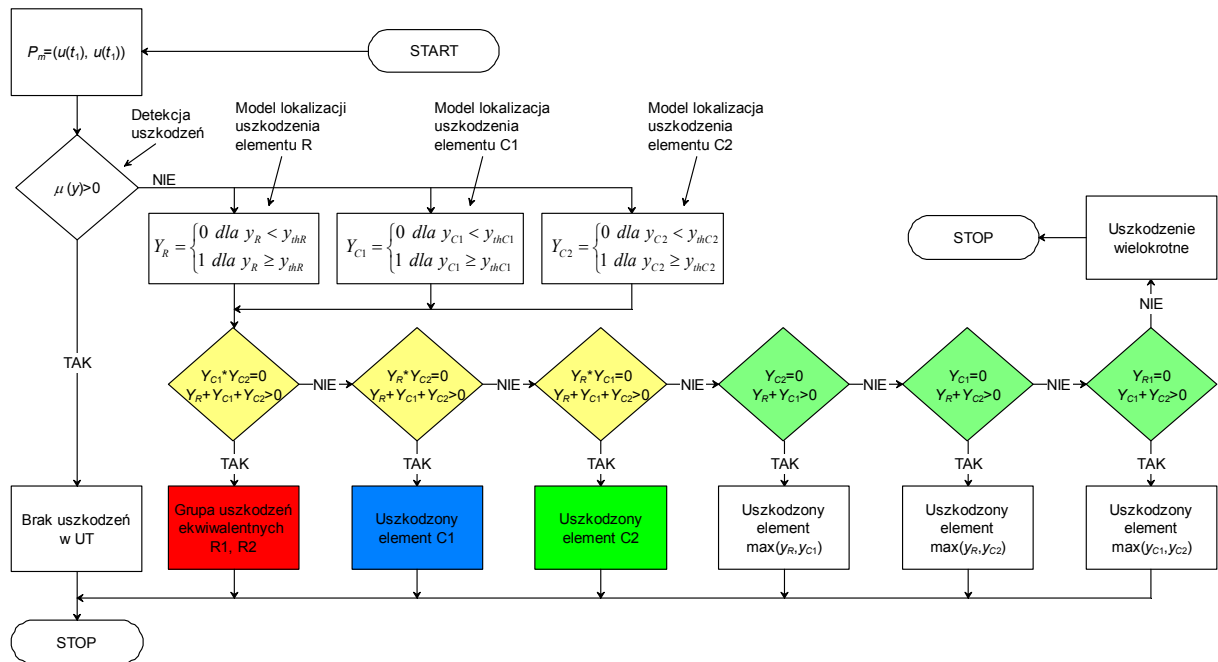
Wartość wyjściowa  $y$  jest miarą odległości punktu pomiarowego  $P_m$  od odcinkowo-liniowej interpolacji krzywej identyfikacyjnej. Można zatem ustalić progi tej wartości  $y_{pr}$  determinujące szerokości pasa identyfikacyjnego w punktach podparcia. Spełnienie warunku

$$y_{pi} \geq y_{prpi} \quad (4.15)$$

może być wykorzystane do lokalizacji uszkodzenia elementu  $p_i$ . Na potrzeby dalszego wnioskowania o rodzaju uszkodzenia UT, wartości wyjściowe modeli dla różnych elementów UT konwertuje się na liczbę binarną  $Y_{pi}$ , na podstawie zależności

$$Y_{pi} = \begin{cases} 0 & \text{dla } y_{pi} < y_{prpi} \\ 1 & \text{dla } y_{pi} \geq y_{prpi} \end{cases} \quad (4.16)$$

Graf działania klasyfikatora wykorzystującego rozmyte modele detekcji i lokalizacji uszkodzeń przedstawiono na rys. 4.20. Algorytm klasyfikacji jest dwuetapowy. W pierwszym etapie następuje detekcja uszkodzeń polegająca na sprawdzeniu warunku  $y > 0$  dla pobranych próbek sygnału odpowiedzi UT  $u(t_1)$  i  $u(t_2)$ . Wartość dodatnia świadczy o braku uszkodzeń UT i kończy etap detekcji. Natomiast wartość zerowa powoduje przejście do kolejnego etapu, czyli lokalizacji uszkodzeń, w którym wykorzystane są rozmyte modele lokalizacji uszkodzeń poszczególnych elementów. Uzyskane binarne wartości wyjściowe  $Y_{pi}$  przechodzą następnie przez szereg bloków decyzyjnych, w którym formowana jest ostateczna decyzja lokalizująca uszkodzony element.



Rys. 4.20. Graf działania klasyfikatora uszkodzeń wykorzystującego rozmyte modele detekcji i lokalizacji uszkodzeń.

Wystąpienie pojedynczego uszkodzenia jest jednoznaczne ze spełnieniem warunku progowego  $y_{pi} \geq y_{prpi}$  na wyjściu tylko jednego modelu. Oznacza to, że jeden z warunków umieszczonych w żółtych blokach decyzyjnych klasyfikatora (rys. 4.20) jest spełniony.

W przypadku, gdy wynik detekcji wskazuje na istnienie uszkodzenia, natomiast wszystkie wartości binarne  $Y_{pi}$  są zerowe, co oznacza, że punkt pomiarowy  $P_m$  nie leży na żadnym z pasów identyfikacyjnych. W takim przypadku wynik testowania jest interpretowany jako uszkodzenie wielokrotne.

Omawiany klasyfikator uszkodzeń z logiką rozmytą został wyjaśniony na przykładzie przestrzeni pomiarowej 2D. W przestrzeni 3D konieczna jest analiza 3 próbek sygnału odpowiedzi UT  $u(t_1)$ ,  $u(t_2)$  oraz  $u(t_3)$ , co powoduje znaczny wzrost złożoności.

Pomimo większej złożoności również wersja 3D klasyfikatora z logiką rozmytą była możliwa do realizacji w mikrokontrolerze ST52F513 z wbudowanym sprzętowym interpreterem logiki rozmytej. Niestety już w trakcie realizacji pracy doktorskiej firma STMicroelectronics wycofała się z produkcji tego mikrokontrolera, co przekreśliło możliwość wdrożenia tej wersji klasyfikatora.

W tej sytuacji autor opracował programową wersję interpretera logiki rozmytej. Jednakże kod klasyfikatora był nadmiernie rozbudowany, niemożliwy do realizacji za pomocą wytypowanych w pracy mikrokontrolerów. Wobec tego badania nad klasyfikatorem z logiką

rozmytą przerwano, a uzyskane dotychczas wyniki badań wersji softwarowej i hardwarowej klasyfikatora autor szerzej przedstawił w publikacjach [37A, 38A, 39A, 40A].

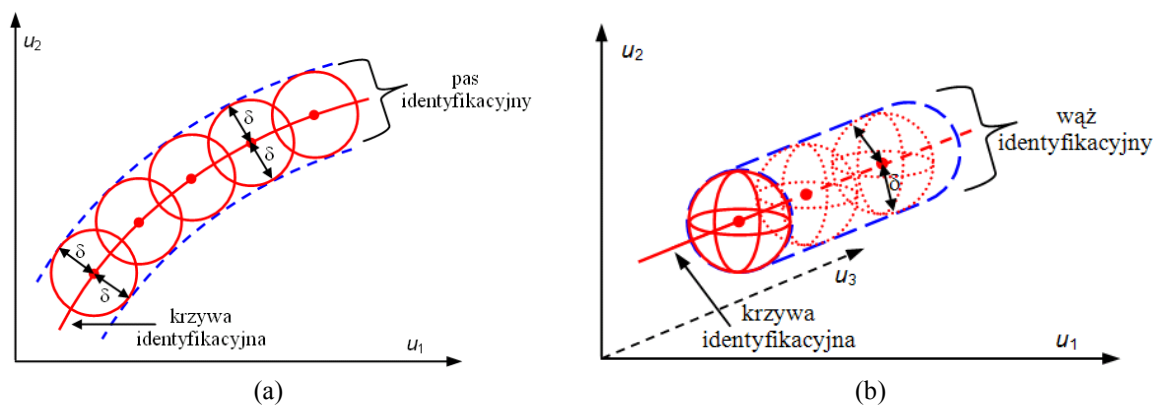
Dla potrzeb tej pracy autor poszukiwał alternatywnych koncepcji modelowania sygnatur i klasyfikacji uszkodzeń układów z uwzględnieniem realnych tolerancji elementów.

### 4.4.3. Koncepcja modelowania i klasyfikacji rozproszonych tolerancjami krzywych identyfikacyjnych

U podstaw alternatywnej koncepcji klasyfikacji uszkodzeń układów z tolerancją leży sposób modelowania i opisu rozproszonych krzywych identyfikacyjnych w postaci zbioru kół w przestrzeniach 2D i zbioru kul w przestrzeni 3D, o środkach w punktach interpolacyjnych nominalnej krzywej identyfikacyjnej. Promień koła i kuli w otoczeniu punktu interpolacyjnego można opisać współczynnikiem skalującym  $\delta$ , który charakteryzuje stopień rozproszenia krzywej w otoczeniu tego punktu i który można wyznaczyć praktycznie na podstawie otrzymanych symulacyjnie klastrów pokazanych na rys. 4.15 i 4.17.

Zatem rozproszone krzywe identyfikacyjne (pasy i węże) można opisać jako sygnatury w słowniku uszkodzeń za pomocą współrzędnych punktów interpolacyjnych nominalnej krzywej oraz współczynników skalujących  $\delta_i = k\sigma_i$ , gdzie  $k$  jest współczynnikiem rozszerzenia odchylenia standardowego  $\sigma_i$  opisującego rozproszenie krzywej wobec położenia nominalnego. W zastosowaniach technicznych najczęściej przyjmuje się współczynnik rozszerzenia równy 2 odpowiadający poziomowi ufności  $\alpha = 0,954$ .

W ogólnym przypadku, zwłaszcza dla dużych tolerancji rzędu 5%, stopień rozproszenia tolerancyjnego (rys. 4.15, 4.17) może zmieniać się wzdłuż krzywych, tzn.  $\sigma_i \neq \text{const}$ . Jednak dla najczęściej stosowanych tolerancji od 2% do 5%, można przyjąć założenie upraszczające  $\sigma_i = \text{const}$ , co znacznie upraszcza zapis sygnatur w słowniku uszkodzeń i zmniejsza zajętość pamięci. Takie założenia oznaczają, iż pasy i węże mają stałe przekroje i mogą być modelowane, jak pokazano na rys. 4.21, w postaci nachodzących na siebie kół lub kul.



Rys. 4.21. Modele pasów (a) i węży identyfikacyjnych (b).

W dalszych badaniach założono odstęp między punktami interpolacyjnymi na  $1,5\delta = 3\sigma$ , co niewiele zmniejsza założony poziom ufności.

W celu oszacowania zmniejszenia poziomu ufności, obliczono przybliżone prawdopodobieństwo trafienia punktu pomiarowego w obszar pasa identyfikacyjnego niepokryty powierzchniami kół interpolacyjnych. Można go w przybliżeniu aproksymować zbiorem trójkątów o wysokości  $h$  jak na rys. 4.22. Prawdopodobieństwo to można wyrazić w postaci łącznego prawdopodobieństwa  $P(A \cap B)$  zdarzenia  $A$  polegającego na trafieniu punktu pomia-

rowego do skrajnych stref o szerokości  $h'$ , których elementami są zbiory trójkątów  $h'$  i jednocześnie zdarzenia B trafienia tego punktu w jeden z trójkątów  $h'$

$$P(A \cap B) = P(A) \cdot P(B/A). \quad (4.17)$$

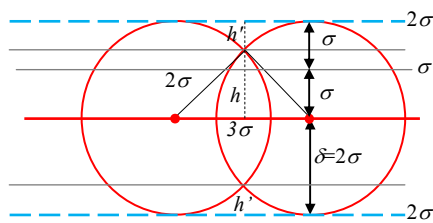
Prawdopodobieństwo zdarzenia  $A$  dla rozkładu normalnego łatwo obliczyć

$$P(A) = P(h \leq |X| \leq 2\sigma) = P(1,32\sigma \leq |X| \leq 2\sigma) = 0,954 - 0,813 = 0,14, \quad (4.18)$$

biorąc pod uwagę, iż wysokość  $h$  trójkąta równoramiennego o podstawie  $3\sigma$  i ramieniu  $2\sigma$  jest równa  $h = \frac{\sqrt{7}}{2}\sigma = 1,323\sigma$ .

Prawdopodobieństwo warunkowe  $P(B/A)$  można oszacować ze stosunku powierzchni trójkątów  $h'$  do łącznej powierzchni pasa  $h'$ . Jest ono nie większe od 0,25. Stąd

$$P(A \cap B) = 0,14 \cdot 0,25 = 0,035. \quad (4.19)$$



Rys. 4.22. Fragment pasa identyfikacyjnego z zaznaczeniem pasów  $h'$ .

Zatem poziom ufności dla opisanego sposobu modelowania pasów identyfikacyjnych zmniejsza się tylko o ok. 3,5% i można go oszacować jako równy 0,92 ( $0,954 - 0,035 \approx 0,92$ ), co jest akceptowalne w zastosowaniach praktycznych.

*Wydaje się, iż dzięki temu osiągnięto kompromis między akceptowalnym poziomem ufności i racjonalnymi odstępami pomiędzy punktami interpolacyjnymi.*

Korzystną konsekwencją tego kompromisu jest znaczne zmniejszenie liczby punktów interpolacyjnych i związana z tym zmniejszenie zajętości pamięci niezbędnej do zapisu słownika uszkodzeń.

Przy takim sposobie modelowania i zapisu w słowniku uszkodzeń rozproszonych krzywych identyfikacyjnych, do klasyfikacji uszkodzeń może być zastosowany punktowy klasyfikator odległościowy. Do implementacji w  $\mu$ BISTcie realizowanym w mikrokontrolerze ADuC814 została wybrana metoda PSO w wersji 3D.

*Procedura detekcji* uszkodzenia jest analogiczna jak w poprzednio rozważanym przypadku metody idealizowanej i polega na sprawdzeniu położenia punktu pomiarowego w relacji do otoczenia punktu nominalnego.

Natomiast *procedura klasyfikacji* jest w tym przypadku prostsza. Polega na sekwencyjnym sprawdzeniu dla kolejnych punktów interpolacyjnych poszczególnych krzywych nierówności

$$(u(t_1) - u_{1i}^l)^2 + (u(t_2) - u_{2i}^l)^2 + (u(t_k) - u_{3i}^l)^2 \leq \delta^2, \quad (4.20)$$

gdzie  $i$  – indeks krzywej,  $l$  – indeks punktu interpolacyjnego na  $i$ -tej krzywej.

Spełnienie tej nierówności oznacza, że punkt pomiarowy  $P_m$  trafia do wnętrza  $l$ -tej kuli  $i$ -tego elementu. Indeks  $i$  lokalizuje uszkodzenie, natomiast indeks  $l$  można wykorzystać do identyfikacji uszkodzenia.

W odróżnieniu od poprzedniego rozwiązania, w którym proces klasyfikacji przebiegał w 3 krokach, w tym przypadku algorytm klasyfikacji jest jednoetapowy. Polega on na sekwencyjnym sprawdzaniu położenia punktu pomiarowego  $P_m$  wobec kolejnych punktów interpolacyjnych, aż do spełnienia warunku (4.20), co jest równoznaczne trafieniu punktu  $P_m$  do wnętrza kuli opisanej tym warunkiem. Dzięki temu liczba operacji wykrywających uszkodzenie jest z reguły mniejsza niż liczba wszystkich punktów interpolacyjnych. Tylko w przypadkach uszkodzeń wielokrotnych proces przeszukiwania obejmuje wszystkie punkty.

Dla metody 3D zapis węży identyfikacyjnych jako sygnatur w słowniku uszkodzeń, za pomocą współrzędnych punktów interpolacyjnych i odrębnego dla każdej krzywej współczynnika skalującego, wymaga ok. 3000 bajtów dla UT o 10 elementach składowych, przy założeniu  $\pm 50\%$  przedziałów błędów. Jest to przypadek raczej skrajny, ponieważ w praktyce przedział ten może być zawężony np. do  $\pm 25\%$ .

Złożoność obliczeniowa procesu klasyfikacji dla pojedynczego punktu jest zbliżona do poprzedniej idealizowanej wersji dla metody PSO. Na sprawdzenie odległości do 1 punktu interpolacyjnego przypada 9 operacji obliczeniowych. Jednakże złożoność obliczeniowa na poziomie całej procedury klasyfikacji jest w tym przypadku znacznie mniejsza. W korzystnym przypadku procedura klasyfikacji może objąć tylko część punktów interpolacyjnych jednej krzywej identyfikacyjnej.

Przedstawiona koncepcja modelowania klasyfikacji uszkodzeń ma następujące walory predestynujące do zastosowań w zintegrowanych  $\mu$ BISTach:

- przydatność do klasyfikacji uszkodzeń w układach z realnymi tolerancjami,
- zredukowana liczba operacji obliczeniowych i zwiększona szybkość działania,
- oszczędny zapis sygnatur w słowniku uszkodzeń.

Badania symulacyjne potwierdziły poprawność przedstawionego rozwiązania modelowania i klasyfikacji uszkodzeń. Wobec tego rozwiązanie to zostało zakwalifikowane do realizacji w eksperymentalnym modelu  $\mu$ BISTu 2 funkcyjnego bazującego na metodzie PSO w wersji 3D.

#### 4.5. Podsumowanie

W rozdziale tym przedstawiono dwie metody słownikowe SBT o graficznych sygnaturach słownika w postaci rozproszonych krzywych identyfikacyjnych w przestrzeniach wielowymiarowych 2D i 3D, które uznano za predestynowane do implementacji w testerach wbudowanych  $\mu$ BIST: metodę próbkowania sygnału odpowiedzi UT (PSO) oraz metodę pomiaru czasu przekroczenia przez odpowiedź UT wybranych poziomów (CPWP). Porównanie własności obu metod diagnostycznych opracowano na podstawie wyników przeprowadzonych badań symulacyjnych i przedstawiono w tab. 4.1.

Tab. 4.1. Porównanie własności obu metod diagnostycznych.

Własność	Metoda PSO	Metoda CPWP
trudność zaprojektowania pobudzenia	=	
trudność generacji pobudzenia	=	
czas trwania sygnału pobudzenia	<	
zapotrzebowanie na środki sprzętowe przy implementacji	<	
zapotrzebowanie na środki programowe przy implementacji	=	
czas trwania procedury diagnostycznej	<	
rozmiar słownika uszkodzeń	<	

Bardziej korzystne własności posiada metoda PSO i ją zakwalifikowano do implementacji w zrealizowanym fizycznie modelu  $\mu$ BISTu 2 funkcyjnego. Została ona przebadana symulacyjnie w wersji idealizowanej na przykładzie układów o nominalnych wartościach elementów (bez uwzględniania tolerancji), przy zastosowaniu punktowej interpolacji krzywych identyfikacyjnych oraz minimalno-odległościowego klasyfikatora punktowego. Badania wykazały, że dla układu o 10 elementach zajętość pamięci wynosi ok. 3700 bajtów przy  $\pm 50\%$  zakresie uszkodzeń parametrycznych, co jest w pełni akceptowalne wobec

dostępnej pamięci mikrokontrolera ADuC814 o rozmiarze 8 KB. Akceptowalna jest również liczba ok. 9000 operacji obliczeniowych w procedurze klasyfikacji.

Naświetlono i zilustrowano na przykładach zjawisko rozpraszania krzywych identyfikacyjnych pod wpływem tolerancji elementów UT. Przedstawiono rozwiązanie klasyfikatora z logiką rozmytą, przeznaczonego do diagnostyki uszkodzeń parametrycznych układów z realnymi tolerancjami. Rozwiązanie to zostało ukierunkowane na zastosowanie w mikrokontrolerze ST52F513 z wbudowanym sprzętowym interpreterem logiki rozmytej. Niestety w trakcie realizacji tej pracy doktorskiej został on wycofany z produkcji, co uniemożliwiło wdrożenie tego rozwiązania i spowodowało przerwanie badań nad rozwiązaniami z logiką rozmytą. Dotychczasowe wybrane wyniki badań zostały opublikowane.

Dla potrzeb tej pracy, autor wysunął i przebadął alternatywną koncepcję modelowania rozproszonych krzywych identyfikacyjnych i klasyfikacji uszkodzeń maskowanych tolerancjami elementów UT. Do modelowania i opisu rozproszonych krzywych w słowniku uszkodzeń zastosowano 2 wskaźniki: współrzędne punktów interpolacyjnych i współczynnik skalujący  $\delta=2\sigma_i$ . Ze względu na oszczędność zajętości pamięci założono stałość współczynnika skalującego ( $\sigma_i=\text{const}$ ), co jest uzasadnione dla realnych tolerancji układów analogowych w zakresie od 2% do 5%. Te założenia pozwoliły na zastosowanie do klasyfikacji uszkodzeń konwencjonalnego punktowego klasyfikatora odległościowego i uproszczenie procedury klasyfikacji, która ogranicza się do pierwszego trafienia punktu pomiarowego do wnętrza kuli reprezentującej uszkodzenie. Zaoszczędza to liczbę operacji obliczeniowych w procedurze klasyfikacyjnej i zwiększa jej szybkość.

Badania przeprowadzone w tym rozdziale można zreasumować następującym wnioskiem: Metoda PSO z graficznym słownikiem uszkodzeń w postaci rozproszonych krzywych identyfikacyjnych w przestrzeni pomiarowej 3D może być zrealizowana środkami mikrokontrolera ADuC814 i nadaje się do zastosowań w  $\mu\text{BISTcie}$  2 funkcyjnym do lokalizacji uszkodzeń w układach analogowych o liczbie elementów od kilku do kilkunastu. Należy podkreślić, iż w analogowych torach pozyskiwania informacji w systemach wbudowanych przeważają układy (filtry, wzmacniacze, układy zastępcze czujników) o takiej umiarkowanej liczbie elementów składowych.



## 5. Zastosowanie sygnałów komplementarnych do realizacji $\mu$ BISTów zintegrowanych do testowania funkcjonalnego

Ten rozdział poświęcony jest opracowaniu metod testowania funkcjonalnego zorientowanych do zastosowania w  $\mu$ BISTach zintegrowanych.

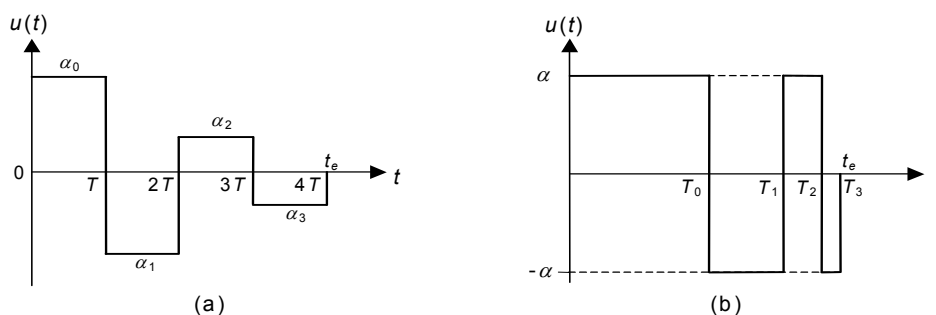
Ze studiów literatury wynika, iż do testowania funkcjonalnego predestynowane są specjalizowane sygnały pobudzające o projektowanych kształtach. Szczególnie interesująca jest możliwość zastosowania projektowanych sygnałów komplementarnych CS (od Complementary Signals), dopasowanych do nominalnego położenia biegunów transmitancji UT. Sygnały CS zostały zaproponowane przez H. Schreiber [81] w latach 80-tych, a ich zastosowania metrologiczne i diagnostyczne były później badane i rozwijane w licznych pracach, m.in. w PG [11, 15, 16, 103A, 102A, 105A].

Główną przeszkodą szerszego wykorzystania sygnałów komplementarnych w praktyce, była do niedawna trudność generacji tych sygnałów, wynikająca ze stanu techniki ich generowania. Obecnie trudności te zanikły zarówno na poziomie autonomicznych generatorów zewnętrznych jak i mikrosystemów. Zasoby programowo-sprzętowe obecnych mikrokontrolerów umożliwiają łatwą generację sygnałów CS. Z tego względu ich implementacja w  $\mu$ BISTach stała się realna.

W rozdziale tym omówione zostaną podstawy teoretyczne sygnałów komplementarnych CS  $\alpha_i$ -parametrycznych i  $T_i$ -parametrycznych, bipolarnych oraz unipolarnych, zasady ich projektowania oraz wyniki badań ich przydatności do zastosowań w  $\mu$ BISTach.

### 5.1 Ogólna charakterystyka sygnałów komplementarnych

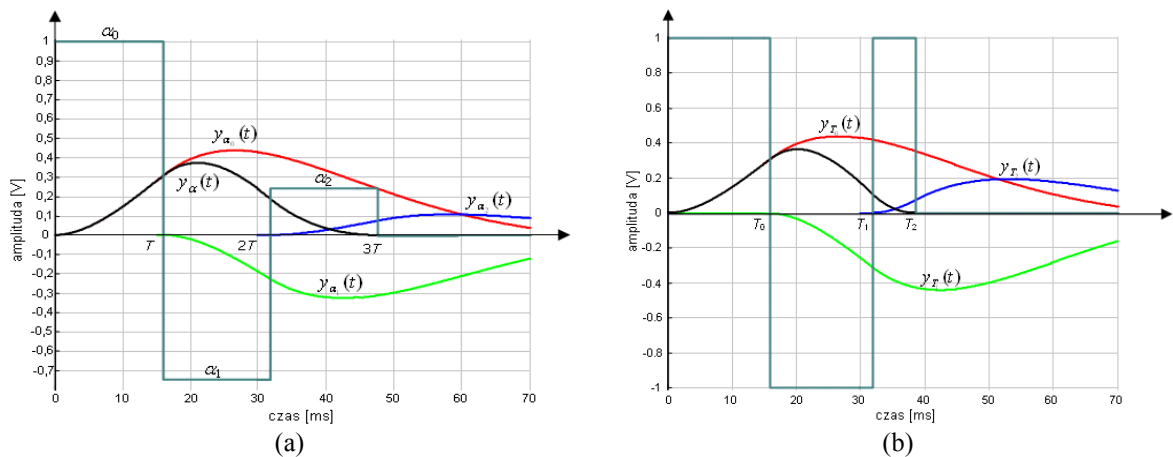
Bipolarny sygnał komplementarny ma postać sekwencji  $n+1$  impulsów o naprzemiennej polaryzacji i różnych parametrach amplitudowych, bądź czasowych. Pierwszy impuls tej sekwencji wprowadza UT w stan przejściowy, a kolejne impulsy dokonują kompensacji tego stanu w taki sposób, iż w momencie  $t_e$  zakończenia ostatniego impulsu sekwencji odpowiedź układu o nominalnych parametrach osiąga poziom zero i pozostaje na tym poziomie. Zerowanie się odpowiedzi w czasie  $t \geq t_e$  następuje tylko wówczas, kiedy UT pobudzany jest sygnałem CS dopasowanym, tzn. takim sygnałem, którego parametry czasowe i amplitudowe impulsów składowych są powiązane z biegunami transmitancji UT. Jeżeli stan UT, wskutek niesprawności, różni się od nominalnego, to kompensacja stanu przejściowego nie następuje i w czasie  $t \geq t_e$  pojawia się sygnał różny od zera. Zjawisko to może być wykorzystane do testowania funkcjonalnego układów liniowych szybkimi metodami kategorii *one shot*.



Rys. 5.1. Bipolarne sygnały komplementarne III rzędu  $\alpha_i$ -parametryczne (a) i  $T_i$ -parametryczne (b).

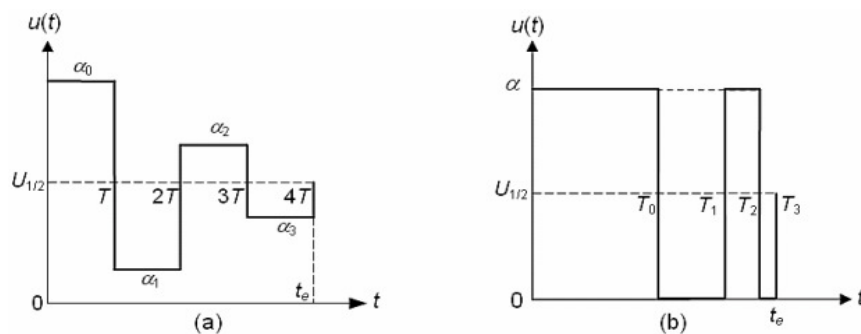
Dla celów testowania szczególnie predestynowane są sygnały CS o zmiennych poziomach impulsów  $\alpha_i$  i stałym czasie trwania ( $\alpha_i$ -parametrowe) oraz o zmiennym czasie trwania impulsów  $T_i$  i stałym poziomie ( $T_i$ -parametrowe). Na rys. 5.1 pokazano przykładowe sygnały CS  $\alpha_i$ -parametrowe i  $T_i$ -parametrowe III rzędu.

Procesy kompensacji stanu przejściowego przez kolejne impulsy sygnałów CS  $\alpha_i$ -parametrowych i  $T_i$ -parametrowych przedstawiono na rys. 5.2 na przykładzie omawianego w rozdziale 4-tym układu odniesienia – dolnoprzepustowego filtra Butterwortha II rzędu o częstotliwości odcięcia  $f_c = 10$  Hz. Na rysunku kolorem czerwonym oznaczono odpowiedź układu na pierwszy impuls sygnału CS, zielonym na drugi, a niebieskim na ostatni impuls. Odpowiedź wypadkową na całą sekwencję impulsów sygnału CS  $\alpha_i$ -parametrowego i  $T_i$ -parametrowego III rzędu wykreślono kolorem czarnym. Odpowiedź UT dla sygnału  $\alpha_i$ -parametrowego  $y_{\alpha i}(t)$  gaśnie do zera po czasie  $t_e=3T$ , a dla sygnału  $T_i$ -parametrowego odpowiedź  $y_{T i}(t)$  gaśnie do zera w czasie  $t_e=T_2$ , który jest czasem zakończenia ostatniego z sekwencji impulsów. Dla obu sygnałów odpowiedź filtru pozostaje na zerowym poziomie po zakończeniu pobudzenia.



Rys. 5.2. Odpowiedź zdanego UT II rzędu pobudzanego dopasowanym sygnałem  $\alpha_i$ -parametrowym (a) i  $T_i$ -parametrowym (b).

Poza bipolarnymi sygnałami CS szczególnie istotne, z punktu widzenia możliwości testowania układów analogowych zasilanych pojedynczym napięciem (niesymetrycznie), są unipolarne sygnały komplementarne UCS (rys. 5.3). Ich cechą charakterystyczną jest generowanie bipolarnego sygnału komplementarnego na składowej stałej  $U_{1/2}$  o wartości równej połowie pełnego zakresu wysterowania UT, która jest poziomem spoczynkowym układu przy braku wysterowania. Oznacza to, że odpowiedź nieuszkodzonego UT w chwili zakończenia UCS wynosi  $y(t_e)=U_{1/2}$  i pozostaje na tym poziomie dla czasu  $t > t_e$ .



Rys. 5.3. Unipolarne sygnały komplementarne III rzędu  $\alpha_i$ -parametrowe (a) i  $T_i$ -parametrowe (b).

Wykorzystanie sygnałów CS jest możliwe do oceny położenia biegunów układów liniowych, a co za tym idzie testowania charakterystyk częstotliwościowych tych układów. Do klasy tej należą układy dolno- i pasmowoprzepustowe, nie posiadające różnych od zera zer transmitancji, dla których transmitancje mają postać wymienionych niżej czynników oraz ich iloczynów:

$$\frac{1}{s + \omega_n}, \quad \frac{\omega_n^2}{s^2 + \frac{\omega_n}{Q}s + \omega_n^2}, \quad \frac{\frac{\omega_n}{Q}s}{s^2 + \frac{\omega_n}{Q}s + \omega_n^2}. \quad (5.1)$$

Jest to liczna klasa układów, do których należy wiele pasmowoprzepustowych i dolno-przepustowych filtrów aktywnych RC oraz pasmowoprzepustowe filtry LC.

Testowanie rozważaną metodą opiera się na pobudzaniu UT sygnałem dopasowanym do nominalnego położenia biegunów jego transmitancji, a następnie na pobraniu kilku próbek odpowiedzi układu począwszy od chwili  $t_e$  zakończenia pobudzenia. Zerowe wartości próbek jednoznacznie świadczą o tym, iż położenie biegunów transmitancji UT, a tym samym charakterystyka częstotliwościowa nie odbiega od nominalnej.

## 5.2 Projektowanie parametrów $\alpha_i$ -parametrowych i $T_i$ -parametrowych sygnałów komplementarnych

### Podstawy teoretyczne

W celu wyprowadzenia projektowych zależności pomiędzy położeniami biegunów transmitancji UT i parametrami sygnału CS wykorzystuje się analizę układów w przestrzeni stanów. Zakładając standardowy opis transmitancji układu liniowego, stacjonarnego w postaci

$$G(s) = \frac{b_m s^m + b_{m-1} s^{m-1} + \dots + b_1 s + b_0}{s^n + a_{n-1} s^{n-1} + \dots + a_1 s + a_0}, \quad (5.2)$$

gdzie:  $n$  – liczba biegunów,  $m$  – liczba zer,  $n > m \geq 0$  oraz wykorzystując opis układu w przestrzeni stanów w postaci znanych równań

$$\begin{cases} \dot{x} = Ax + Bu \\ y = Cx \end{cases}, \quad (5.3)$$

gdzie:  $x$  – wektor stanu,  $y$  – odpowiedź układu,  $A$  – macierz układu,  $B$  – macierz wymuszeń,  $C$  – macierz odpowiedzi,  $u$  – pobudzenie układu, otrzymuje się [60] dla sygnału  $\alpha_i$ -parametrowego następujące związki pomiędzy poziomami impulsów  $\alpha_i$  sygnału, a nominalnymi położeniami  $s_i$  biegunów UT:

$$\begin{cases} \alpha_0 = 1 \\ \alpha_1 = -\sum_{i=1}^n \exp(s_i T) \\ \alpha_2 = \sum_{i=1}^{n-1} \left( \sum_{j=i+1}^n \exp[(s_i + s_j) T] \right) \\ \vdots \\ \alpha_n = (-1)^n \exp \left[ \sum_{i=1}^n (s_i T) \right] \end{cases}, \quad (5.4)$$

gdzie:  $T$  – czas trwania impulsów,  $s_i$  – położenie  $i$ -tego bieguna. Czas trwania sygnału  $\alpha_i$ -parametrowego rzędu  $n$ , będący jednocześnie momentem pobrania próbki odpowiedzi czasowej  $y(t_e)$  UT, wynosi

$$t_e = (n + 1) \cdot T . \quad (5.5)$$

Dla sygnałów  $T_i$ -parametrowych wyprowadzenie analitycznych, bezpośrednich związków między położeniami biegunów  $s_i$  i parametrami  $T_i$  nie jest możliwe, ponieważ powiązane są one złożonym układem równań nieliniowych o następującej postaci:

$$\begin{cases} \sum_{k=0}^{n-1} 2(-1)^k e^{-s_1 T_k} + (-1)^n e^{-s_1 T_n} - 1 = 0 \\ \sum_{k=0}^{n-1} 2(-1)^k e^{-s_2 T_k} + (-1)^n e^{-s_2 T_n} - 1 = 0 \\ \vdots \\ \sum_{k=0}^{n-1} 2(-1)^k e^{-s_n T_k} + (-1)^n e^{-s_n T_n} - 1 = 0 \end{cases} . \quad (5.6)$$

Równania te rozwiązuje się numerycznie, co jest pewnym utrudnieniem nie mającym jednak istotnego znaczenia, ponieważ jest to czynność jednorazowa wykonywana na etapie przed-testowym.

Czasy trwania kolejnych impulsów sygnału  $T_i$ -parametrowego  $\tau_i$  wynoszą odpowiednio:

$$\tau_0 = T_0, \quad \tau_i = T_i - T_{i-1}, i = 1, \dots, n , \quad (5.7)$$

natomiast czas trwania zaprojektowanego sygnału  $t_e$  będący jednocześnie momentem pobrania próbki odpowiedzi czasowej  $y(t_e)$  UT jest równy

$$t_e = \sum_{i=0}^n \tau_i = T_n . \quad (5.8)$$

Czasy trwania pierwszego impulsu sygnału  $\alpha_i$ -parametrowego  $T$  oraz  $T_i$ -parametrowego  $T_0$  obliczane są jako odwrotność wartości bieguna rzeczywistego lub modułu biegunów zespolonych o najniższych pulsacjach [15], co dla UT o transmitancji posiadającej  $n$  biegunów można opisać zależnością

$$T = T_0 = \frac{1}{\min(|s_1|, \dots, |s_n|)} . \quad (5.9)$$

Czas trwania pierwszego impulsu sygnałów CS jest niezwykle istotny, ponieważ ma bezpośredni wpływ na wrażliwość detekcji niesprawności UT, co wykazały przeprowadzone szczegółowe badania, które omówiono dalej w punkcie 5.2.3, w dalszej części rozdziału.

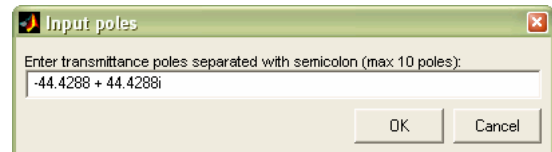
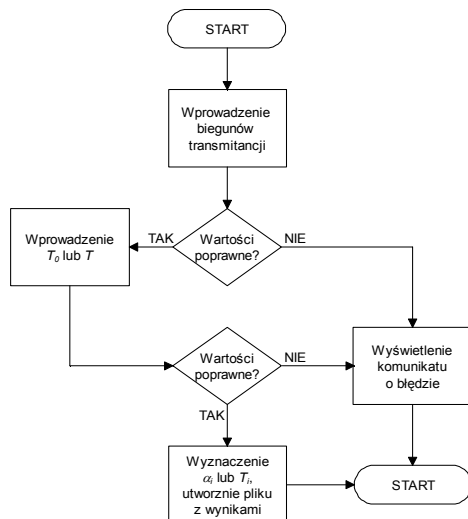
#### *Program narzędziowy*

Na potrzeby szybkiego obliczania parametrów rozpatrywanych typów sygnałów CS opracowano program narzędziowy do projektowania tych sygnałów dla układów do 10-tego rzędu. Narzędzie to stworzono w środowisku Matlab w postaci dwóch niezależnych skryptów dla każdego typu sygnału CS. Algorytm działania skryptu przedstawiono na rys. 5.4.

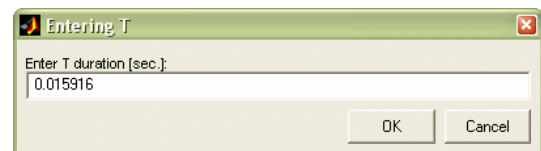
Projektowanie sygnałów CS prezentowanym narzędziem, przebiega w dwóch etapach. Początkowo, po uruchomieniu jednego ze skryptów, należy wprowadzić wartości biegunów UT (rys. 5.5a), przy czym dla układów z biegunami zespolonym wystarczy wprowadzić jeden z biegunów, ponieważ biegun sprzężony zostanie automatycznie uwzględniony przez program. W drugim kroku należy wprowadzić czas trwania pierwszego z impulsów sygnału

$T_0$   $T_i$ -parametrowego, bądź czas  $T$  trwania impulsów sygnału  $\alpha_i$ -parametrowego (rys. 5.5b). Narzędzie proponuje wartość czasu wyznaczoną na podstawie zależności (5.9), którą można zaakceptować lub wprowadzić inną, własną wartość.

Po wprowadzeniu wymaganych parametrów każdy ze skryptów generuje plik w formacie *.mat*, w którym zapisywane są: czas  $T$  (lub  $T_0$ ) i wartości poziomów poszczególnych impulsów  $\alpha_i$  sygnału  $\alpha_i$ -parametrowego lub czasy zakończenia każdego z impulsów  $T_i$  sygnału  $T_i$ -parametrowego. Utworzone zbiory są następnie wykorzystywane do symulacyjnych badań właściwości metrologicznych sygnałów komplementarnych.



(a)



(b)

Rys. 5.4. Algorytm działania skryptów do projektowania sygnałów CS.

Rys. 5.5. Okno do wprowadzania wartości biegunów układu (a) oraz czasu  $T$  (b).

W przypadku rozwiązywania układów równań nieliniowych dla sygnałów  $T_i$ -parametrowych wykorzystana jest wbudowana w Matlabie funkcja *fsolve*. Fragment kodu źródłowego wyznaczającego metodą *fsolve* miejsca zerowe układu równań nieliniowych dla układu IV rzędu przedstawiono na listingu 5.1.

Listing 5.1. Fragment procedury obliczania czasu  $T_i$  sygnału  $T_i$ -parametrowego dla filtru IV-rzędu.

```

% tworzenie pliku z równaniem
fid = fopen(name,'wt');
name = strrep(name,'.m','');

fprintf(fid,'function F = %s(T)\n\n',name);
for i=1:n
    fprintf(fid,'s%d = %s;\n',i,num2str(poles(i)));
end

fprintf(fid,'T0 = %f;\n\n',T0);
fprintf(fid,'F = [-1 + 2*(exp(-s1*T0) - exp(-s1*T(1)) + exp(-s1*T(2)) - exp(-s1*T(3))) + exp(-s1*T(4));\n');
fprintf(fid,'\t-1 + 2*(exp(-s2*T0) - exp(-s2*T(1)) + exp(-s2*T(2)) - exp(-s2*T(3))) + exp(-s2*T(4));\n');
fprintf(fid,'\t-1 + 2*(exp(-s3*T0) - exp(-s3*T(1)) + exp(-s3*T(2)) - exp(-s3*T(3))) + exp(-s3*T(4));\n');
fprintf(fid,'\t-1 + 2*(exp(-s4*T0) - exp(-s4*T(1)) + exp(-s4*T(2)) - exp(-s4*T(3))) + exp(-s4*T(4))];\n');
fclose(fid);

rehash

% szacowanie miejsc zerowych
x0 = 0;
x0(1,1) = 2*T0;
for i=2:n
    x0(i,1) = x0(i - 1,1) + 0.5;
end

% wyzwolenie funkcji fsolve
options=optimset('Display','final','MaxFunEvals',1000);
temp_str = strcat('[x,fval,exitflag] = fsolve(@',name,',x0,options);');
temp_str = strrep(temp_str,'.m','');
eval(temp_str);
real(x)
  
```

Procedura wyznaczania czasów zakończenia impulsów  $T_i$  impulsów sygnału  $T_i$ -parametrowego przebiega w 3 krokach. Najpierw tworzony jest plik tekstowy, w których definiowana

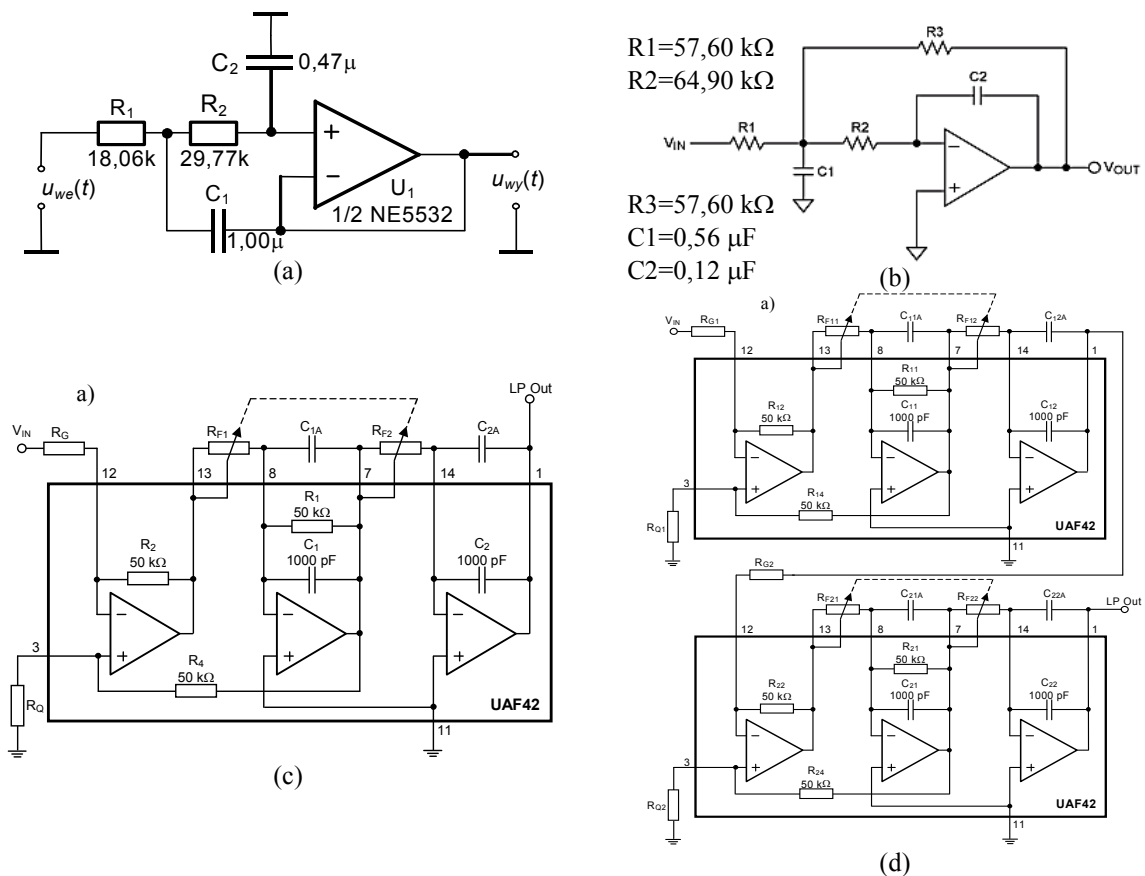
jest nazwa równań, ich parametry (czas  $T_0$  i bieguny  $s_i$ ) oraz pełna postać wzorów układu równań nieliniowych. W kolejnym kroku szacowane są położenia miejsc zerowych. Na ostatnim etapie następuje wyzwolenie funkcji *fsolve* z parametrami określonymi w poprzednich etapach, która iteracyjnie, w maksymalnie 1000 krokach, oblicza dokładne położenie miejsc zerowych układu równań. Obliczone czasy  $T_i$  zostają wyświetlone w głównym oknie Matlab, zapisane do pliku i zachowane w przestrzeni roboczej programu.

Opracowane narzędzia do projektowania sygnałów CS dysponują mechanizmem wykrywania błędów. Rozpoznaje on niepoprawną składnię wprowadzonych parametrów oraz kontroluje ich wartości. W przypadku wykrycia błędu skrypt zostaje zatrzymany a komunikat o określonym błędzie zostaje wyświetlony w głównym oknie programu Matlab.

### 5.3 Symulacyjne badania właściwości metrologicznych sygnałów CS

#### 5.3.1. Badane układy i parametry dopasowanych sygnałów CS

W ramach pracy przeprowadzono w szerokim zakresie badania symulacyjne właściwości metrologicznych CS dla układów dolnoprzepustowych, które często występują w torach pomiarowych systemów wbudowanych. Metodę zilustrowano i przebadano jej własności na przykładzie dolnoprzepustowych filtrów Butterwortha II i IV rzędu o częstotliwości odcięcia równej 10 Hz.



Rys. 5.6. Schemat dolnoprzepustowych filtrów Butterwortha: II rzędu w realizacji Sallena-Key'a (a), MFB (b) i sekcji bikwadratowej (c) oraz IV rzędu jako kaskadowe połączenie sekcji bikwadratowych (d).

Filtry dolnoprzepustowe Butterwortha II rzędu można realizować przy pomocy 3 upowszechnionych w literaturze topologii układów: Sallena-Key'a (rys. 5.6.a), MFB

(Multiple Feedback) (rys. 5.6b) oraz sekcji bikwadratowej zrealizowanej np. na bazie układu scalonego UAF42.

Do badań symulacyjnych wybrano filtr Sallena-Key'a biorąc po uwagę, że jest to upowszechniony w literaturze przedmiotu układ odniesienia (benchmark) oraz iż na jego przykładzie badano funkcje testowania diagnostycznego  $\mu$ BISTu dwufunkcyjnego. Do badań wykorzystano także filtr w konfiguracji bikwadratowej, ponieważ pozwala on na niezależną zmianę swoich parametrów funkcjonalnych – dobroci i pulsacji charakterystycznej. Właściwości tej nie posiadają filtry Sallena-Key'a i MFB, gdzie zmiana jednego elementu wywołuje jednoczesną zmianę dobroci i pulsacji.

Filtr IV rzędu zrealizowano przez kaskadowe połączenie dwóch sekcji bikwadratowych (rys. 5.6d). Uzasadnieniem takiego wyboru jest też możliwość porównania badań symulacyjnych i badań eksperymentalnych przedstawionych rozdziale 6.

Transmitancje operatorowe filtrów II rzędu w obu konfiguracjach i IV rzędu opisane są zależnościami:

$$G_{II}(s) = \frac{\omega_n^2}{s^2 + \frac{\omega_n}{Q_1}s + \omega_n^2}, \quad G_{IV}(s) = \frac{\omega_n^4}{\left(s^2 + \frac{\omega_n}{Q_1}s + \omega_n^2\right) \cdot \left(s^2 + \frac{\omega_n}{Q_2}s + \omega_n^2\right)}, \quad (5.10)$$

gdzie  $Q_1$  i  $Q_2$  oznaczają dobroć pierwszej i drugiej sekcji bikwadratowej. Parametry rozpatrywanych filtrów o charakterystyce Butterwortha przedstawiono w tab. 5.1.

Tab. 5.1. Parametry badanych filtrów II i IV rzędu.

parametr	filtr II rzędu	filtr IV rzędu
$f_c$	10 Hz	10 Hz
$\omega_c$	62,8319 rad/s	62,8319 rad/s
$s_1, s_2$	44,4288 ± 44,4288i	-58,0491 ± 4,0447i
$s_3, s_4$	—	-24,0447 ± 8,0491i
$Q_1$	0,70709	0,54119
$Q_2$	—	1,30655
$G(s)$	$G_{II}(s) = \frac{3948}{s^2 + 88,86s + 3948}$	$G_{IV}(s) = \frac{1,559 \cdot 10^7}{(s^2 + 116,1s + 3948) \cdot (s^2 + 48,09s + 3948)}$

Dla filtrów zaprojektowano  $\alpha_i$ -parametrowe i  $T_i$ -parametrowe sygnały CS oraz UCS dopasowane do nominalnych położenia biegunów ich amplitudowo-fazowych charakterystyk częstotliwościowych. Wartość czasu trwania pierwszego impulsu wyznaczono na podstawie równania (5.9). Parametry tych sygnałów zamieszczono w poniższych tab. 5.2 i 5.3.

Tab. 5.2. Parametry bipolarnych i unipolarnych sygnałów CS II rzędu.

parametr	sygnał $T_i$ -parametrowy		sygnał $\alpha_i$ -parametrowy	
	bipolarny	unipolarny	bipolarny	unipolarny
$T_0, T$	15,916 ms			
$T_1$	31,884 ms		15,916 ms	
$T_2$	38,667 ms		15,916 ms	
$t_e$	38,667 ms		47,747 ms	
$U_{1/2}$	—	1,000 V	—	1,000 V
$\alpha_0$	1,000 V	2,000 V	1,000 V	2,000 V
$\alpha_1$	-1,000 V	0,000 V	-0,750 V	0,250 V
$\alpha_2$	1,000 V	2,000 V	0,243 V	1,243 V

Tab. 5.3. Parametry zaprojektowanych bipolarnych sygnałów CS IV rzędu.

parametr	sygnał $T_i$ -parametrowy	sygnał $\alpha_i$ -parametrowy
$T_0, T$	15,916 ms	
$T_1$	37,393 ms	15,916 ms
$T_2$	57,185 ms	15,916 ms
$T_3$	70,397 ms	15,916 ms
$T_4$	75,027 ms	15,916 ms
$t_e$	75,027 ms	79,577 ms
$\alpha_0$	1,000 V	1,000 V
$\alpha_1$	-1,000 V	-1,559 V
$\alpha_2$	1,000 V	1,228 V
$\alpha_3$	-1,000 V	-0,472 V
$\alpha_4$	1,000 V	0,073 V

Na podstawie danych zawartych w tab. 5.2-3 oraz własnych badań autora można zauważyć pewną prawidłowość – sekwencja impulsów sygnału  $T_i$ -parametrowego jest zawsze krótsza niż  $\alpha_i$ -parametrowego dopasowanego do tego samego testowanego obiektu. Różnica czasów trwania jest największa dla sygnałów najniższego rzędu. Dla zaprojektowanych sygnałów II rzędu sygnał  $T_i$ -parametrowy jest krótszy od sygnału  $\alpha_i$ -parametrowego o ok. 9,08 ms, a dla sygnałów IV rzędu, o ok. 4,54 ms.

W ramach badań symulacyjnych przydatności sygnałów CS do testowania funkcjonalnego układów analogowych dokonano analizy i badań następujących zagadnień:

- wpływu zmian dobroci  $Q$  i pulsacji charakterystycznej  $\omega_n$  na odpowiedź dolnoprzepustowego filtra Butterwortha II rzędu pobudzanego sygnałami unipolarnymi,
- wpływu zmian dobroci  $Q_1, Q_2$  oraz pulsacji charakterystycznej  $\omega_{n1}, \omega_{n2}$  obu sekcji na odpowiedź dolnoprzepustowego filtra Butterwortha IV rzędu pobudzanego sygnałami bipolarnymi,
- wpływu błędów parametrów sygnałów komplementarnych na dokładność testowania.

Z powodu tolerancji elementów składowych UT, niedokładności generowanych sygnałów komplementarnych i niedokładności przetwornika A/C odpowiedź  $y(t_e)$  UT o parametrach nominalnych nie zeruje się, lecz pozostaje w strefie  $U_{th}=\pm(2-3)$  mV, nazywanej *przedziałem (strefą) nieczułości napięciowej*. Zatem próg detekcji niesprawności UT badanego funkcjonalnie powinien uwzględniać przedział nieczułości i leżeć poza tym przedziałem. W przeciwnym przypadku wykrycie niesprawności nie jest możliwe. Celem badań jest określenie minimalnych odstrojeń od wartości nominalnej parametrów funkcjonalnych  $Q$  i  $\omega_n$ , które powodują wyjście sygnału ze strefy nieczułości napięciowej. W związku z tym dla obu tych parametrów wprowadzamy pojęcie *przedziałów nieczułości parametrycznej*.

### 5.3.2 Wpływ zmian dobroci i pulsacji charakterystycznej na odpowiedź dolnoprzepustowego filtra Butterwortha II rzędu

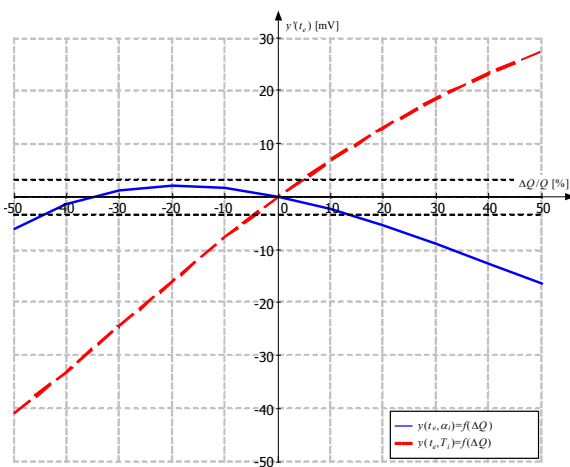
W celu określenia wrażliwości metody przebadano zależność pomiędzy wartością odpowiedzi UT a zmianą jego parametrów funkcjonalnych. Obiektem badań był dolnoprzepustowy filtr Butterwortha II rzędu o parametrach zamieszczonych w tab. 5.1. Filtr pobudzano unipolarnymi sygnałami UCS, których parametry przedstawiono w tab. 5.2. Badano oba parametry funkcjonalne UT dobroć  $Q$  i pulsację charakterystyczną  $\omega_n$ , których wartości zmieniano w zakresie  $\pm 50\%$  ich wartości nominalnych.

Dla sygnałów unipolarnych poziomem spoczynkowym nie jest poziom zerowy, lecz składowa stała  $U_{1/2}$ . Aby porównywać sygnały bipolarne i unipolarne znormalizowano sygnał

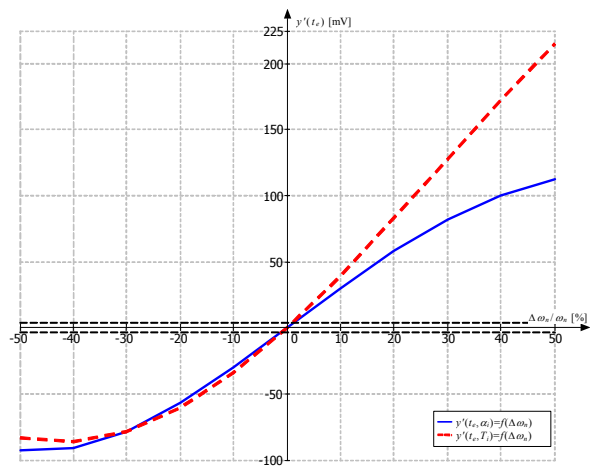


UCS odejmując składową stałą i oznaczając  $y'(t_e)=y(t_e)-U_{1/2}$ . W przypadku zastosowanych tu sygnałów UCS przyjęto przedział nieczułości napięciowej na poziomie  $U_{th}=\pm 3$  mV. Krańce przedziałów nieczułości napięciowej oznaczono na wykresach czarnymi kreskowanymi liniami.

Wykresy zależności  $y'(t_e, \alpha_i)=f(\Delta Q/Q)$  i  $y'(t_e, T_i)=f(\Delta Q/Q)$  oraz przedział nieczułości napięciowej przedstawiono na rys. 5.7. Zależność  $y'(t_e, T_i)=f(\Delta Q/Q)$  jest monotoniczna i zbliżona do liniowej dla zmiany dobroci w przedziale (-35%;10%). Nachylenie tej krzywej tworzy symetryczny przedział nieczułości parametrycznej (-4%; 4%) zmian  $\Delta Q/Q$ . Dla sygnału  $\alpha_i$ -parametrowego nachylenia krzywej  $y'(t_e, \alpha_i)=f(\Delta Q/Q)$  jest mniejsze, a dewiacja dobroci powoduje nieliniową i niemonotoniczną zmianę sygnału odpowiedzi UT. Ponadto niekorzystna jest obecność płaskiego maksimum tej krzywej przy odstrojeniu  $\Delta Q/Q$  równym ok. 20%. W tym przypadku przedział nieczułości parametrycznej jest szeroki i wynosi (-45%; 12%) zmian  $\Delta Q/Q$ .



Rys. 5.7. Odpowiedź filtra w funkcji zmian dobroci przy pobudzeniu unipolarnym sygnałem  $\alpha_i$ - i  $T_i$ -parametrowym.



Rys. 5.8. Odpowiedź filtra w funkcji zmian pulsacji przy pobudzeniu unipolarnym sygnałem  $\alpha_i$ - i  $T_i$ -parametrowym.

Z porównania obu wykresów wynika, że lepszą wykrywalność zmian dobroci UT wykazuje  $T_i$ -parametrowym sygnał UCS. Z przedziału nieczułości parametrycznej (-4%; 4%) wynika wniosek, iż możliwe jest wykrywanie niesprawności odpowiadających odchyleniom dobroci większym niż  $\pm 4\%$ . Obecność płaskiego maksimum zależności  $y'(t_e, \alpha_i)=f(\Delta Q/Q)$  dyskwalifikuje sygnał  $\alpha_i$ -parametrowy, ze względu na szeroki przedział nieczułości parametrycznej zmian  $\Delta Q/Q$ .

Wykresy sygnału odpowiedzi filtra pobudzanego sygnałem  $\alpha_i$ -parametrowym  $y'(t_e, \alpha_i)=f(\Delta \omega_n)$  i  $T_i$ -parametrowego  $y'(t_e, T_i)=f(\Delta \omega_n)$ , w funkcji zmian pulsacji charakterystycznej  $\omega_n$ , przedstawiono na rys. 5.8. Dla obu sygnałów uzyskano zbliżone, symetryczne przedziały nieczułości parametrycznej  $\pm 0,8\%$  zmian  $\Delta \omega_n/\omega_n$ . Obie zależności są monotoniczne i nieliniowe w rozpatrywanym przedziale zmian pulsacji.

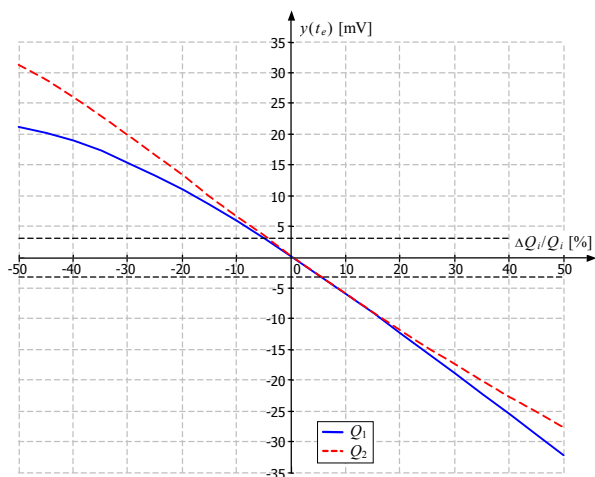
Dewiacja pulsacji na poziomie pojedynczych procentów wywołują wahania sygnału odpowiedzi UT w przedziale kilkunastu miliwoltów. Pozwala to, dla założonego przedziału nieczułości napięciowej, na wykrywanie odchylenia wartości pulsacji od wartości nominalnej na poziomie ok.  $\pm 1\%$  dla obu sygnałów CS.

Z porównania wyników badań obu parametrów funkcjonalnych filtra wynikają następujące wnioski:

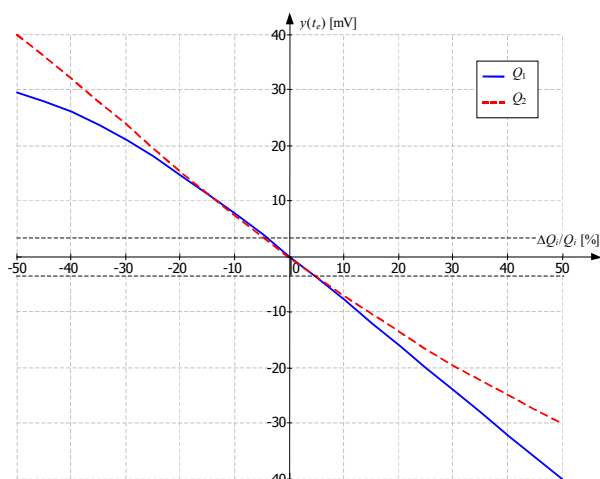
- korzystniejsze właściwości metrologiczne ma sygnał  $T_i$ -parametrowy ze względu na szerszy zakres liniowości oraz mniejsze przedziały nieczułości parametrycznej,
- dla tego sygnału wrażliwość odpowiedzi UT na zmiany pulsacji jest znacznie większa niż na zmiany dobroci, co skutkuje tym że, przedział nieczułości parametrycznej dla  $\Delta Q/Q$  wynosi  $\pm 4\%$ , a dla  $\Delta \omega_n/\omega_n \pm 0,8\%$

### 5.3.3 Wpływ zmian dobroci oraz pulsacji charakterystycznej obu sekcji na odpowiedź dolnoprzepustowego filtra Butterwortha IV rzędu

Wykresy zmian odpowiedzi filtra IV rzędu  $y(t_e, \alpha_i) = f(\Delta Q_1)$  i  $y(t_e, \alpha_i) = f(\Delta Q_2)$  pobudzanego  $\alpha_i$ -parametrowym sygnałem CS w funkcji zmian dobroci  $Q_1$  i  $Q_2$  obu jego sekcji przedstawiono na rys. 5.9. Otrzymane zależności są monotoniczne, przy czym wykres  $y(t_e, \alpha_i) = f(\Delta Q_1)$  posiada mniejsze nachylenie i staje się nieliniowy dla skrajnych wartości  $\Delta Q_1$ . Zakres maksymalnych zmian odpowiedzi filtra kształtuje się na poziomie ok.  $\pm 32$  mV. Dla przyjętego przedziału nieczułości napięciowej na poziomie  $\pm 3$  mV przedział nieczułości parametrycznej jest symetryczny i wynosi  $(-4\%; 4\%)$  odchylenia dobroci  $Q_1$  i  $Q_2$  od wartości nominalnej.



Rys. 5.9. Odpowiedź filtra w funkcji zmian dobroci  $Q_1$  i  $Q_2$  przy pobudzeniu sygnałem  $\alpha_i$ -parametrowym.



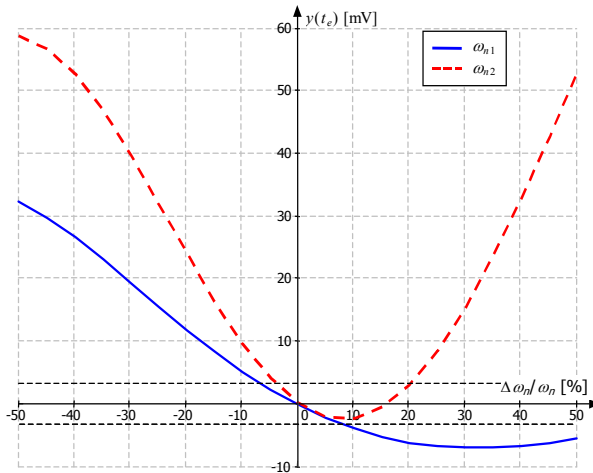
Rys. 5.10. Odpowiedź filtra w funkcji zmian dobroci  $Q_1$  i  $Q_2$  przy pobudzeniu sygnałem  $T_i$ -parametrowym

Wykresy zmian odpowiedzi filtra  $y(t_e, T_i) = f(\Delta Q_1)$  i  $y(t_e, T_i) = f(\Delta Q_2)$  pobudzanego sygnałem  $T_i$ -parametrowym w funkcji zmian dobroci  $Q_1$  i  $Q_2$  obu jego sekcji przedstawiono na rys. 5.10. Wykresy zależności  $y(t_e, T_i) = f(\Delta Q_1)$  i  $y(t_e, T_i) = f(\Delta Q_2)$  oraz  $y(t_e, \alpha_i) = f(\Delta Q_1)$  i  $y(t_e, \alpha_i) = f(\Delta Q_2)$  są zbliżone dla obu typów sygnałów CS. Uzyskano także zbliżony przedział nieczułości  $(-4\%; 4\%)$  zmian  $Q_1$  i  $Q_2$  oraz nieco większą dynamikę odpowiedzi filtra, na poziomie  $\pm 40$  mV, dla sygnału  $T_i$ -parametrowego.

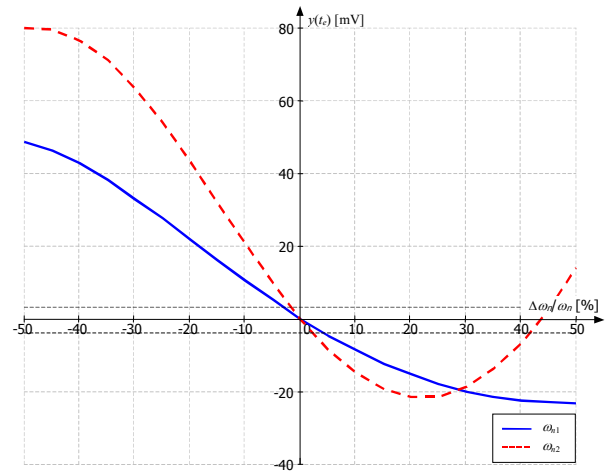
Na podstawie przeprowadzonych badań można stwierdzić, iż oba sygnały CS zapewniają porównywalną wrażliwość odpowiedzi filtra na dewiacje dobroci  $Q_1$  i  $Q_2$  obu jego sekcji.

Wykresy zmian odpowiedzi filtra IV rzędu  $y(t_e, \alpha_i) = f(\Delta \omega_{n1})$  i  $y(t_e, \alpha_i) = f(\Delta \omega_{n2})$  pobudzanego sygnałem  $\alpha_i$ -parametrowym w funkcji zmian pulsacji charakterystycznych  $\omega_{n1}$  i  $\omega_{n2}$  obu jego sekcji przedstawiono na rys. 5.11. Obie zależności są niemonotoniczne, nieliniowe i posiadają lokalne minima w analizowanym przedziale zmian pulsacji. Krzywa  $y(t_e, \alpha_i) = f(\Delta \omega_{n1})$  pomimo mniejszego nachylenia dla przyjętego przedziału nieczułości napięciowej tworzy przedział nieczułości parametrycznej  $(-7\%; 8\%)$  dewiacji pulsacji  $\Delta \omega_{n1}/\omega_{n1}$ . Zależność  $y(t_e, \alpha_i) = f(\Delta \omega_{n2})$  ukazuje większe zmiany odpowiedzi filtra, niemniej

jednakże posiada ona lokalne minimum dla  $\Delta\omega_{n1}/\omega_{n1}\approx 8\%$ , które przekłada się na szeroki przedział nieczułości parametrycznej (-5%; 20%) zmian  $\Delta\omega_{n2}/\omega_{n2}$ .



Rys. 5.11. Odpowiedź filtra w funkcji zmian pulsacji  $\omega_{n1}$  i  $\omega_{n2}$  przy pobudzeniu sygnałem  $\alpha_i$ -parametrowym.



Rys. 5.12. Odpowiedź filtra w funkcji zmian pulsacji  $\omega_{n1}$  i  $\omega_{n2}$  przy pobudzeniu sygnałem  $T_i$ -parametrowym.

Wykresy zmian odpowiedzi filtra  $y(t_e, T_i) = f(\Delta\omega_{n1})$  i  $y(t_e, T_i) = f(\Delta\omega_{n2})$  dla sygnału  $T_i$ -parametrowego w funkcji zmian pulsacji charakterystycznych  $\omega_{n1}$  i  $\omega_{n2}$  obu jego sekcji przedstawiono na rys. 5.12. Otrzymane krzywe wykazują zbliżony kształt i przebieg jak dla sygnału  $\alpha_i$ -parametrowego. Jednakże posiadają one większe nachylenia, dzięki czemu zawężyły się przedziały nieczułości parametrycznej. Wynoszą one ok. (-4%; 4%) zmian  $\Delta\omega_{n1}/\omega_{n1}$  oraz (-1,5%; 1%) dla zmian  $\Delta\omega_{n2}/\omega_{n2}$ .

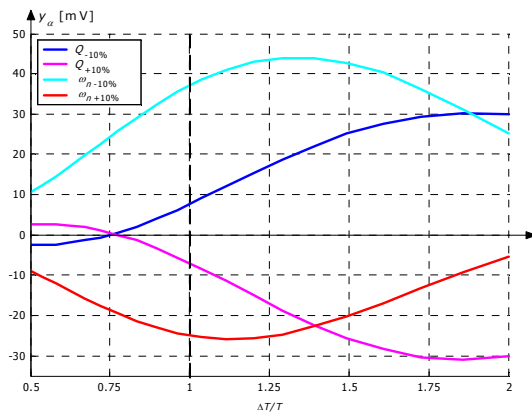
Wyniki przeprowadzonych badań filtrów II i IV rzędu wykazują wyraźnie lepsze właściwości metrologiczne sygnału  $T_i$ -parametrowego i w związku z tym sygnał ten został wytypowany do zastosowań w  $\mu$ BISTcie dwufunkcyjnym.

### 5.3.4 Wpływ czasu trwania pierwszego impulsu sygnału CS na wrażliwość metody

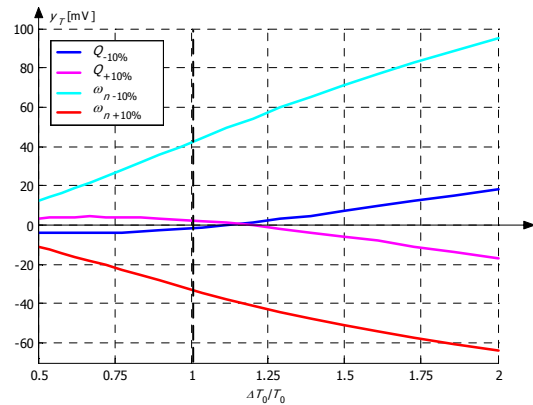
W literaturze [15] zaproponowano metodykę doboru czasu trwania pierwszego impulsu sygnałów komplementarnych na podstawie zależności (5.9), jako odwrotności bieguna o najniższej pulsacji. Jednakże wyniki wstępnych badań autora wykazały, iż od tego parametru silnie zależy wrażliwość odpowiedzi na odstrojenia parametrów funkcjonalnych UT i na tej podstawie można optymalizować sygnał uzyskując kompromis między wrażliwością metody i jej szybkością.

Poniżej przedstawiono badania symulacyjne wpływu czasu trwania pierwszego impulsu sygnałów  $\alpha_i$ - i  $T_i$ -parametrowych na wartość odpowiedzi  $y(t_e)$  dolnoprzepustowego filtra Butterwortha II rzędu, w przypadku zaburzenia wartości jednego z parametrów funkcjonalnych. Filtr ten pobudzano sygnałami CS o parametrach przedstawionych w tab. 5.1.

W celu określenia wrażliwości wykrywania odstrojeń położenia biegunów UT zasymulowano 4 uszkodzenia funkcjonalne filtra polegające na zmianie dobroci  $Q$  oraz pulsacji charakterystycznej w zakresie +10% i -10% ich wartości nominalnych. Krańcowe wartości dobroci wynoszą  $Q_{+10\%}\approx 0,778$  i  $Q_{-10\%}\approx 0,636$ . Natomiast odstrojone wartości pulsacji wynoszą  $\omega_{n+10\%}\approx 69,115$  rad/s i  $\omega_{n-10\%}\approx 56,549$  rad/s. Czas trwania pierwszego impulsu obu sygnałów komplementarnych badano w zakresie od 0,5 do 2-krotnej wartości nominalnej, którą wyznaczono z równania (5.9).



Rys. 5.13. Zależność  $y_{\alpha}=f(T, t_e)$  dla sygnału  $\alpha_i$ -parametrowego.



Rys. 5.14. Zależność  $y_T=f(T_0, t_e)$  dla sygnału  $T_i$ -parametrowym

Otrzymane wykresy zależności  $y_{\alpha}=f(T, t_e)$  oraz  $y_T=f(T_0, t_e)$  przedstawiono na rys. 5.13 i 5.14. Na obu wykresach kolorem granatowym oznaczono odpowiedź UT dla dobroci  $Q_{-10\%}$ , różowym  $Q_{+10\%}$ . Kolorami niebieskim i czerwonym oznaczono natomiast odpowiedź UT dla pulsacji odpowiednio  $\omega_n-10\%$  i  $\omega_n+10\%$ . Wartości czasów  $T$  i  $T_0$ , nazywane dalej standardowymi, obliczone na podstawie równania (5.9) oznaczono na obu rysunkach pogrubioną kreskowaną linią.

Z wykresów wynikają następujące wnioski:

- W przypadku obu typów sygnałów CS przy niewielkich odchyleniach czasów  $T$  i  $T_0$  od wartości standardowych obliczonych wg wzoru (5.9) poziom sygnału odpowiedzi UT maleje przy odchyleniu kierunku ujemnym, a wzrasta dla odchyleni dodatnich.
- Dla obu sygnałów CS, na podstawie badań symulacyjnych, możliwe jest optymalizowanie czasu trwania pierwszego impulsu w celu maksymalizowania wrażliwości detekcji niesprawności UT, na poziomie topologii układu, typu parametru funkcjonalnego filtra oraz znaku dewiacji tego parametru.
- Dla sygnału  $\alpha_i$ -parametrowego występuje duża nieliniowość krzywych z ekstremami lokalnymi, co wyklucza możliwość globalnej optymalizacji wrażliwości napięciowej na zmiany obu parametrów funkcjonalnych filtra.
- Korzystniejszy, liniowy i monotoniczny przebieg krzywych występuje dla sygnału  $T_i$ -parametrowego. Dzięki niemu możliwa jest globalna optymalizacja wrażliwości napięciowej na zmiany odpowiedzi UT wywołane odstrojeniem dobroci i pulsacji charakterystycznej. Optymalizacja ta dokonywana na drodze kompromisu pomiędzy maksymalizacją wykrywalności niesprawności UT osiąganą poprzez zwiększeniem czasu trwania pierwszego impulsu, przy jednoczesnym uniknięciu nasycenia wzmacniaczy operacyjnych, a akceptowalnym czasem trwania procesu testowania.

### 5.3.5 Wpływ błędów parametrów sygnałów CS na dokładność testowania

W układach rzeczywistych parametry generowanych sygnałów CS obarczone są niedokładnościami poziomu i czasu trwania impulsów, które, dla zdatnego UT w chwili zakończenia pobudzenia  $y(t_e)$ , powodują powstanie zerowej wartości odpowiedzi, z niedokładnością do pojedynczych miliwoltów. Poniżej omówiono wpływ dewiacji poziomów i czasów trwania oraz szybkości narastania i opadania impulsów sygnału na wartość odstrojenia odpowiedzi układu nominalnego od poziomu zerowego. We wszystkich przypadkach obiektem badań był

dolnoprzepustowy filtr Butterwortha II rzędu pobudzany zaprojektowanymi sygnałami CS (tab. 5.1).

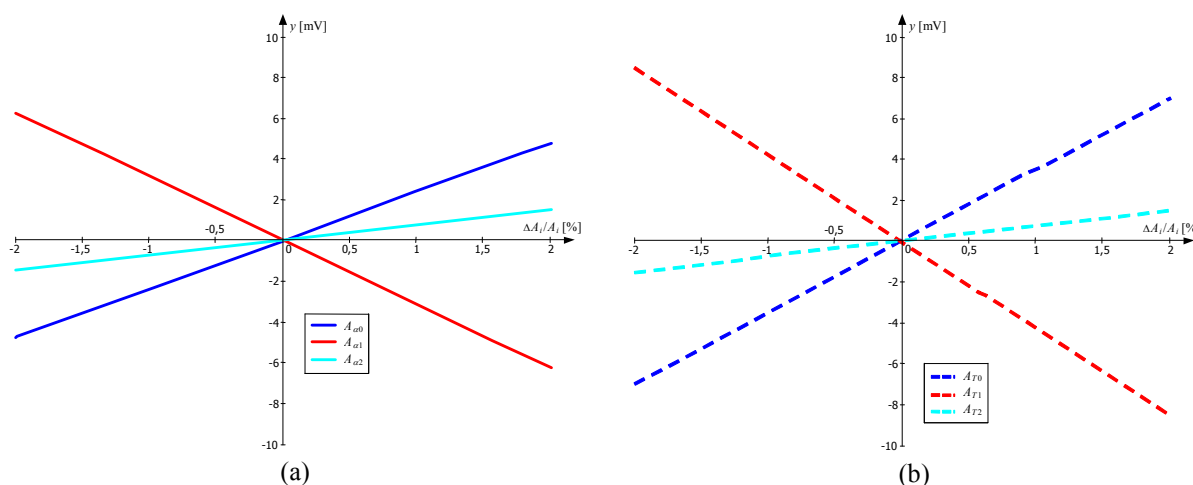
### Wpływ błędów poziomów poszczególnych impulsów sygnałów CS na odpowiedź zdatnego UT

Badanie to polegało na modyfikowaniu poziomu  $i$ -tego ( $i=0, \dots, 2$ ) impulsu sygnału CS  $A_i$  w zakresie  $\pm 2\%$  jego wartości nominalnej i obserwacji wartości odpowiedzi w chwili  $t_e$ , przy pobudzaniu filtru sygnałami  $\alpha_i$ -parametrowym  $y_{\alpha} = f(A_{\alpha i}, t_e)$  i  $T_i$ -parametrowym  $y_T = f(A_{T i}, t_e)$ . Dla sygnału  $\alpha_i$ -parametrowego poziomy kolejnych impulsów oznaczono następująco:

$$A_{\alpha 0} = \alpha_0, \quad A_{\alpha 1} = \alpha_1, \quad A_{\alpha 2} = \alpha_2, \quad (5.11)$$

natomiast poziomy  $A_{T i}$  wszystkich impulsów sygnału  $T_i$ -parametrowego wynoszą

$$A_{T 0} = A_{T 2} = 1 \text{ V}, \quad A_{T 1} = -1 \text{ V}. \quad (5.12)$$



Rys. 5.15. Wykres zależności  $y_{\alpha} = f(A_{\alpha i})$  (a) i  $y_T = f(A_{T i})$  (b).

Wykresy zależności  $y_{\alpha} = f(A_{\alpha i})$  oraz  $y_T = f(A_{T i})$  przy stałym czasie  $t_e$ , dla kolejnych impulsów obu sygnałów CS przedstawiono na rys. 5.15. Pozwalają one na sformułowanie następujących wniosków:

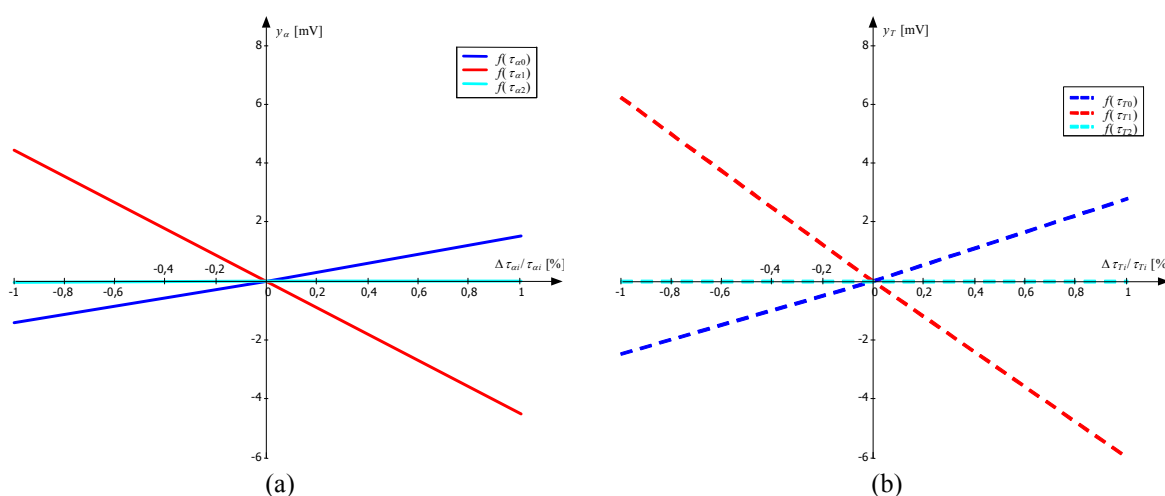
- Błędy poziomów impulsów  $\Delta A_i/A_i$  dla obu sygnałów CS powodują liniowe odstrojenie odpowiedzi układu od poziomu zerowego.
- Oba sygnały są najbardziej wrażliwe na wahania poziomu drugiego z impulsów.
- Nachylenie prostych dla pierwszego i drugiego impulsu  $T_i$ -parametrowego sygnału CS  $y_T = f(A_{T 0})$  i  $y_T = f(A_{T 1})$  (oznaczone na wykresach jasnoniebieskimi liniami) jest większe niż dla prostych odpowiadających sygnałowi  $\alpha_i$ -parametrowemu  $y_{\alpha} = f(A_{\alpha 0})$  i  $y_{\alpha} = f(A_{\alpha 1})$  (na wykresie ciągła linia granatowa i czerwona).
- Wpływ niepoprawnego poziomu ostatniego impulsu dla obu typów sygnałów CS jest dokładnie taki sam.
- Maksymalne odstrojenie odpowiedzi UT wskutek  $\pm 0,5\%$  błędu poziomu impulsów wynosi ok.  $\pm 2$  mV dla sygnału  $T_i$ -parametrowego oraz ok. 1,7 mV dla sygnału  $\alpha_i$ -parametrowego. Wprawdzie sygnały  $T_i$ -parametrowe są bardziej wrażliwe na wahania poziomów impulsów, jednakże, zapewnienie ich wysokiej dokładności jest łatwiejsze.

## Wpływ błędów czasów trwania impulsów sygnału CS na odpowiedź zdatnego UT

W badaniach tych modyfikowano czasy trwania  $\tau_i$  kolejnych impulsów w zakresie  $\Delta\tau_i/\tau_i = \pm 1\%$  ich wartości nominalnej oraz obserwowano sygnał odpowiedzi UT w chwili  $t_e$ . Dla sygnału  $\alpha_i$ -parametrowego czasy  $\tau_{\alpha i}$  trwania impulsów są jednakowe i wynoszą  $\tau_{\alpha 0} = \tau_{\alpha 1} = \tau_{\alpha 2} = T$ . Czasy trwania kolejnych impulsów sygnału  $T_i$ -parametrowego  $\tau_{T i}$  są różne i opisuje je równanie (5.7).

Wykresy obu zależności  $y_\alpha = f(\tau_{\alpha i})$  i  $y_T = f(\tau_{T i})$  przedstawiono na rys. 5.16. Na ich podstawie sformułowano następujące wnioski:

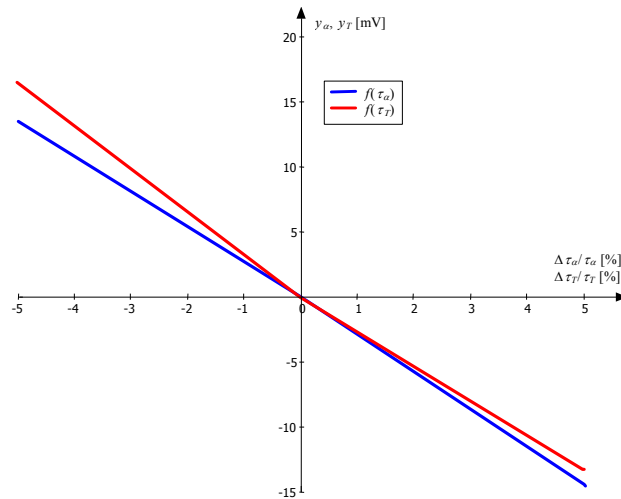
- Wahania czasów impulsów  $\Delta\tau_i/\tau_i$  powodują liniowe zmiany odpowiedzi UT.
- Nachylenie krzywych  $y_T = f(\tau_{\alpha 0})$  i  $y_T = f(\tau_{\alpha 1})$  jest mniejsze od nachylenia krzywych  $y_T = f(\tau_{T 0})$  oraz  $y_T = f(\tau_{T 1})$ , co oznacza, że błędy czasu trwania pierwszych dwóch impulsów powodują większe odstrojenie odpowiedzi UT dla sygnału  $T_i$ -parametrowego niż dla sygnału  $\alpha_i$ -parametrowego.



Rys. 5.16. Wykres zależności  $y_\alpha = f(\tau_{\alpha i})$  (a) i  $y_T = f(\tau_{T i})$  (b).

- Oba sygnały są najbardziej wrażliwe na wahanie czasu trwania drugiego z impulsów.
- Niepoprawna wartość czasu trwania ostatniego impulsu dla obu sygnałów CS powoduje pomijalnie małe odstrojenie odpowiedzi UT w chwili  $t_e$ . Dla czasu trwania ostatniego impulsu większego od nominalnego odpowiedź układu nominalnego w chwili  $t_e$  jest zerowa, ale nie pozostaje w zerze dla czasów  $t > t_e$ , ponieważ obie krzywe posiadają punkt przegięcia dla wartości czasu  $t_e$ . Implikuje to konieczność pobrania co najmniej dwóch próbek odpowiedzi UT w chwili  $t_e$  oraz dodatkowo w pewnej chwili  $t_d > t_e$  w celu jednoznacznego określenia niesprawności układu.
- Maksymalne odstrojenie odpowiedzi UT spowodowane  $\pm 0,5\%$  błędami czasów trwania impulsów wynosi ok.  $\pm 3$  mV dla sygnału  $T_i$ -parametrowego oraz ok. 2,2 mV dla sygnału  $\alpha_i$ -parametrowego. Sygnały  $T_i$ -parametrowe są wrażliwsze na wahania czasów impulsów.
- Oba sygnały CS wykazały większą wrażliwość na niedokładności czasów trwania niż na wahania poziomów impulsów.

W ramach badania tego typu uwzględniono także przypadek łącznej zmiany czasów trwania wszystkich impulsów, czyli rzeczywistej długości  $y_\alpha = f(\tau_\alpha)$  sygnału  $\alpha_i$ -parametrowego oraz  $y_T = f(\tau_T)$   $T_i$ -parametrowego. Wykres obu tych zależności przedstawiono na rys. 5.17.



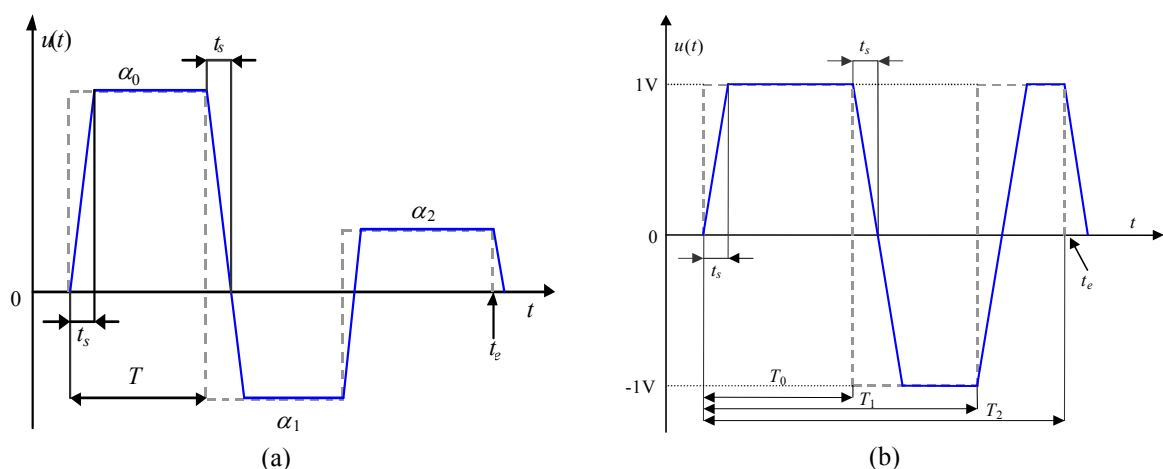
Rys. 5.17. Zależności  $y_\alpha=f(\tau_\alpha)$  i  $y_T=f(\tau_T)$  dla obu typów sygnałów CS.

W tym przypadku obie zależności mają charakter liniowy. Wydłużanie rzeczywistego czasu trwania sygnału powoduje dewiację odpowiedzi UT w stronę wartości ujemnych, a jego skracanie, powoduje dewiację dodatnią.

Maksymalne odstrojenie odpowiedzi UT w chwili  $t_e$  spowodowanego  $\pm 0,5\%$  błędnymi impulsów wynosi ok. 1,5 mV dla obu sygnałów. Zapewnienie dokładności czasów impulsów na poziomie 1  $\mu$ s jest w mikrokontrolerach nowej generacji łatwo osiągalnie technicznie i pozwala uzyskać sygnały CS powodujące odstrojenie zdatnego UT w chwili  $t_e$  na poziomie poniżej 1 mV.

### Wpływ czasów narastania i opadania impulsów sygnałów CS na odpowiedź zdatnego UT

W ramach tych badań przeanalizowano wpływ czasu narastania  $t_r$  i opadania  $t_f$  zboczy impulsów obu sygnałów CS na wartość odpowiedzi nieuszkodzonego UT w chwili  $t_e$ . W tym przypadku założono, że każdy impuls osiąga właściwy dla siebie poziom po czasie  $t_r$ , natomiast po zakończeniu impulsu sygnał osiąga poziom zerowy po czasie  $t_f$ . Dla uproszczenia analizy przyjęto, że czasy opadania i narastania sygnału są sobie równe i oznaczono je jako  $t_s$  ( $t_s=t_r=t_f$ ). Czas  $t_s$  zmieniano w zakresie  $0 \leq t_s \leq 0,01 \cdot T_p$ , gdzie  $T_p$  jest czasem trwania pierwszego impulsu oraz obserwowano poziom sygnału odpowiedzi UT w chwili  $t_e$ .



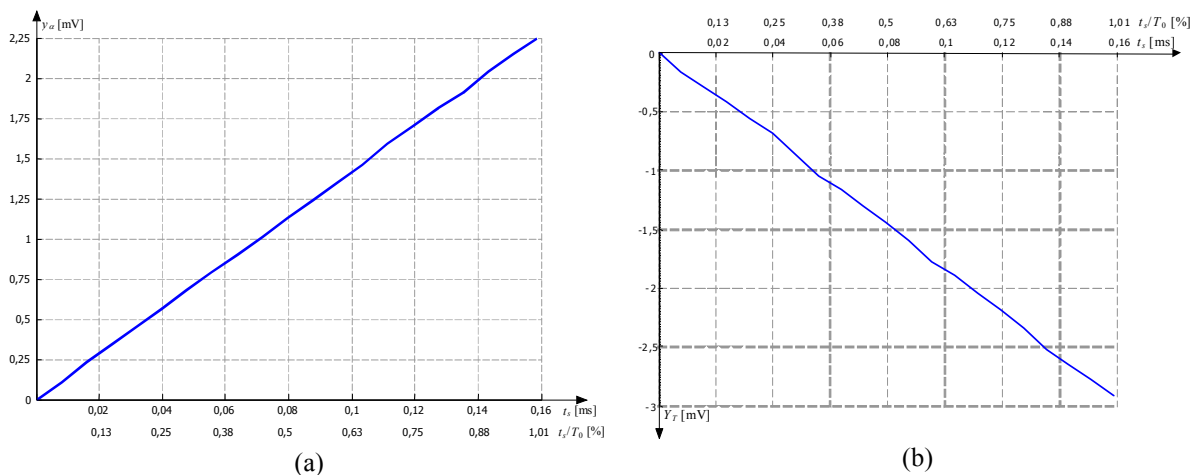
Rys. 5.18. Zniekształcenia kształtów sygnałów  $\alpha_T$ -parametrowego (a) i  $T_T$ -parametrowego (b) wskutek niezerowego czasu  $t_s$ .

Na rys. 5.18 zilustrowano wpływ czasu narastania i opadania na kształt sygnału  $\alpha_i$ -parametrowego oraz  $T_i$ -parametrowego. Szarą linią przerywaną oznaczono kształt idealnego sygnału CS, zaś ciągłą niebieską linią – przebieg sygnału rzeczywistego po uwzględnieniu niezerowych czasów narastania i opadania. Jak widać impulsy sygnałów rzeczywistych zmieniły kształt z prostokątnego na trapezowy.

Wykresy zależności,  $y_\alpha=f(t_s)$  dla sygnału  $\alpha_i$ -parametrowego oraz  $y_T=f(t_s)$  dla  $T_i$ -parametrowego, przedstawiono na rys. 5.19. Oba wykresy pokazują, że skończony czas  $t_s$  powoduje odstrojenie od poziomu zerowego odpowiedzi UT w chwili  $t_e$ , którego moduł narasta liniowo ze wzrostem tego czasu. Znak odstrojenia zależy od topologii badanego układu oraz typu sygnału CS. Dla badanego filtra uzyskano dodatnie odstrojenie odpowiedzi UT w przypadku sygnału  $\alpha_i$ -parametrowego oraz ujemne dla  $T_i$ -parametrowego.

Dla czasu  $t_s/T_p=0,5\%$  uzyskano odstrojenie na poziomie ok. 1,1 mV dla sygnału  $\alpha_i$ -parametrowego oraz ok. -1,5 mV dla  $T_i$ -parametrowego. Oznacza to, że sygnał  $T_i$ -parametrowy jest bardziej wrażliwy na wzrost czasów narastania i opadania jego impulsów.

Czasy narastania  $t_r$  i opadania  $t_f$  impulsów sygnałów CS są parametrami charakteryzującymi układ generatora tych sygnałów i określającymi ich maksymalną użyteczną częstotliwość. Ta z kolei determinuje klasę testowanych filtrów na podstawie ich największej dopuszczalnej częstotliwości  $f_c$ .



Rys. 5.19. Wykres zależności  $y_\alpha=f(t_s)$  dla sygnału  $\alpha_i$ -parametrowego (a) oraz  $y_T=f(t_s)$  dla sygnału  $T_i$ -parametrowego (b).

W generatorach sygnałów CS realizowanych środkami układów peryferyjnych mikrokontrolera czasy ustalania sygnałów w przetworniku C/A (wykorzystywanym w sygnałach  $T_i$ -parametrowych) są na poziomie ok. 10  $\mu$ s. Błąd wynikający z takiej wartości czasu  $t_s$  ogranicza zakres układów testowanych tymi sygnałami do ok. 10 kHz.



## 5.4 Podsumowanie

W rozdziale tym przedstawiono metodę testowania funkcjonalnego filtrów analogowych przy wykorzystaniu sygnałów CS dedykowaną do implementacji w testerach  $\mu$ BIST. Metoda ta pozwala stwierdzić jednocześnie zgodność charakterystyki amplitudowej i fazowej UT z ich przebiegami nominalnymi. Biorąc pod uwagę parametry układów peryferyjnych współczesnych mikrokontrolerów, z których mogą być konfigurowane generatory sygnałów CS oraz układy pomiarowe odpowiedzi układów testowanych, zakres zastosowań metody można oszacować na przedział częstotliwości 0,1 Hz – 10 kHz. Metoda ta jest dedykowana przede wszystkim do testowania charakterystyk dolno- i pasmowoprzepustowych układów niskoczęstotliwościowych, gdzie uzyskanie krótkiego czasu testowania jest poważnym problemem w innych metodach. Metoda sygnałów CS może być także wykorzystana do testowania innych obiektów technicznych modelowanych obwodami elektrycznymi, np. czujników, pokryć antykorozyjnych.

Porównanie własności obu analizowanych typów sygnałów CS przedstawiono w tab. 5.4 bazując na wynikach przeprowadzonych badań symulacyjnych.

Biorąc pod uwagę złożoność projektowania sygnału na etapie przedtestowym przewagę posiada sygnał  $\alpha$ -parametrowy, ponieważ wartości poziomów poszczególnych impulsów oblicza się wprost z łatwych wzorów obliczeniowych (5.4). Wyznaczanie czasów trwania impulsów sygnału  $T_i$ -parametrowego jest bardziej złożone i wymaga numerycznego rozwiązywania układu równań nieliniowych (5.6). Nie stanowi to jednak większej przeszkody, ponieważ jest to czynność jednorazowa wykonywana na etapie przedtestowym i może być łatwo przeprowadzona w popularnych środowiskach obliczeniowych, np. Matlab. Przykładem wykorzystania Matlab jest program narzędziowy, który został opracowany przez autora na potrzeby szybkiego projektowania obu typów sygnałów CS.

Tab. 5.4. Porównanie własności badanych sygnałów CS.

Własność	sygnał $\alpha$ -parametrowy	sygnał $T_i$ -parametrowy
trudność zaprojektowania sygnału		<
trudność generacji sygnału		>
czas trwania sygnału		>
wrażliwość na wartość czasu trwania pierwszego impulsu	nieliniowa, istnieją ekstrema dla określonych wartości $T$	liniowa, rośnie ze wzrostem $T_0$
wrażliwość na błędy poziomów poszczególnych impulsów		=
wrażliwość na błędy czasów trwania poszczególnych impulsów		=
wrażliwość na niewłaściwy czas trwania sygnału		=
wrażliwość na duże czasy narastania i opadania sygnału		=
wrażliwość na zmiany dobroci $Q$ badanego filtru II rzędu		<
wrażliwość na zmiany pulsacji $\omega_n$ badanego filtru II rzędu		=
wrażliwość na zmiany dobroci $Q_1$ i $Q_2$ badanego filtru IV rzędu		=
wrażliwość na zmiany pulsacji $\omega_1$ i $\omega_2$ badanego filtru II rzędu		<

Do generowania sygnałów  $\alpha_i$ -parametrowych niezbędny jest 16-bitowy licznik oraz przetwornik C/A o rozdzielczości co najmniej 10-bitów. Do testowania układów wyższych rzędów konieczne jest użycie przetwornika C/A o większej rozdzielczości 16-bitów, ponieważ końcowe impulsy sygnałów  $\alpha_i$ -parametrowych wyższych rzędów posiadają niewielkie amplitudy. Testowanie tymi sygnałami filtrów o częstotliwościach odcięcia rzędu 10 kHz wymaga zastosowania szybkiego przetwornika C/A o czasie ustalania na poziomie 1  $\mu$ s lub mniejszym.

Generowanie precyzyjnych sygnałów  $T_i$ -parametrowych jest znacznie łatwiejsze technicznie. Układ generatora tych sygnałów można budować już na bazie prostych środków sprzętowych mikrokontrolerów w postaci pojedynczej linii portu ogólnego przeznaczenia GPIO. Można do tego celu wykorzystać także generator przebiegów PWM lub, podobnie jak dla sygnałów  $\alpha_i$ -parametrowych, przetwornik C/A. *Dużo prościej w realizacji technicznej jest zapewnić wysoką dokładność parametrów czasowych impulsów sygnałów  $T_i$ -parametrowych niż precyzyjne poziomy impulsów sygnałów  $\alpha_i$ -parametrowych.*

Kolejną zaletą sygnału  $T_i$ -parametrowego jest krótszy czas jego trwania w porównaniu z sygnałem  $\alpha_i$ -parametrowym tego samego rzędu, a tym samym mniejsza długość procedury testowania funkcjonalnego.

Przeprowadzone badania wykazały podobną wrażliwość obu typów sygnałów CS na niedoskonałości parametrów przebiegów generowanych w układach rzeczywistych, tj.: czasów narastania  $t_r$  i opadania  $t_f$  sygnału, wahań poziomów  $\Delta A_i/A_i$  oraz czasów trwania impulsów  $\Delta \tau_i/\tau_i$ . Badania wykazały też analogiczną wrażliwość detekcji niesprawności bipolarnymi i unipolarnymi sygnałami CS obu typów.

Wykazano też, że wrażliwość detekcji niesprawności UT zależy także od jego topologii. W badanych filtrach scalonych UAF42 możliwe jest tylko zasymulowanie niesprawności przejawiającej się zaburzeniem jednego z dwóch analizowanych parametrów funkcjonalnych ( $Q$ ,  $\omega_n$ ). W przypadku testowania aktywnych filtrów w konfiguracjach MFB lub Sallen-Key'a można spodziewać się większej wrażliwości wykrywania uszkodzeń niż to przedstawiają badania symulacyjne. Wynika to z faktu, że uszkodzenie parametryczne nawet jednego elementu pasywnego powoduje odstrojenie zarówno pulsacji charakterystycznej jak i dobroci tych filtrów.

*Konkludując należy stwierdzić, iż oba typy sygnałów komplementarnych CS mogą być łatwo generowane środkami współczesnych mikrokontrolerów i nadają się do zastosowań w  $\mu$ BISTach zintegrowanych do testowania funkcjonalnego, choć bardziej korzystne są sygnały  $T_i$ -parametrowe. Biorąc pod uwagę własności sygnałów, przedstawione w tab. 5.4, najkorzystniejsze do praktycznej realizacji  $\mu$ BISTów zintegrowanych jest zastosowanie unipolarnych sygnałów  $T_i$ -parametrowych.*

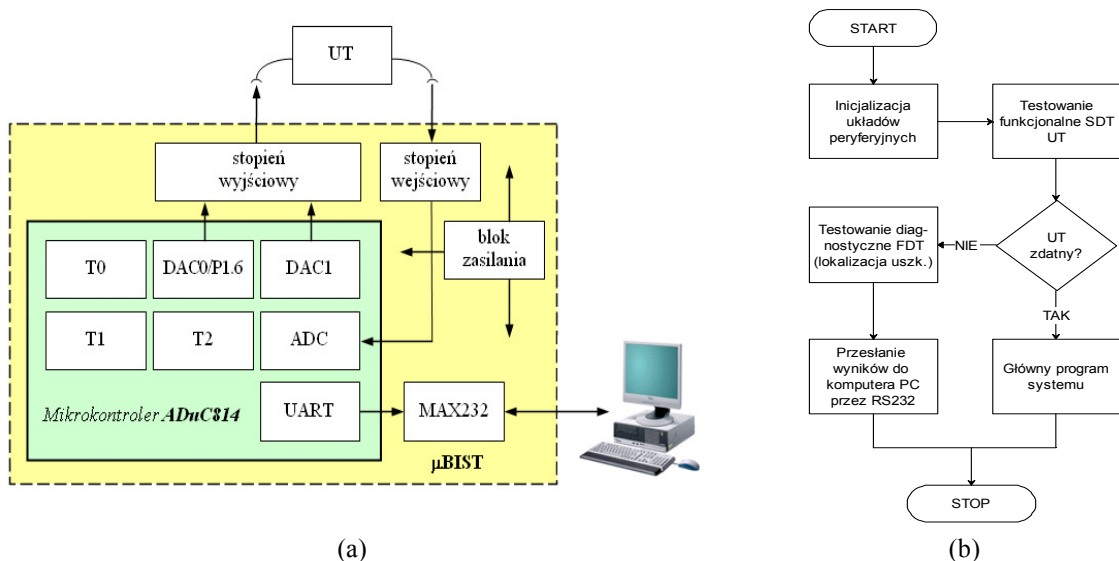
Należy dodać, iż w badaniach symulacyjnych stosowano sygnały pobudzające o amplitudzie 1 V. W praktyce, przy zasilaniu wzmacniaczy operacyjnych UT napięciem 5 V, amplitudę sygnałów CS można zwiększać do 2,5 V, co pozwala na ponad dwukrotne zwiększenie wrażliwości metody na zmianę parametrów funkcjonalnych UT. Jest to korzystna zaleta metody.

## 6. Eksperymentalna realizacja i badania $\mu$ BISTu dwufunkcyjnego do testowania funkcjonalnego i diagnostycznego

W rozdziale tym przedstawiono eksperymentalny model  $\mu$ BISTu dwufunkcyjnego zrealizowany na bazie mikrokontrolera ADuC814 w eksperymentalnym systemie wbudowanym. Za pomocą tego systemu dokonano weryfikacji doświadczalnej obu metod testowania funkcjonalnego i diagnostycznego analizowanych w poprzednich rozdziałach. W rozdziale omówiono budowę i parametry eksperymentalnego systemu wbudowanego, szczegóły implementacji obu metod oraz zakres i wyniki badań doświadczalnych.

### 6.1. Budowa eksperymentalnego systemu wbudowanego z $\mu$ BISTem dwufunkcyjnym

Schemat blokowy oraz algorytm działania eksperymentalnego systemu wbudowanego z  $\mu$ BISTem dwufunkcyjnym przedstawiono na rys. 6.1. System ten bazuje na mikrokontrolerze ADuC814 [3], którego najistotniejsze parametry przedstawiono w rozdziale 3-cim. W systemie zabudowano interfejs komunikacji szeregowej w standardzie RS232/UART, za pośrednictwem którego rezultaty działania procedur testowania przesyłane są do komputera PC. Tym torem odbywa się także programowanie mikrokontrolera.



Rys. 6.1. Schemat blokowy systemu wbudowanego (a) oraz ogólny algorytm pracy mikrokontrolera (b).

W przypadku testowania funkcjonalnego metodą sygnałów CS źródłem sygnału pobudzającego są oba 12-bitowe przetworniki C/A DAC0 i DAC1. W przypadku metody diagnostycznej PSO pobudzenie ma postać impulsu prostokątnego generowanego przez zmianę stanu linii P1.6 pierwszego z dwóch portów mikrokontrolera. Dla obu metod sygnał odpowiedzi na pobudzenie UT jest kondycjonowany w analogowym stopniu wejściowym, po czym trafia na wejście 12-bitowego przetwornika A/C mikrokontrolera. Pobrane próbki sygnału są parametrami wejściowymi procedury testowania funkcjonalnego UT, a po stwierdzeniu niesprawności, także procedury diagnostycznej lokalizującej uszkodzenia parametryczne.

Algorytm działania systemu dla obu metod testowania jest kilkietapowy. Pierwszym etapem realizowanym po włączeniu zasilania systemu jest inicjalizacja układów peryferyjnych mikrokontrolera, podczas której konfigurowane są wstępnie parametry pracy 3 liczników T0-T2, 3 przetworników A/C (wraz z jego kalibracją), C/A DAC0 i DAC1, układu przerwań oraz interfejsu UART. Po zakończeniu inicjalizacji mikrokontroler przechodzi do procedury testowania funkcjonalnego UT i w przypadku stwierdzenia jego sprawności funkcjonalnej algorytm tej procedury kończy działanie. Następnie uruchomiony zostaje roboczy algorytm realizujący zadania systemu wbudowanego, związane z jego podstawowym przeznaczeniem.

W przypadku wykrycia niesprawności UT aktywowany jest drugi krok algorytmu – procedura testowania diagnostycznego. Jej zadaniem jest lokalizacja uszkodzenia metodą PSO poprzez określenie elementu lub grupy elementów uszkodzonych. Wynik lokalizacji uszkodzenia jest następnie przesyłany za pośrednictwem interfejsu RS232 do komputera PC. Po zakończeniu tej procedury praca systemu zostaje zawieszona, ze wskazaniem lokalizacji uszkodzenia, które należy usunąć.

Poniżej przedstawiono schematy ideowe poszczególnych bloków systemu wbudowanego wraz ze szczegółowym opisem technicznym zastosowanych rozwiązań układowych: bloku głównego, analogowego stopnia wejściowego oraz wyjściowego, a także bloku zasilania systemu.

### **Główny blok systemu**

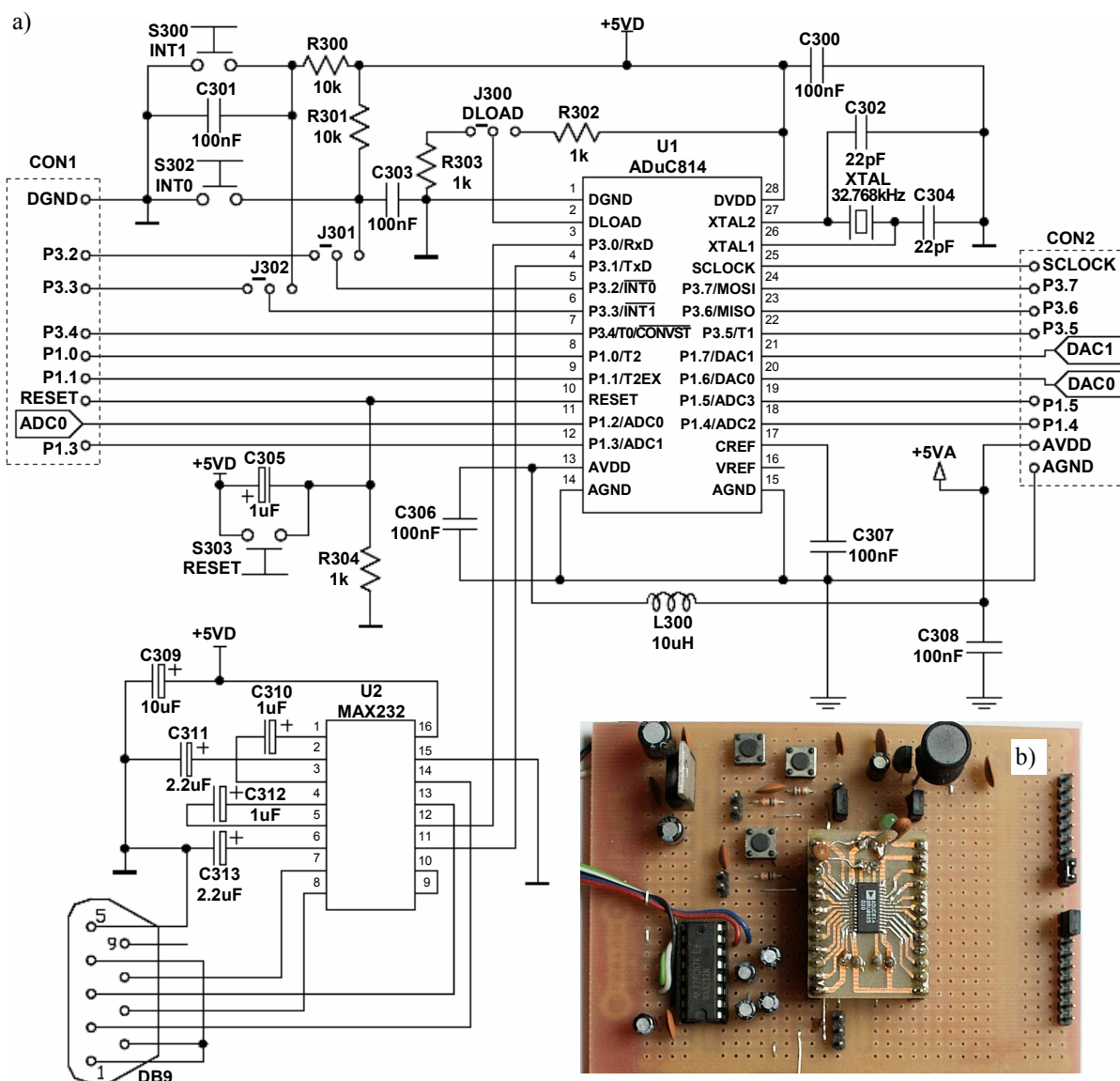
Na rys. 6.2 przedstawiono schemat ideowy oraz fotografię głównego bloku systemu eksperymentalnego. Niewykorzystane wyprowadzenia portów mikrokontrolera ADuC814 oraz linie RESET i SCLOCK zostały poprzez złącza CON1 i CON2 udostępnione na zewnątrz systemu, w celu zwiększenia jego elastyczności i uniwersalności.

Zegar układu ADuC814 stabilizowany jest rezonatorem kwarcowym o częstotliwości 32,768 kHz dołączonym do wyprowadzeń 26 i 27 mikrokontrolera. W bloku generatora przebiegów zegarowych następuje 256-krotne powielenie częstotliwości kwarcu (w układzie PLL) do częstotliwości ok. 8,389 MHz, będącej właściwą częstotliwością taktowania wszystkich układów mikrokontrolera. Zastosowanie takiej częstotliwości zegarowej umożliwia uzyskanie wysokiej rozdzielczości pomiaru czasu przez liczniki układu ADuC814 oraz krótkiego czasu próbkowania przetwornika A/C.

Wyprowadzenia 3 i 4 układu, będące pierwszym (P3.0) i drugim (P3.1) bitem portu P3, wykorzystano do dwukierunkowej szeregowej komunikacji z zewnętrznym komputerem PC za pośrednictwem interfejsu UART/RS232. Interfejs ten używany do przesyłania rezultatów testowania diagnostycznego oraz programowania mikrokontrolera. Jako dwukierunkowy konwerter pomiędzy poziomami TTL oraz poziomami występującymi na liniach interfejsu RS232 zastosowano układ MAX232 firmy Maxim [63] pracujący w swoim typowym schemacie aplikacyjnym. Interfejs UART skonfigurowano do taktowania za pomocą przepełnień licznika T1 pozwalających na pracę z prędkością 14400 bit/s.

Wyprowadzenia 5 i 6 mikrokontrolera ADuC814 sterujące przerwaniem zewnętrznymi  $\overline{INT0}$  i  $\overline{INT1}$ , dostępne są poprzez zworki J301 i J302 (w ustawieniu widocznym na schemacie) na złączu CON1. Były one wykorzystywane przy uruchamianiu systemu eksperymentalnego i kontrolnych pomiarach jego parametrów. Układ generowania tych przerwań złożony jest z microswitch'y S300 i S302 oraz elementów R300, R301, C301, C303

kształtujących impulsy. Użytkowanie przerwań zewnętrznych wymaga przestawienia zworek J301 i J302 w pozycję odmienną od widocznej na rys. 6.2a.



Rys. 6.2. Schemat głównego bloku systemu (a) oraz jego fotografia (b).

Układ restartowania mikrokontrolera tworzą elementy C305, R304 i S303. Naciśnięcie microswitch'a S303 wymusza stan wysoki linii RESET powodujący restart układu ADuC814.

Sygnal odpowiedzi UT dla obu metod podawany jest z analogowego stopnia wejściowego na 11-te wyprowadzenie mikrokontrolera, które skonfigurowano jako wejście przetwornika A/C. Sygnały wyjściowe obu przetworników DAC0 i DAC1 dostępne są na wyprowadzeniach 20 i 21 mikrokontrolera.

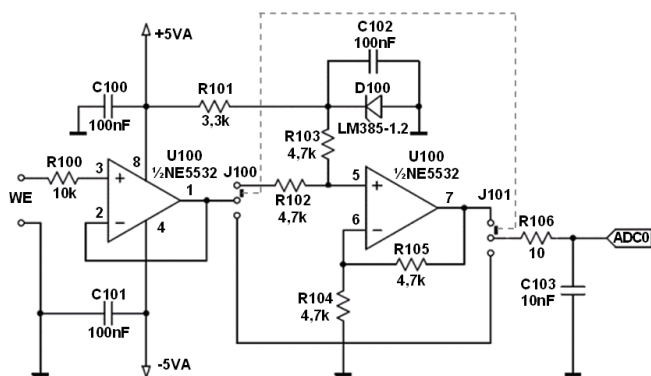
Zworka J300 decyduje o trybie pracy mikrokontrolera. Normalny tryb jego pracy występuje w położeniu zworki J300 widocznym na rys. 6.2a. Przestawienie zworki w drugie położenie wprowadza mikrokontroler ADuC814 w tryb programowania za pośrednictwem interfejsu RS232.

W celu zmniejszenia przenikania zakłóceń pomiędzy częścią cyfrową i analogową systemu, wykorzystano dostępne w mikrokontrolerze rozdzielanie linii zasilania. Część cyfrowa mikrokontrolera ADuC814 zasilana jest przez wyprowadzenia 1 (5 V) i 28 (masa), natomiast część analogowa przez wyprowadzenia 13 (5 V), 14 i 15 (masa).

## Analogowy stopień wejściowy

W stopniu wejściowym  $\mu$ BISTu o schemacie z rys. 6.3 zachodzi kondycjonowanie sygnału odpowiedzi UT przed poddaniem go próbkowaniu w przetworniku A/C układu ADuC814. Stopień ten składa się z wtórnika napięciowego oraz przesuwника poziomu, które zrealizowano na dwóch wzmacniaczach operacyjnych NE5532 firmy Texas Instruments [87]. Jednym z atutów tych wzmacniaczy jest niski poziom napięcia niezrównoważenia, którego wartość ma bezpośredni wpływ na wrażliwości obu metod testujących.

Zastosowanie wtórnika napięciowego zapewnia wysoką impedancję wejściową tego stopnia. Użycie przesuwника poziomu w górę umożliwia pomiar sygnałów bipolarnych, o amplitudach do  $\pm 1$  V, za pomocą unipolarnego przetwornika A/C mikrokontrolera. Jako źródło referencyjne dla układu przesuwника zastosowano diodę LM385-1.2 firmy National Semiconductors [71]. Jest ona precyzyjnym i stabilnym źródłem napięcia odniesienia o wartości 1,235 V, będącego w przybliżeniu połową pełnego zakresu wysterowania przetwornika A/C skonfigurowanego dla metody CS (2,5 V).



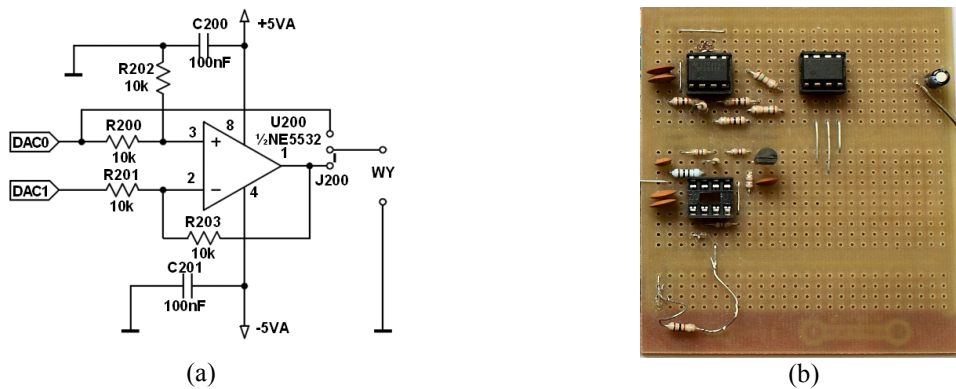
Rys. 6.3. Schemat analogowego stopnia wejściowego systemu wbudowanego.

Stopień wejściowy wyposażono w zworki J100 i J101 umożliwiające pominięcie układu przesuwника poziomów i bezpośredni pomiar przetwornikiem napięć nieujemnych, co zostało wykorzystane podczas weryfikacji doświadczalnej metody PSO. Dla obu ustawień zworek J100 i J101 impedancja widziana od strony przetwornika jest niska, dzięki czemu zredukowano szkodliwy offset wywołany przez prąd polaryzacji wejścia przetwornika płynący przez jego wysoką impedancję wejściową. Elementy R106 i C103 tworzą na wejściu przetwornika A/C pasywny filtr antyaliasingowy, zalecany przez producenta układu ADuC814 w nocie aplikacyjnej [3].

## Analogowy stopień wyjściowy

Stopień wyjściowy  $\mu$ BISTu jest wyjściem generatora przebiegów pobudzających UT (rys. 6.4). Zawiera on przesuwnik poziomy sygnału, który zrealizowano na wzmacniaczu operacyjnym U200. Zastosowanie tego przesuwника umożliwiło uzyskanie niskiej impedancji wyjściowej oraz generację bipolarnych sygnałów komplementarnych o amplitudzie do  $\pm 2,5$  V za pomocą unipolarnego przetwornika C/A. W celu uzyskania wysokiej dokładności działania przesuwника w jego układzie zastosowano rezystory o tolerancji 0,5%.

Do generowania bipolarnych przebiegów komplementarnych wykorzystano oba przetworniki C/A mikrokontrolera – DAC0 i DAC1. W tym celu unipolarne przebiegi komplementarne wytwarzane przez przetwornik DAC0 są przesuwane „w dół” w układzie przesuwника do poziomu wyznaczonego przez przetwornik DAC1, będący tym przypadku źródłem napięcia odniesienia.

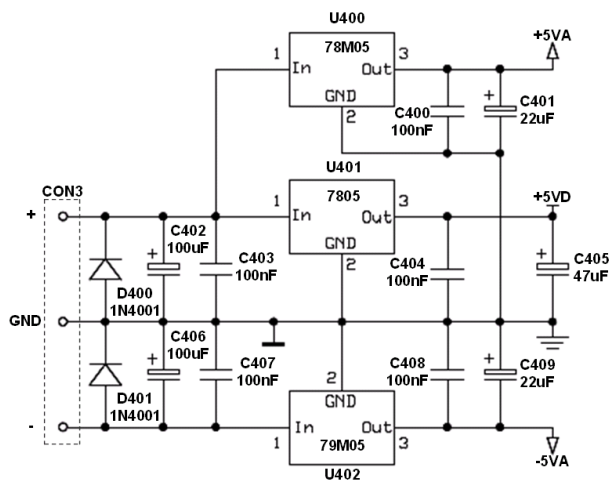


Rys. 6.4. Schemat stopnia wyjściowego (a). Fotografia obu stopni wejściowego i wyjściowego (b) .

Podobnie jak w układzie wejściowym (rys. 6.3), w stopniu wyjściowym zastosowano zworę J200, która umożliwi skierowanie sygnału z przetwornika DAC0 lub linii P1.6 wprost na wyjście μBISTu, z pominięciem układu przesuwnika poziomy. Stopień wyjściowy w takiej konfiguracji wykorzystano do generacji unipolarnych sygnałów CS oraz impulsów pobudzających dla metody PSO.

### Blok zasilania systemu wbudowanego

Schemat bloku zasilania eksperymentalnego systemu wbudowanego przedstawiono na rys. 6.5. Składa on się z trzech scalonych stabilizatorów popularnych serii 78(M)xx [36] i 79Mxx [70]. Pracują one w swoich standardowych układach aplikacyjnych dostarczając stabilizowanych napięć +5 V i -5 V.



Rys. 6.5. Schemat bloku zasilania w prezentowanym systemie wbudowanym.

Dla zredukowania przenikania zakłóceń pochodzących z części cyfrowej systemu do jego części analogowej, przewidziano 2 niezależne stabilizatory napięć zasilających. Układy U400 i U402 stabilizują napięcia +5 V i -5 V zasilające analogowy stopień wejściowy (rys. 6.3), stopień wyjściowy μBISTu (rys. 6.4), badane filtry (rys. 6.6 oraz rys.6.17-18) oraz analogowe układy wewnątrz mikrokontrolera ADuC814. Napięcie 5 V do zasilania części cyfrowej systemu zapewnia stabilizator U401.

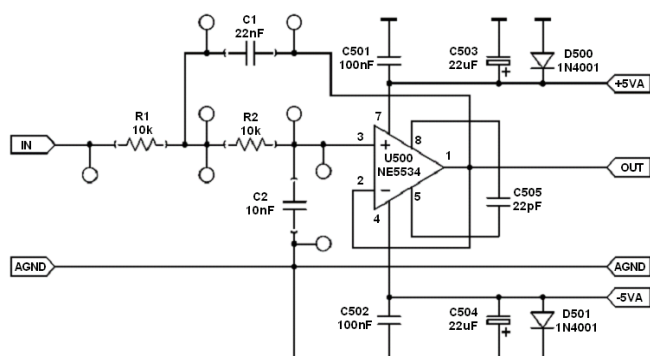
Blok zasilania systemu pracuje poprawnie przy dostarczeniu na jego wejście przez złącze CON3 napięć o wartości co najmniej ±7,5 V (nominalnie przyjęto 9 V). Diody D400 i D401 zabezpieczają stabilizatory przed omyłkową zamianą polaryzacji doprowadzanych napięć zasilających.

## 6.2. Implementacja i badania metody diagnostycznej PSO bazującej na krzywych identyfikacyjnych w wersji 3D

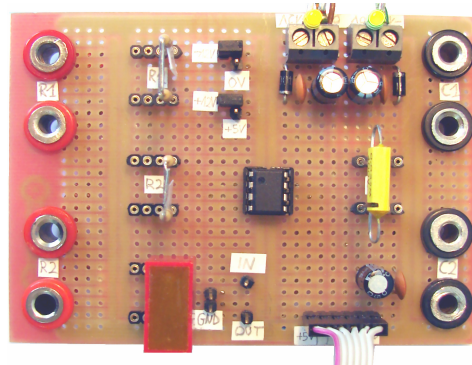
Pomimo, iż w algorytmie działania  $\mu$ BISTu najpierw wykorzystywana jest metoda testowania funkcjonalnego, a potem metoda diagnostyczna PSO, badania tych metod przedstawiono w odwrotnej kolejności, zgodnej z realizacją etapów badawczych i kolejnością rozdziałów w pracy doktorskiej.

### 6.2.1. Opis i sposób realizacji procedury pomiarowo-diagnostycznej w $\mu$ BISTcie eksperymentalnym

Implementację i eksperymentalną weryfikację metody PSO przeprowadzono na przykładzie dolnoprzepustowego filtra II rzędu o charakterystyce Butterwortha, którego schemat ideowy przedstawionym na rys 6.6 (oraz rys. 4.4 wykorzystywanym w badaniach symulacyjnych). Wartości elementów filtru dobrano tak, aby jego częstotliwość odcięcia wyniosła ok.  $f_c=1$  kHz. Jako element aktywny filtru wykorzystano wzmacniacz operacyjny U500 wykorzystano układ NE5534 firmy Texas Instruments [88], który pracuje w konfiguracji nieodwracającej przy jednostkowym wzmocnieniu. Wzmacniacz zasilany jest symetrycznie napięciami  $+5V$  i  $-5V$  doprowadzonymi z bloku zasilania systemu. Obwody zasilania zostały odsprężnione kondensatorami C501-C504 oraz zabezpieczone diodami D500-D501 na wypadek omyłkowej, odwrotnej polaryzacji zasilania.



Rys. 6.6. Schemat ideowy UT dla metod bazujących na krzywych identyfikacyjnych.



Rys. 6.7. Fotografia płytki, na której zamontowano badany filtr.

Widok badanego filtru zamontowanego na uniwersalnym obwodzie drukowanym pokazano na rys 6.7. Do połączenia elementów R1, R2, C1 oraz C2 zastosowano podstawki precyzyjne pozwalające wielokrotnie wymieniać te elementy filtru na płytce. Przewidziano także wykorzystanie gniazd bananowych umożliwiających podłączenie zewnętrznych dekad rezystancyjnych i pojemnościowych, w celu zmian wartości tych elementów w trakcie badań weryfikacyjnych.

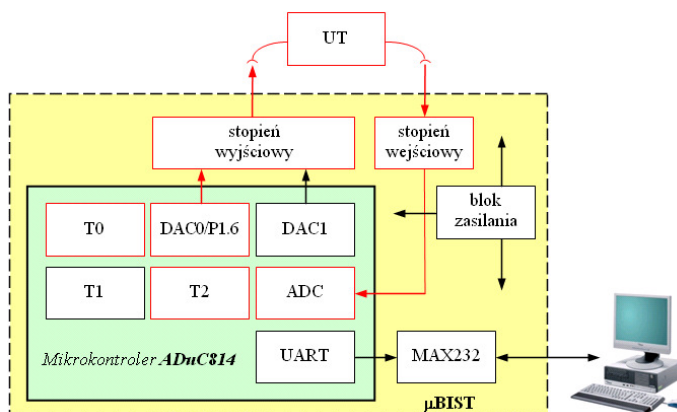
Dla filtru wyznaczono czas trwania impulsu pobudzającego, który wynosi  $t_w=500$   $\mu$ s. Droga badań symulacyjnych opisanych w punkcie 4.2.1 wyznaczono dla badanego filtru momenty pobrania próbek jego odpowiedzi  $t_k$ , gdzie  $k=1,2,3$ . Czasy te, a także odpowiadające im wartości próbek  $u(t_k)$  oraz kody przetwornika A/C dla nominalnego stanu UT przedstawiono w tab. 6.1. Zamieszczone wartości próbek  $u(t_k)$  opisują położenie punktu nominalnego  $P_n$  w przestrzeni pomiarowej. Współrzędne tego punktu wynoszą  $P_n=(2,329$  V,  $3,051$  V,  $1,482$  V).



Tab. 6.1. Zestawienie parametrów pomiarowych metody PSO.

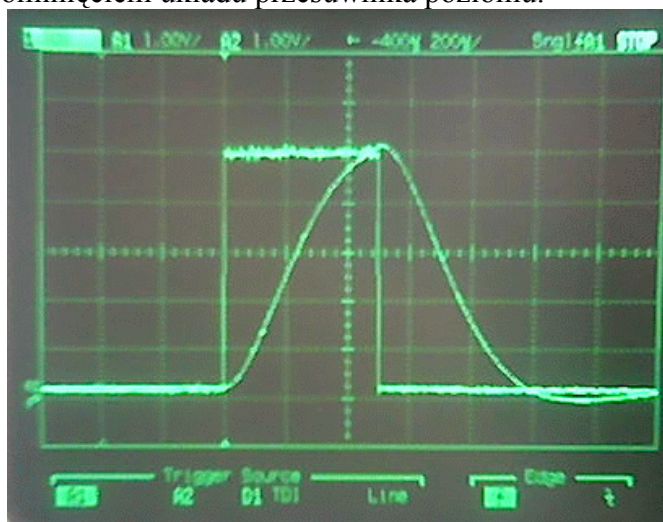
Parametr	Wartość	Wartość kodów przetwornika A/C
$t_1 / u(t_1)$	255 $\mu$ s / 2,329 V	1908
$t_2 / u(t_2)$	658 $\mu$ s / 3,051 V	2500
$t_3 / u(t_3)$	896 $\mu$ s / 1,482 V	1214

Schemat blokowy testera  $\mu$ BIST, w konfiguracji realizującej metodę diagnostyczną PSO, przedstawiono na rys. 6.8. Kolorem czerwonym oznaczono układy mikrokontrolera wykorzystywane w procedurze pomiarowej tej metody.



Rys. 6.8. Konfiguracja systemu dla metody próbkowania odpowiedzi UT w określonych momentach czasu.

Do generacji impulsu prostokątnego jako pobudzenia wykorzystano linie P1.6 mikrokontrolera będącą równocześnie wyjściowym wyprowadzeniem pierwszego przetwornika C/A oznaczonego DAC0. Impulsu ten jest wytwarzany w wyniku ustawienia linii P1.6 w stan wysoki na ściśle określony czas odmierzany przez licznik T0 pracujący z rozdzielczością ok. 1,4  $\mu$ s. Sygnał pobudzenia trafia do wejścia testowanego filtra Butterwortha przez stopień wyjściowy  $\mu$ BISTu z pominięciem układu przesuwnika poziomu.



Rys. 6.9. Oscylogram pobudzenia i odpowiedzi nieuszkodzonego UT.

Takie proste rozwiązanie umożliwia szybszą zmianę stanu linii w porównaniu z czasem ustalania napięcia wyjściowego przetwornika DAC0. Typowy czas ustalania przetwornika jest na poziomie kilkunastu mikrosekund [3]. Na rys. 6.9 przedstawiono oscylogram pobudzenia (impuls prostokątny) oraz odpowiedzi badanego filtra przy zachowaniu jego nominalnych parametrów. Przed rozpoczęciem badań dokonano pomiaru czasu trwania impulsu oscyloskopem, uzyskując wartość 499  $\mu$ s.

Sygnal odpowiedzi UT jest doprowadzony do analogowego stopnia wejściowego  $\mu$ BISTu. Zworki J100 i J101 kierują ten sygnał z wtórnika napięciowego (wzmacniacz U100 z rys. 6.3), z pominięciem układu przesuwnika poziomów (wzmacniacz U101), przez filtr antyaliasingowy do wejścia przetwornika ADC0. W tym przypadku przetwornik ADC0 skonfigurowany jest do pracy z zakresem napięć 0÷5 V, co umożliwia pomiar napięcia z dokładnością ok. 1 mV.

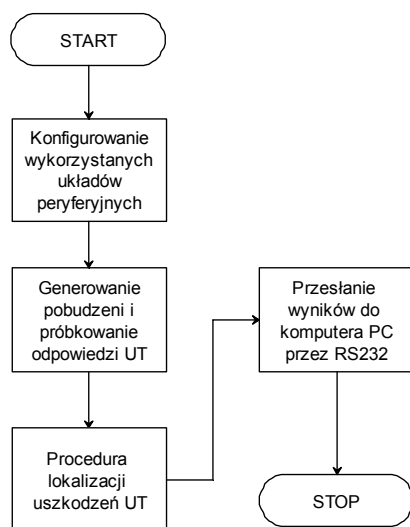
Ściśle określone momenty próbkowania sygnału odpowiedzi filtru (tab. 6.1) wyznaczone są przez licznik T2, który za pomocą przerwań wyzwała przetwornik ADC0. Dla przyjętej częstotliwości taktowania mikrokontrolera ADuC814 minimalny czas trwania cyklu pojedynczej konwersji danych wynosi [3]

$$T_{ADC} = \frac{T_{ADC}}{ADC_{CLK}} = \frac{16 \cdot T_{ADC}}{F_{CORE}} = \frac{T_{ADC}}{16 \cdot F_{OSC}} \approx 32,42 [\mu s]. \quad (6.1)$$

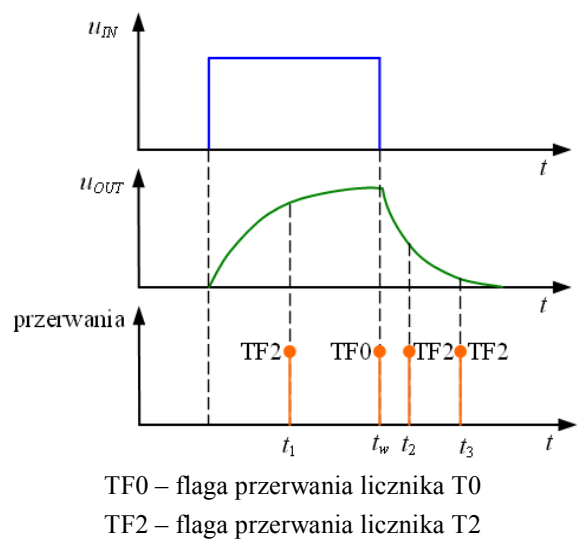
Czas ten umożliwia pobranie kilku próbek odpowiedzi UT w trakcie trwania pojedynczego impulsu pobudzającego. Wynika to z faktu, iż czas pobrania pojedynczej próbki  $T_{ADC}$  jest ponad 15-krotnie krótszy od czasu trwania impulsu pobudzenia  $t_w$

$$\frac{t_w}{T_{ADC}} \approx 15,42. \quad (6.2)$$

Algorytm pracy  $\mu$ BISTu przedstawiono na rys. 6.1b. Natomiast jego rozwinięcie w konfiguracji dla metody diagnostycznej PSO zamieszczono na rys 6.10a. Zależności czasowe i sekwencję przerwań TF0 i TF2 procedury pomiarowej tej metody przedstawiono na rys. 6.10b.



(a)



(b)

Rys. 6.10. Algorytm procedury testowania diagnostycznego UT (a) oraz zależności czasowe procedury pomiarowej (b).

W *procedurze konfiguracji* układu pomiarowego dokonywane jest ustawienie układów peryferyjnych mikrokontrolera wykorzystywanych przez metodę PSO. W pierwszym kroku ustawiane są parametry pracy licznika T2, który wyzwała w ściśle określonych momentach czasu przetwornik ADC0. Licznik ten pracuje w trybie autoładowania z rozdzielczością 16-bitów, a jego przepełnienie skutkuje pojawieniem się przerwania TF2. W procedurze obsługi tego przerwania zachodzi: sprzętowe wyzwolenie przetwornika ADC0 do pobrania i zachowania w pamięci RAM pojedynczej próbki  $u(t_k)$  sygnału wyjściowego UT oraz

załadowanie rejestrów licznika RCAP2L i RCAP2H do odczytania czasu pobrania kolejnej próbki sygnału wyjściowego  $u(t_k)$ .

W drugim kroku konfigurowany jest licznik T0 do sterowania stanem linii P1.6. Układ ten pracuje w trybie 1, a jego przepełnienie wywołuje przerwanie TF0. W procedurze obsługi tego przerwania następuje ustawienie linii P1.6 w stan niski.

W trakcie konfiguracji przetwornika ADC0 następuje załadowanie jego rejestrów ADCON1 oraz ADCON2 danymi ustalającymi: wartość napięcia referencyjnego, częstotliwości taktowania, a tym samym, szybkość przetwornika, wybór kanału konwersji oraz wyzwalanie konwersji przerwaniem TF2 licznika T2.

Przedostatnim etapem procedury konfiguracji jest ustawienie interfejsu UART/RS232 do pracy w trybie 1, przy taktowaniu przerwaniem TF1 metodą przepełnień licznika T1. Konfiguracja przerwań mikrokontrolera ADuC814 obejmuje zablokowanie przerwania od licznika T1 wykorzystywanego do taktowania interfejsu RS232, odblokowanie przerwania TF0 oraz TF2 liczników T0 i T2, a także globalne odblokowanie przerwań.

Po zakończeniu procedury konfiguracji układów peryferyjnych mikrokontrolera, której kod wynikowy wynosi 84 bajty, program przechodzi do kolejnego etapu procedury pomiarowej, czyli *generowania pobudzenia* oraz pobierania próbek odpowiedzi UT. Kod wykonawczy tego etapu procedury pomiarowej wynosi 578 bajtów i jest realizowany za pomocą sekwencji następujących przerwań i operacji (zależności czasowe przerwań widoczne są na rys. 6.10b):

- ustawienie rejestrów TL0 i TH0 licznika T0 dopełnieniem liczby 350 odzwierciedlającej czas  $t_w=500 \mu\text{s}$  trwania impulsu pobudzającego,
- ustawienie stanu wysokiego na linii P1.6,
- załadowanie do rejestrów licznika T2 RCAP2L i RCAP2H danych o wartości liczbowej odpowiadającej momentowi  $t_1$  pobrania pierwszej próbki odpowiedzi UT,
- oczekiwanie na przerwanie TF2. Procedura obsługi tego przerwania sprzętowo wyzwala pobranie przez przetwornik ADC0 próbki  $u(t_1)$ , powoduje przepisanie zawartości rejestrów licznika T2 (RCAP2L $\rightarrow$ TL2 i RCAP2H $\rightarrow$ TH2) oraz załadowanie do rejestrów tego licznika wartości liczbowej czasu  $t_2$  pobrania drugiej próbki odpowiedzi UT. Po zakończeniu konwersji zawartość rejestrów ADCDATAL i ADCDATAH przetwornika ADC0 zostaje zachowana w pamięci RAM, flaga TF2 zostaje wyzerowana, a procedura obsługi przerwania TF2 kończy się,
- oczekiwanie na przerwanie TF0. W procedurze obsługi tego przerwania ustawiany jest stan niski na linii P1.6, co kończy generację impulsu pobudzenia. Przed wyjściem z podprogramu obsługi przerwania wyłączony zostaje licznik T0 oraz zablokowane zostają jego przerwanie TF0,
- oczekiwanie na przerwanie TF2 w celu pobrania drugiej próbki  $u(t_2)$ . Nadejście flagi TF2 wyzwala przetwornik ADC0. Po zakończeniu konwersji zawartość rejestrów ADCDATAL i ADCDATAH przetwornika zostaje zachowana w pamięci mikrokontrolera, flaga TF2 zostaje wyzerowana. Do rejestrów licznika T2 RCAP2L i RCAP2H załadowana zostaje wartość liczbowa odpowiadającą momentowi  $t_3$  pobrania ostatniej próbki, co kończy procedurę obsługi przerwania TF2,
- oczekiwanie na ostatnie przerwanie TF2, w celu pobrania trzeciej próbki  $u(t_3)$ . Po zakończeniu konwersji A/C stan rejestrów ADCDATAL i ADCDATAH przetwornika ADC0 zostaje zachowany w pamięci RAM mikrokontrolera, a licznik T2 zostaje wyłączony.

Wyzerowanie flagi TF2 oraz zablokowanie tego przerwania są ostatnimi operacjami procedury pomiarowej.

Kolejnym etapem jest *procedura lokalizacji* uszkodzeń realizowana za pomocą punktowego klasyfikatora minimalno-odległościowego (o którym dalej) i polegająca na iteracyjnym „przeoglądaniu” kul modelujących rozproszone krzywe identyfikacyjne (węże identyfikacyjne).

Ostatnim etapem jest *przesłanie wyników* klasyfikatora do współpracującego z eksperymentalnym systemem wbudowanym komputera PC za pośrednictwem interfejsu RS232. Na ekranie tego komputera wyświetlany jest wynik procedury diagnostycznej.

## 6.2.2. Realizacja punktowego klasyfikatora minimalno-odległościowego uszkodzeń

Do zastosowań w eksperymentalnym modelu dwufunkcyjnego  $\mu$ BISTu wybrano punktowy klasyfikator minimalno-odległościowy, którego koncepcja i procedura klasyfikacji została omówiona w punktach 4.2.1 i 4.4.3 rozdziału 4-tego. Ogólnie biorąc procedura klasyfikacji polega na kolejnym sprawdzaniu czy punkt pomiarowy  $P_m=(u(t_1),u(t_2),u(t_3))$  znajduje się we wnętrzu  $l$ -tej kuli modelującej rozproszoną krzywą identyfikacyjną, a ściślej czy spełniona jest zależność (4.20)

$$(u(t_1) - u_{1i}^l)^2 + (u(t_2) - u_{2i}^l)^2 + (u(t_k) - u_{3i}^l)^2 \leq \delta^2, \quad (4.20)$$

gdzie  $\delta$  jest promieniem kuli determinującym szerokość węża identyfikacyjnego.

Fragment kodu źródłowego realizującego procedurę diagnostyczną przedstawiono na listingu 6.1. Uwidoczniona została na nim procedura przeszukiwania uszkodzenia elementu C1. W tym celu algorytm iteracyjnie przegląda 25 kul o promieniu  $\delta$  oznaczonym symbolem *delta*, rozmieszczonych w punktach interpolacyjnych krzywej identyfikacyjnej C1.

Listing 6.1. Fragment kodu źródłowy procedury lokalizacji uszkodzeń.

```

unsigned char Lokalizacja(void)
{
    unsigned char i, rezultat;
    unsigned long int tmp_u1, tmp_u2, tmp_u3;
    unsigned long int tmp, delta;

    ///////////C1//////////
    for (i=0; i<26; i++)
    {
        tmp_u1=pomiar[0]-kulaC1_u1[i];
        tmp_u2=pomiar[1]-kulaC1_u2[i];
        tmp_u3=pomiar[2]-kulaC1_u3[i];

        tmp_u1=tmp_u1*tmp_u1;
        tmp_u2=tmp_u2*tmp_u2;
        tmp_u3=tmp_u3*tmp_u3;
        tmp=tmp_u1+tmp_u2+tmp_u3;
        tmp=(unsigned long int) sqrt((float) tmp);

        if (delta>=tmp)
        {
            rezultat = 1;
        }
    }
}

```

Liczba kul, a tym samym punktów interpolacyjnych krzywej identyfikacyjnej tego elementu oraz ich rozmieszczenie, wyznaczone zostały w badaniach symulacyjnych na etapie przedtestowym. Współrzędne punktów interpolacyjnych zapisano w globalnych zmiennych tablicowych (wektorach) o nazwach *kulaC1\_u1*, *kulaC1\_u2* oraz *kulaC1\_u3*. Wektory te stanowią słownik uszkodzeń elementu C1. Całkowity rozmiar słownika uszkodzeń wynosi w tym przypadku 750 bajtów.

Odległości pomiędzy punktem pomiarowym  $P_m$  oraz środkami kolejnych kul są obliczane i przechowywane w zmiennej *tmp*. W przypadku, gdy odległość ta dla  $l$ -tej kuli jest mniejsza

od wartości zmiennej  $\delta$ , co świadczy o zawieraniu się punktu  $P_m$  w tej kuli, algorytm zapisuje w globalnej zmiennej *rezultat* wartość 1, którą przyjęto jako indeks uszkodzenia elementu C1.

Spełnienie warunku  $\delta < tmp$  dla wszystkich  $l$  kul modelujących wąż identyfikacyjny elementu C1 oznacza, iż punkt  $P_m$  nie zawiera się w żadnej z nich. W tym przypadku rozpoczęte zostaje przeszukiwanie kul pozostałych elementów UT, które przebiega podobnie jak dla elementu C1. Przy każdorazowym wykryciu punktu  $P_m$  w jednej z kul pozostałych elementów, powiększana (inkrementowana) jest wartość zmiennej *rezultat* o kolejne potęgi liczby 10 ( $10^1$  dla C2 oraz  $10^2$  dla R1-R2).

Listing 6.2. Kod źródłowy procedury formowania informacji o uszkodzonych elementach.

```

if (rezultat==0)
{
  WyslijRs("Wszystkie elementy są uszkodzone.");
  return 0;
}
if (rezultat==111)
{
  WyslijRs("Wszystkie elementy są uszkodzone.");
  return 0;
}
if (rezultat>101)
{
  WyslijRs("Uszkodzenie elementów C2 oraz R1-R2.");
  return 0;
}
if (rezultat>100)
{
  WyslijRs("Uszkodzenie elementów C1 oraz R1-R2.");
  return 0;
}
if (rezultat==100)
{
  WyslijRs("Uszkodzenie elementów R1-R2.");
  return 0;
}
if (rezultat>10)
{
  WyslijRs("Uszkodzenie elementów C1 oraz C2.");
  return 0;
}
if (rezultat==10)
{
  WyslijRs("Uszkodzenie elementu C2.");
  return 0;
}
if (rezultat==1)
{
  WyslijRs("Uszkodzenie elementu C1.");
  return 0;
}

```

Wskazanie elementu uszkodzonego lub grupy elementów UT jest realizowane za pomocą kodu źródłowego pokazanego na listingu 6.2. Nośnikiem informacji o uszkodzeniu jest wartość zmiennej *rezultat*. Formowanie finalnej informacji o uszkodzeniach zajmuje 48 bajtów pamięci programu i polega na sprawdzeniu szeregu warunków, w którym tylko jeden może być spełniony. Dla uproszczenia procedury sprawdzanie wartości zmiennej *rezultat* rozpoczynane jest od największych wartości. Uszkodzenie pojedynczego elementu UT występuje dla kodów tej zmiennej wynoszących odpowiednio 100 (R1-R2), 10 (C2) i 1 (C1). Jednoczesne uszkodzenia dwóch elementów występuje w przypadku kodów 110 (R1-R2 i C2), 101 (R1-R2 i C1) i 11 (C2 i C1).

Rezultat lokalizacji uszkodzeń wysyłany jest za pośrednictwem interfejsu RS232 do komputera PC przy wykorzystaniu procedury *WyslijRs*. Następnie procedura diagnostyczna PSO kończy działanie. W tym przypadku nie jest uruchamiany główny algorytm pracy systemu wbudowanego, ponieważ układ – a tym samym system – jest niesprawny.

Na potrzeby uproszczenia obliczeń oraz zmniejszenia zajętości pamięci w procedurze lokalizacji uszkodzeń zastosowano zmienne typu całkowitego bez znaku *unsigned long int*. Zmienne te operują na kodach przetwornika A/C, które są liczbami całkowitymi. Odległość punktu  $P_m$  względem środków kul jest konwertowana z liczby zmiennoprzecinkowej do najbliższej jej wartości liczby całkowitej przez operację rzutowania. Zmienne wykorzystywane w klasyfikatorze uszkodzeń zajmują 22 bajty pamięci RAM.

Zrealizowany punktowy klasyfikator minimalno-odległościowy umożliwia wykrywanie i lokalizację pojedynczych i podwójnych uszkodzeń parametrycznych, które najczęściej

występują w praktyce. Obszar pamięci konieczny do jego realizacji wynosi 1807 bajtów, a średni czas klasyfikacji jest na poziomie 230 ms. Właściwości te są wystarczające do zastosowań praktycznych zastosowań klasyfikatora.

### 6.2.3. Zakres i wyniki badań weryfikacyjnych metody diagnostycznej PSO

W ramach badań weryfikacyjnych właściwości diagnostycznych metody PSO przedstawione zostaną następujące wyniki:

- rezultaty pomiarów trzech próbek napięcia  $u(t_1)$ ,  $u(t_2)$ ,  $u(t_3)$  sygnału odpowiedzi UT w funkcji zmian wartości elementów,
- wykresy błędów względnych  $\delta u(t_k)$  próbek odpowiedzi UT,
- wykres krzywych identyfikacyjnych w przestrzeni 3D uzyskanych na podstawie wyników badań symulacyjnych i doświadczalnych.

Tab. 6.2. Wartości próbek odpowiedzi UT  $u(t_1)$ ,  $u(t_2)$ ,  $u(t_3)$  w funkcji zmian wartości elementu C1.

C1 [nF]	$u(t_1)$ [V]	$u(t_2)$ [V]	$u(t_3)$ [V]	$u(t_1)$ [V]	$u(t_2)$ [V]	$u(t_3)$ [V]	$\delta u(t_1)$ [%]	$\delta u(t_2)$ [%]	$\delta u(t_3)$ [%]
	badania symulacyjne			badania doświadczalne					
2,20	3,463	-0,082	1,151	3,459	0,000	1,150	0,1	100,0	0,1
2,55	3,791	-0,058	1,465	3,761	0,000	1,444	0,8	100,0	1,5
2,96	4,096	0,155	1,675	4,081	0,130	1,666	0,4	16,0	0,6
3,44	4,339	0,462	1,695	4,330	0,433	1,692	0,2	6,3	0,2
3,99	4,501	0,756	1,577	4,475	0,732	1,568	0,6	3,2	0,6
4,62	4,575	0,985	1,412	4,571	0,966	1,391	0,1	1,9	1,5
5,36	4,567	1,157	1,251	4,554	1,156	1,247	0,3	0,1	0,3
6,22	4,490	1,312	1,101	4,479	1,305	1,106	0,2	0,6	-0,5
7,22	4,357	1,488	0,962	4,334	1,496	0,940	0,5	-0,5	2,3
8,38	4,183	1,702	0,845	4,184	1,688	0,825	0,0	0,8	2,4
9,72	3,983	1,951	0,774	3,980	1,939	0,783	0,1	0,6	-1,1
11,28	3,769	2,217	0,770	3,766	2,213	0,772	0,1	0,2	-0,3
13,08	3,548	2,474	0,842	3,556	2,484	0,832	-0,2	-0,4	1,1
15,18	3,331	2,702	0,982	3,336	2,701	0,995	-0,1	0,0	-1,4
17,61	3,120	2,884	1,171	3,102	2,885	1,176	0,6	0,0	-0,5
20,42	2,921	3,012	1,384	2,924	3,004	1,393	-0,1	0,2	-0,7
<b>22,00</b>	<b>2,828</b>	<b>3,048</b>	<b>1,490</b>	<b>2,821</b>	<b>3,040</b>	<b>1,485</b>	<b>0,3</b>	<b>0,3</b>	<b>0,4</b>
23,70	2,736	3,084	1,597	2,728	3,076	1,601	0,3	0,3	-0,3
27,49	2,565	3,105	1,791	2,583	3,096	1,787	-0,7	0,3	0,2
31,89	2,410	3,081	1,952	2,415	3,077	1,960	-0,2	0,1	-0,4
37,00	2,270	3,021	2,075	2,266	3,025	2,063	0,1	-0,1	0,6
42,93	2,144	2,934	2,158	2,133	2,934	2,171	0,5	0,0	-0,6
49,80	2,032	2,828	2,203	2,049	2,850	2,207	-0,9	-0,8	-0,2
57,78	1,932	2,711	2,216	1,946	2,712	2,214	-0,7	0,0	0,1
67,03	1,844	2,589	2,203	1,836	2,583	2,218	0,4	0,2	-0,7
77,77	1,767	2,467	2,170	1,788	2,476	2,171	-1,2	-0,4	-0,1
90,22	1,699	2,347	2,122	1,699	2,358	2,119	0,0	-0,5	0,2
104,67	1,640	2,233	2,064	1,657	2,258	2,088	-1,0	-1,1	-1,1
121,44	1,588	2,126	2,001	1,598	2,147	1,998	-0,6	-1,0	0,2
140,89	1,543	2,027	1,936	1,553	2,042	1,946	-0,6	-0,8	-0,5
163,45	1,504	1,936	1,872	1,518	1,962	1,882	-0,9	-1,4	-0,5
189,63	1,469	1,854	1,809	1,481	1,874	1,833	-0,8	-1,1	-1,3
220,00	1,440	1,780	1,749	1,464	1,785	1,775	-1,7	-0,3	-1,4

W tab. 6.2 przedstawiono uzyskane symulacyjnie i zmierzone doświadczalnie wartości trzech próbek napięcia odpowiedzi UT  $u(t_1)$ ,  $u(t_2)$ ,  $u(t_3)$  dla różnych wartości elementu C1. Zamieszczono także wartości błędów pomiarów doświadczalnych względem wyników symulacyjnych, które można traktować jako rzeczywiste lub bardzo zbliżone do rzeczywistych.

Wytuszczonym wierszem oznaczono w tabeli wartości próbek sygnału odpowiedzi UT odpowiadające nominalnej wartości elementu C1.

Wartości elementów zmieniano w zakresie od 0,1÷10-krotnej wartości nominalnej, chociaż dla celów praktycznych interesujący jest zakres węższy  $\pm 50\%$  lub nawet  $\pm 25\%$  wartości nominalnej. W tych zakresach odchylenia próbek od wartości nominalnej wynoszą odpowiednio: dla 50%  $\Delta u(t_1)=1,53$  V,  $\Delta u(t_2)=0,85$  V,  $\Delta u(t_3)=1,25$  V, dla 25%  $\Delta u(t_1)=0,56$  V,  $\Delta u(t_2)=0,28$  V,  $\Delta u(t_3)=0,66$  V. Wobec tego przy rozdzielczości przetwornika A/C ADC0 w zrealizowanym  $\mu$ BISTcie wynoszącej ok. 1 mV wrażliwość metody jest wystarczająca do praktycznego wykorzystania.

Tab. 6.3. Wartości próbek odpowiedzi UT dla przypadku ekwiwalentnych uszkodzeń elementów R1 i R2.

R1,R2 [k $\Omega$ ]	$u(t_1)$ [V]	$u(t_2)$ [V]	$u(t_3)$ [V]	$u(t_1)$ [V]	$u(t_2)$ [V]	$u(t_3)$ [V]	$\delta u(t_1)$ [%]	$\delta u(t_2)$ [%]	$\delta u(t_3)$ [%]
	badania symulacyjne			badania doświadczalne					
1,00	3,575	1,811	1,283	3,565	1,790	1,258	0,3	1,1	2,0
1,16	3,579	1,825	1,279	3,563	1,826	1,266	0,4	-0,1	1,0
1,35	3,583	1,845	1,275	3,557	1,826	1,275	0,7	1,0	0,0
1,56	3,587	1,874	1,269	3,565	1,853	1,243	0,6	1,1	2,1
1,81	3,590	1,912	1,261	3,581	1,913	1,251	0,2	-0,1	0,8
2,10	3,588	1,962	1,251	3,587	1,946	1,248	0,0	0,8	0,2
2,44	3,580	2,023	1,237	3,561	2,021	1,216	0,5	0,1	1,7
2,83	3,561	2,096	1,222	3,545	2,088	1,212	0,5	0,4	0,8
3,28	3,530	2,182	1,205	3,532	2,172	1,213	-0,1	0,4	-0,6
3,81	3,484	2,279	1,190	3,475	2,258	1,185	0,3	0,9	0,5
4,42	3,420	2,387	1,182	3,404	2,373	1,180	0,5	0,6	0,2
5,13	3,340	2,505	1,186	3,342	2,494	1,176	-0,1	0,4	0,8
5,95	3,245	2,631	1,208	3,251	2,643	1,205	-0,2	-0,5	0,3
6,90	3,136	2,760	1,254	3,132	2,762	1,237	0,1	-0,1	1,3
8,00	3,017	2,887	1,328	3,029	2,880	1,337	-0,4	0,2	-0,7
9,28	2,891	3,003	1,430	2,886	2,993	1,423	0,2	0,3	0,5
<b>10,00</b>	<b>2,826</b>	<b>3,052</b>	<b>1,494</b>	<b>2,827</b>	<b>3,054</b>	<b>1,483</b>	<b>0,0</b>	<b>-0,1</b>	<b>0,8</b>
10,77	2,762	3,101	1,558	2,763	3,112	1,550	0,0	-0,4	0,5
12,50	2,632	3,174	1,704	2,643	3,193	1,691	-0,4	-0,6	0,7
14,50	2,505	3,218	1,856	2,512	3,211	1,845	-0,3	0,2	0,6
16,82	2,382	3,230	2,005	2,389	3,229	2,025	-0,3	0,0	-1,0
19,51	2,266	3,210	2,139	2,276	3,208	2,141	-0,5	0,1	-0,1
22,64	2,157	3,161	2,250	2,153	3,157	2,246	0,2	0,1	0,2
26,26	2,056	3,087	2,333	2,053	3,106	2,351	0,2	-0,6	-0,8
30,47	1,964	2,993	2,386	1,980	2,987	2,395	-0,8	0,2	-0,4
35,35	1,880	2,885	2,409	1,905	2,906	2,403	-1,4	-0,7	0,3
41,01	1,804	2,767	2,405	1,810	2,783	2,407	-0,4	-0,6	-0,1
47,58	1,736	2,645	2,378	1,738	2,655	2,382	-0,1	-0,4	-0,2
55,20	1,675	2,522	2,333	1,682	2,547	2,360	-0,4	-1,0	-1,2
64,04	1,621	2,401	2,274	1,636	2,416	2,298	-0,9	-0,6	-1,0
74,30	1,574	2,285	2,206	1,585	2,283	2,222	-0,7	0,1	-0,7
86,20	1,532	2,176	2,133	1,556	2,180	2,162	-1,6	-0,2	-1,3
100,00	1,495	2,074	2,057	1,498	2,091	2,068	-0,2	-0,8	-0,5

W przypadku elementu C2 analogiczna tabela A.1 została zamieszczona w *Dodatku A*. Ma ona podobny charakter, z tą różnicą, iż zmiany wartości tego elementu powodują mniejsze odchyłki próbek, które wynoszą: dla 50%  $\Delta u(t_1)=0,48$  V,  $\Delta u(t_2)=0,72$  V,  $\Delta u(t_3)=0,28$  V, dla 25%  $\Delta u(t_1)=0,22$  V,  $\Delta u(t_2)=0,41$  V,  $\Delta u(t_3)=0,16$  V. Jak widać, wrażliwość metody PSO w przypadku elementu C2 jest mniejsza niż dla elementu C1, choć wystarczająca do zastosowań praktycznych.

W tab. 6.3 przedstawiono analogiczne dane dla przypadku elementów R1 i R2. Należy wyjaśnić, iż odstrojenia tych elementów od wartości nominalnej dają identyczne wyniki,

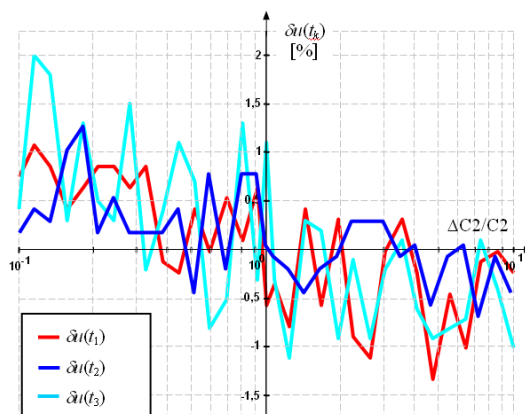
a krzywe identyfikacyjne pokrywają się (rys. 4.7). Wobec tego elementy te tworzą zbiór uszkodzeń ekwiwalentnych, nierozróżnialnych między sobą.

W tym przypadku dla 50% odchyłek elementów R1 i R2 od wartości nominalnej odchyłki próbek wynoszą  $\Delta u(t_1)=0,81$  V,  $\Delta u(t_2)=0,76$  V,  $\Delta u(t_3)=0,71$  V, natomiast dla odchyłek 25%  $\Delta u(t_1)=0,41$  V,  $\Delta u(t_2)=0,37$  V,  $\Delta u(t_3)=0,42$  V.

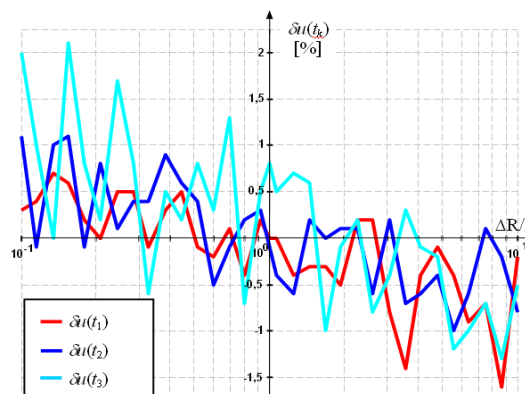
Z porównania danych tabel 6.2, 6.3 oraz A.1 (z Dodatku A) wynika, iż wrażliwość metoda PSO na wykrywaniu uszkodzeń poszczególnych elementów jest zróżnicowana. Największa wrażliwość występuje w przypadku wykrywania uszkodzeń elementu C1, pośrednia w przypadku uszkodzeń ekwiwalentnych elementów R1-R2, a najmniejsza dla uszkodzeń elementu C2.

Na rys. 6.11 i 6.12 oraz 6.13 przedstawiono wykresy wartości błędów pomiarów doświadczalnych względem wyników symulacyjnych w funkcji zmian wartości poszczególnych elementów.

Z porównania rys. 6.11 dla elementu C2 oraz 6.12 dla elementów R1-R2 widać, że błędy pomiarów mają podobny charakter. Najmniejsze błędy występują w przypadku pomiaru drugiej próbki  $u(t_2)$ , natomiast największe w przypadku próbki trzeciej  $u(t_3)$ . Wynika to z mniejszej wrażliwości i zakresu zmian napięcia trzeciej próbki  $u(t_3)$ . Maksymalny błąd pomiaru dla pierwszych dwóch próbek  $u(t_1)$ ,  $u(t_2)$  nie przekracza 1,5%, natomiast dla próbki trzeciej  $u(t_3)$  wynosi ok. 2%.



Rys. 6.11. Błędy względne czasów trwania impulsów  $\delta u(t_k)$  w funkcji zmian elementów C2.

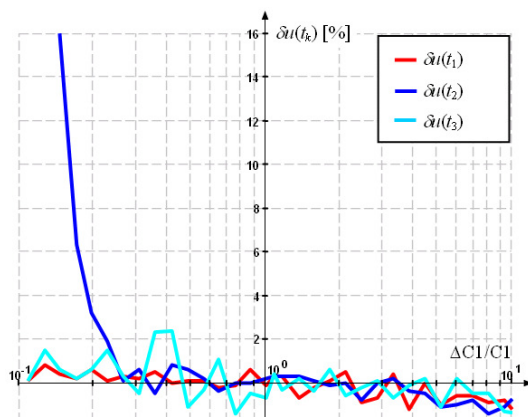


Rys. 6.12. Błędy względne czasów trwania impulsów  $\delta u(t_k)$  w funkcji zmian elementów R1 i R2.

W przypadku elementu C2 w badanym zakresie 0,1÷10-krotnej wartości nominalnej występuje błąd grubo wynikający z ujemnych wartości drugiej próbki  $u(t_1)$ , których nie jest mierzalna zastosowanym przetwornikiem unipolarnym ADC0. Jednakże występuje on poza

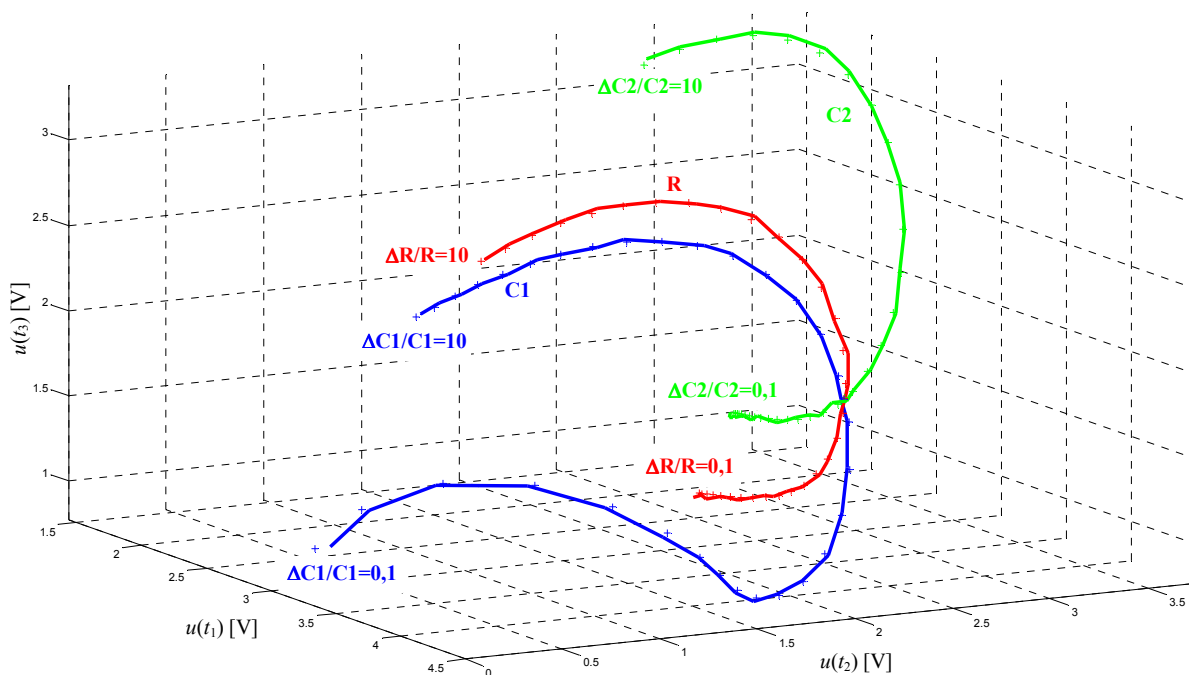


stosowanych w praktyce 50% lub 25% zakresów badań błędów parametrycznych. Zatem nie obniża to walorów aplikacyjnych metody PSO.



Rys. 6.13. Błędy względne czasów trwania impulsów  $\delta u(t_k)$  w funkcji zmian elementów C1.

Na rys. 6.14 przedstawiono wykres rodziny krzywych identyfikacyjnych uzyskanych w badaniach symulacyjnych oraz wyniki pomiarów doświadczalnych, które oznaczone są krzyżykami w kolorach odpowiadających im krzywym. Na wykresie oznaczono także graniczne odchyłki wartości elementów UT. Punkty pomiarowe w większości położone są na krzywych identyfikacyjnych lub w ich bardzo bliskim sąsiedztwie, co wskazuje na niewielkie wartości błędów pomiarowych  $\delta u(u_k)$ .



Rys. 6.14. Rodzina krzywych identyfikacyjnych uzyskanych na podstawie badań symulacyjnych oraz wyniki pomiarów.

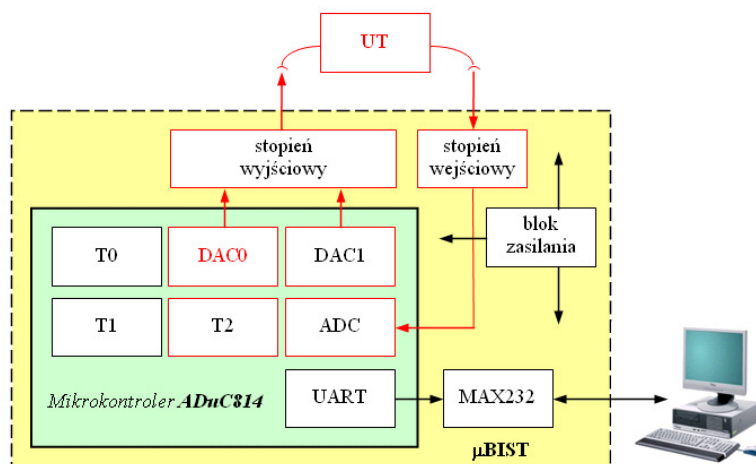
Konkludując należy podkreślić, iż badania eksperymentalne metody testowania diagnostycznego PSO, zaimplementowanej w fizycznie zrealizowanym  $\mu$ BISTcie wykazały zgodność wyników eksperymentalnych z symulacyjnymi, z niedokładnością akceptowalną w praktyce pomiarowej. Metoda ta może być zaimplementowana w  $\mu$ BISTcie dwufunkcyjnym stosowanym w praktyce do autodiagnostyki analogowych układów w systemach wbudowanych.

### 6.3. Implementacja i badania metody testowania funkcjonalnego sygnałami CS

Pomimo, iż w rozdziale 5, na podstawie wyników badań symulacyjnych za najlepszy do zastosowań został uznany unipolarny  $T_i$ -parametrowy sygnał CS, opracowany  $\mu$ BIST został przystosowany do zaimplementowania i eksperymentalnych badań różnych typów  $T_i$ -parametrowych i  $\alpha_i$ -parametrowych sygnałów CS, aby lepiej poznać ich praktyczną użyteczność w testowaniu różnych obiektów.

#### 6.3.1. Konfiguracja systemu eksperymentalnego i algorytm procedury testującej sygnałami CS

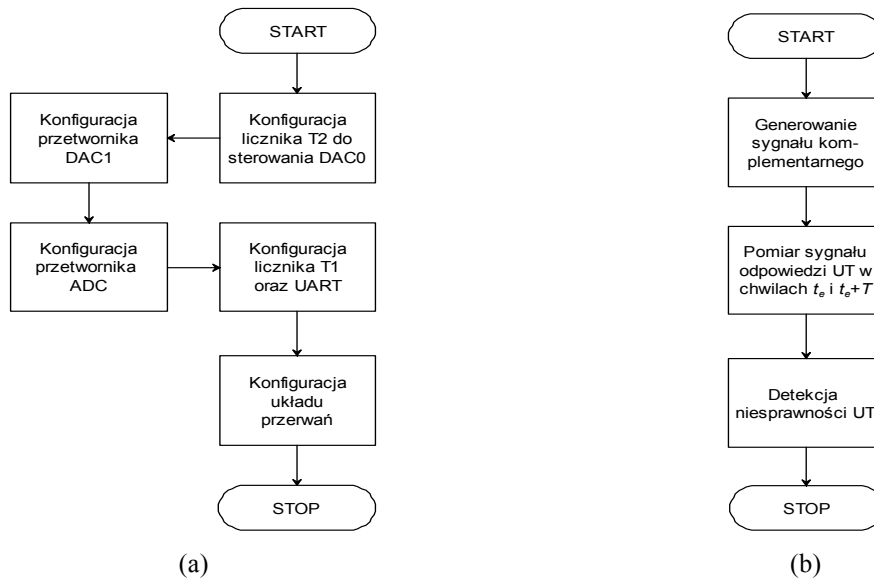
Schemat blokowy eksperymentalnego systemu wbudowanego w konfiguracji do weryfikacji doświadczalnej metody sygnałów CS przedstawiono na rys. 6.13. Do generowania tych sygnałów wykorzystano oba przetworniki DAC0 i DAC1. Wytwarzane przebiegi pobudzenia trafiają poprzez analogowy stopień wyjściowy  $\mu$ BISTu na wejście UT. Czasy trwania kolejnych impulsów sygnałów CS są odmierzane przez licznik T2 z dokładnością ok. 1  $\mu$ s. Licznik ten aktywuje także procedurę pobierania 2 próbek odpowiedzi UT przez przetwornik A/C z chwilą zakończenia ostatniego impulsu sygnału.



Rys. 6.15. Konfiguracja zasobów mikrokontrolera dla metody sygnałów komplementarnych.

Algorytm pracy  $\mu$ BISTu z testowaniem funkcjonalnym sygnałami CS jest dwuetapowy. Składa się z pomocniczej procedury inicjalizacyjnej oraz zasadniczej pomiarowo-testującej. Algorytmy obu procedur przedstawiono na rys. 6.16.

W pierwszym kroku procedury inicjalizacyjnej zostaje skonfigurowany licznik T2 do pracy w trybie autoładowania. W trybie tym następuje sprzętowe przepisanie zawartości rejestrów licznika TL2 i TH2 do rejestrów RCAP2L i RCAP2H w chwili przepełnienia tego licznika. W przypadku sygnałów  $\alpha_i$ -parametrowych do rejestrów TL2, TH2 oraz RCAP2L i RCAP2H wpisywane są wartości gwarantujące przepełnienie licznika dokładnie z wymaganym czasem pierwszego oraz kolejnych impulsów  $T$ . Natomiast dla sygnałów  $T_i$ -parametrowych do rejestrów TL2 i TH2 wpisywane są wartości gwarantujące przepełnienie licznika w czasie trwania pierwszego impulsu  $T_0$ , a do RCAP2L i RCAP2H wartości powodujące przepełnienie licznika dokładnie w czasie trwania kolejnego impulsu sygnału  $T_1$ .



Rys. 6.16. Algorytm procedury inicjalizacyjnej testera  $\mu$ BIST (a) oraz procedury pomiarowo-testującej (b).

W kolejnym kroku konfigurowane są przetworniki DAC0 i DAC1 do pracy z rozdzielczością 12-bitów przy zakresie napięć wyjściowych  $0 \div 2,5$  V. Parametry te pozwalają na wytwarzanie impulsów o poziomach z dokładnością do ok. 0,6 mV. Na potrzeby generowania sygnałów bipolarnych do rejestrów przetwornika DAC1 DAC1L i DAC1H wpisywana jest liczba 1638 powodująca ustawienie na jego wyjściu napięcia stałego 1 V. O tę wartość poziom sygnału z przetwornika DAC0 będzie przesuwany w dół w układzie przesuwnika poziomu zastosowanego w analogowym stopniu wyjściowym  $\mu$ BISTu.

W przypadku bipolarnych sygnałów  $T_i$ -parametrycznych do rejestrów przetwornika DAC0 DAC0L i DAC0H wpisywana jest wartość 3277 powodująca ustawienie na jego wyjściu napięcia stałego 2 V dla impulsów o dodatniej polaryzacji i poziomie 1 V. Dla sygnałów o ujemnej polaryzacji i poziomie -1 V wyjście przetwornika DAC0 jest zerowane bitem CLR0.

Dla unipolarnych sygnałów  $T_i$ -parametrycznych do rejestrów DAC0L i DAC0H wpisywana jest wartość 1638 dla poziomu 1V. Natomiast zerowanie sygnału przebiega analogicznie jak dla sygnału bipolarnego przy wykorzystaniu bitu CLR0.

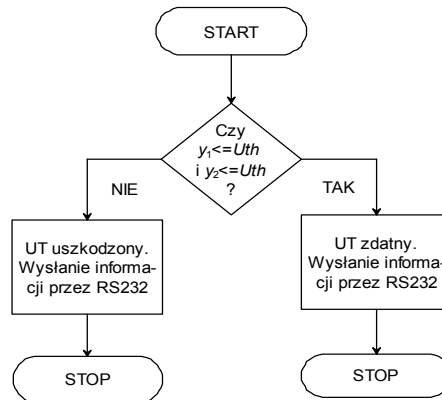
W przypadku sygnałów  $\alpha_i$ -parametrycznych do rejestrów DAC0L i DAC0H wpisywane są kolejne wartości generujące napięcia stałe o poziomach kolejnych impulsów sygnału z uwzględnieniem składowej stałej dla sygnałów unipolarnych lub przesuwania poziomu w dół dla sygnałów bipolarnych.

W dalszej części procedury inicjalizacji konfigurowane są: przetwornik ADC do pracy z kanałem ADC0 przy rozdzielczości 12-bitów i zakresie napięć  $0 \div 2,5$  V (dokładność pomiaru napięcia ok. 0,7 mV), licznik T1 do taktowania interfejsu UART, układ UART oraz układ przerwań z licznika T2. Po skonfigurowaniu przetwornik A/C podlega następnie wbudowanej procedurze kalibracji wzmocnienia i offsetu.

Po zakończeniu etapu inicjalizacji, którego kod wynikowy ma rozmiar 76 bajtów,  $\mu$ BIST przechodzi do realizacji zasadniczej procedury pomiarowo-testującej (rys. 6.14b), w której jest generowany sygnał  $\alpha_i$ -parametryczny lub  $T_i$ -parametryczny dopasowany do położenia biegunów transmitancji UT oraz pobierane są dwie próbki jego odpowiedzi. Pierwsza próbka  $y_1 = y(t_e)$  zostaje pobrana dokładnie w chwili zakończenia ostatniego impulsu sygnału komplementarnego  $t_e$ , a druga po chwili  $T$   $y_2 = y(t_e + T)$  dla sygnału  $\alpha_i$ -parametrycznego lub  $T_0$   $y_2 = y(t_e + T_0)$  dla sygnału  $T_i$ -parametrycznego. Druga próbka jest pobierana w celu potwier-

dzenia, czy sygnał odpowiedzi UT wyzerowany w końcowej chwili  $t_e$  pozostaje nadal na tym poziomie.

Pobrane próbki  $y_1$  i  $y_2$  są wykorzystywane jako parametry wejściowe w procedurze detekcji niesprawności UT pokazanej na rys. 6.17. Polega ona na sprawdzeniu warunku, czy pobrane próbki mieszczą się w przedziale nieczułości napięciowej  $U_{th}$ . Spełnienie tego warunku świadczy o zdatności UT. W przypadku, gdy wartość jednej z próbek wykracza poza przedział  $U_{th}$ , UT jest kwalifikowany jako niesprawny.



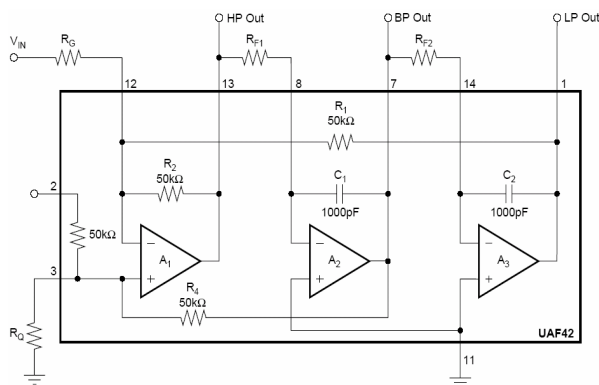
Rys. 6.17. Algorytm detekcji niesprawności UT w zintegrowanym  $\mu$ BISTcie dwufunkcyjnym.

Na zakończenie detekcji niesprawności informacja o zdatności UT zostaje przesłana przez interfejs RS232 w formie komunikatu do użytkownika systemu, po czym procedura testowania funkcjonalnego kończy działanie. Po wykryciu niesprawności, w celu lokalizacji uszkodzenia, zostaje aktywowana procedura testowania diagnostycznego omówiona już metodą PSO. W przypadku braku niesprawności UT uruchomiony zostaje roboczy algorytm realizujący zadania systemu wbudowanego, związane z jego podstawowym przeznaczeniem.

### 6.3.2. Fizyczna realizacja i badania wstępne filtrów Butterwortha II i IV rzędu

#### Fizyczna realizacja filtrów

Jak już wspomniano w rozdziale 5-tym, do badań eksperymentalnych wykorzystano konfiguracje sekcji bikwadratowych, które pozwalają niezależnie modyfikować dobroć oraz pulsację charakterystyczną. Zastosowanie do badań filtrów w konfiguracji Sallen-Key'a



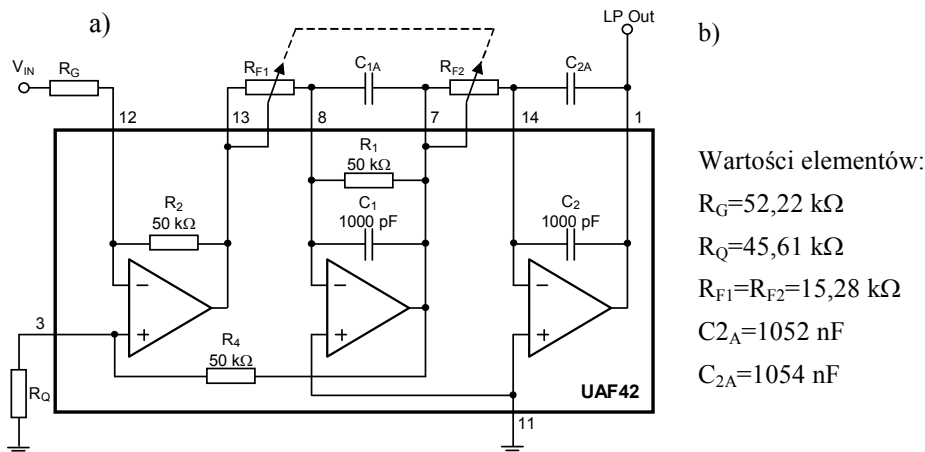
(b)

(a)

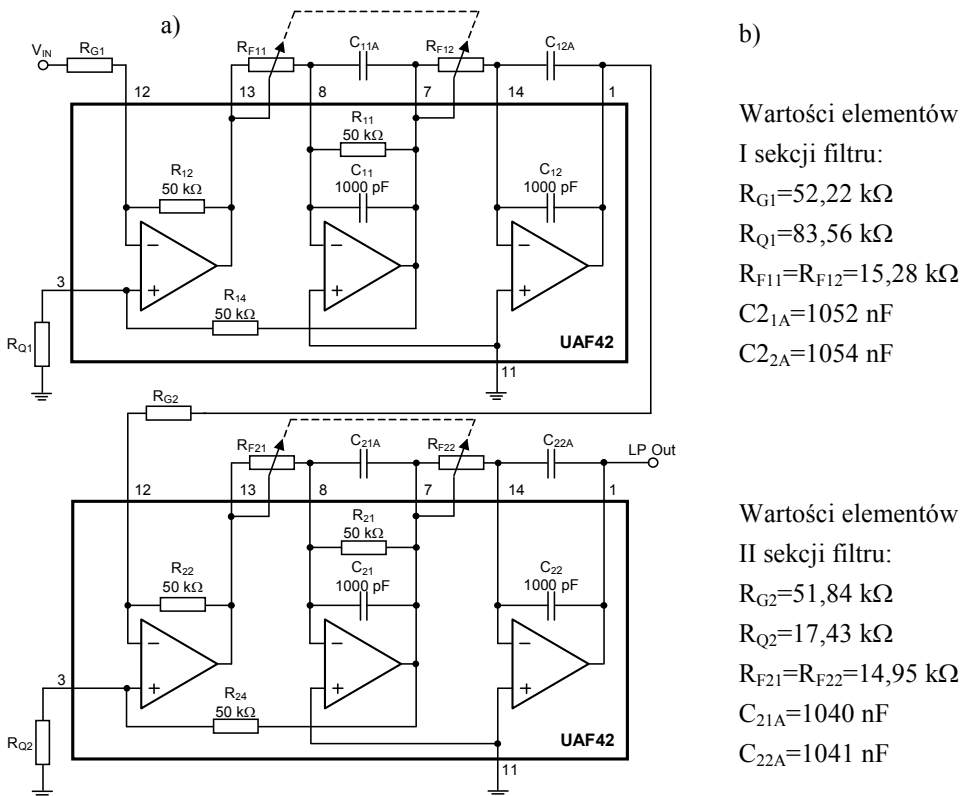
Rys. 6.18. Schemat aplikacyjny układu UAF42 (a) oraz zdjęcie w obudowie PDIP-14 (b).

uniemożliwia weryfikację doświadczalną badań symulacyjnych, ponieważ zmiana wartości dowolnego pasywnego elementu filtra wpływa zarówno na jego dobroć jak też pulsację charakterystyczną.

Do układowej realizacji sekcji bikwadratowych zastosowano uniwersalne scalone filtry aktywne UAF42 firmy Burr-Brown [19-20]. Układy te zawierają w swej strukturze pojedynczą sekcję bikwadratową i umożliwiające realizację filtra dolno-, pasmowo- i górnoprzepustowego II rzędu (rys. 6.18).



Rys. 6.19. Układ UAF42 jako odwracający filtr dolnoprzepustowy Butterwortha II rzędu (a) oraz wartości elementów zewnętrznych (b).



Rys. 6.20. Filtr dolnoprzepustowy Butterwortha IV rzędu zrealizowany na układach UAF42 (a) oraz wartości elementów zewnętrznych (b).

W układzie UAF42 sygnał doprowadzany jest na wejście filtra poprzez rezystor  $R_G$ , natomiast sygnały wyjściowe dostępne są na wyprowadzeniach: 13 dla filtra górnoprzepustowego, 7 dla filtra pasmowoprzepustowego oraz 1 dla filtra dolnoprzepustowego.

Parametry filtra determinują wartości zewnętrznych rezystorów:  $R_G$ ,  $R_Q$ ,  $R_{F1}$ ,  $R_{F2}$  oraz wewnętrznych wbudowanych kondensatorów  $C_1$  i  $C_2$  o pojemności 1 nF, przy czym:

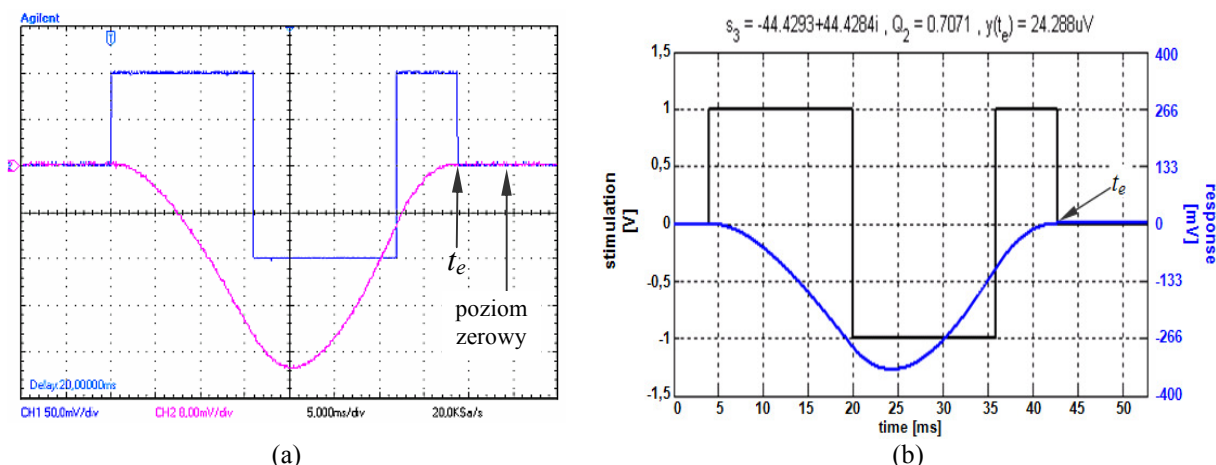
- wartość rezystora  $R_G$  wyznacza wzmocnieniu filtra,
- wartość rezystora  $R_Q$  decyduje o dobroci filtra,
- wartości elementów  $R_{F1}$ ,  $R_{F2}$  oraz wbudowanych w układ kondensatorów  $C_1$  i  $C_2$  determinują pulsację charakterystyczną filtra.

Schemat aplikacyjny układu UAF42 realizującego dolnoprzepustowy filtr Butterwortha II rzędu, o parametrach z tab. 5.1, przedstawiono na rys. 6.19. Wartości elementów filtra zostały dobrane dla uzyskania częstotliwości odcięcia  $f_c=10$  Hz, przy wykorzystaniu wzorów obliczeniowych zamieszczonych w notach aplikacyjnych producenta [19-20].

Filtr IV rzędu zrealizowano jako kaskadowe połączenie dwóch układów UAF42. Sygnał na wyjściu filtra IV rzędu jest zgodny w fazie sygnałem na jego wejściu, ponieważ filtr w tej konfiguracji składa się z dwóch sekcji odwracających. Schemat i wartości elementów filtra IV rzędu przedstawiono na rys. 6.20.

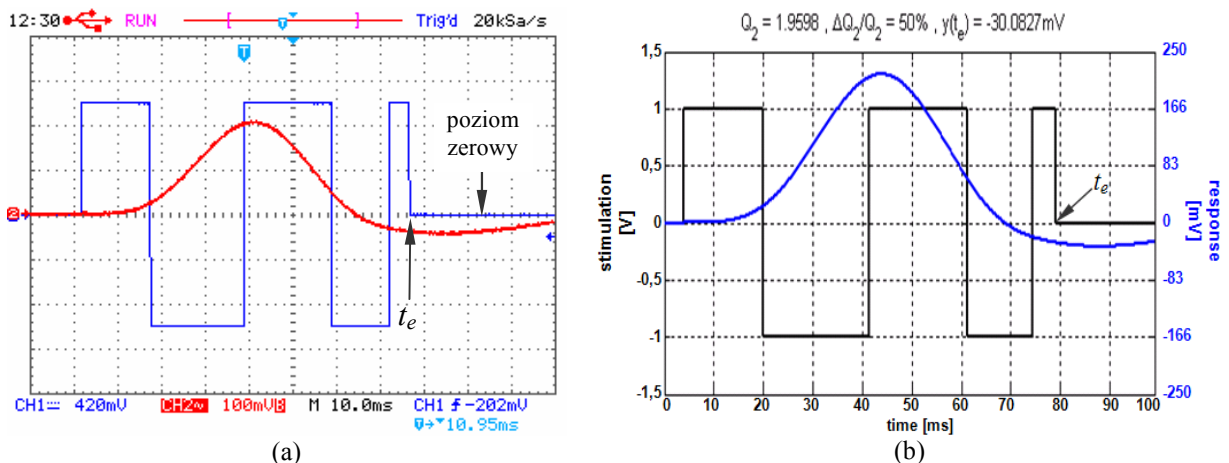
### Badania wstępne filtrów

W celu kontroli poprawności zaprojektowanych filtrów porównano oscylogramy otrzymane z badań symulacyjnych oraz pomierzone dla zmontowanych układów rzeczywistych. Na rys. 6.21 przedstawiono oscylogramy pobudzenia i odpowiedzi zdatnego filtra II rzędu w konfiguracji nieodwracającej, pobudzanego dopasowanym sygnałem  $T_i$ -parametrowym dla układu zrealizowanego fizycznie (rys. 6.21a) oraz układu zasymulowanego w środowisku Matlab (rys. 6.21b). Na rys. 6.21a niebieskimi liniami wykreślono pobudzenie, a różowymi odpowiedź UT. Natomiast na rys. 6.21b niebieskimi liniami wykreślono odpowiedź UT, a czarnymi pobudzenie UT. Na obu oscylogramach widoczne jest zerowanie się odpowiedzi filtra tuż przed chwilą  $t_e$  zakończenia pobudzenia oraz po czasie  $t_e$ .



Rys. 6.21. Oscylogramy pobudzenia i odpowiedzi nieuszkodzonego filtra II rzędu dla układu rzeczywistego (a) oraz zasymulowanego (b).

Na rys. 6.22 przedstawiono oscylogramy pobudzenia i odpowiedzi nieodwracającego filtra IV rzędu pobudzonego dopasowanym sygnałem  $T_i$ -parametrowym. W filtrze tym zasymulowano uszkodzenie, które spowodowało zwiększenie dobroci drugiej sekcji o 50% w stosunku do wartości nominalnej ( $\Delta Q_2/Q_2 = 50\%$ ).



Rys. 6.22. Oscylogramy pobudzenia i odpowiedzi uszkodzonego filtra IV rzędu dla układu rzeczywistego (a) oraz zasymulowanego (b).

Na rys. 6.22a przedstawiono oscylogram dla zmontowanego układu rzeczywistego, a na rys. 6.22b oscylogram otrzymany z badań symulacyjnych. Zmiana dobroci  $Q_2$  drugiej sekcji filtra wywołała odstrojenie odpowiedzi filtra  $y(t_e)$ , które wynosi ok. -30 mV. Odpowiedź po czasie  $t_e$  nie pozostaje na poziomie zerowym, lecz powoli powraca do tego poziomu.

Jak widać zamieszczone oscylogramy układów rzeczywistych (rys. 6.21-22) potwierdzają poprawność fizycznej realizacji generatora przebiegów CS oraz układów filtrów II i IV rzędu. Były to wstępne badania jakościowe. Seria weryfikacyjnych badań ilościowych zostanie przedstawiona w następnym punkcie.

### 6.3.3. Zakres i wyniki badań weryfikacyjnych

W ramach weryfikacji metod CS przeprowadzono następujące badania na przykładzie dolnoprzepustowych filtrów Butterwortha II i IV rzędu zrealizowanych na układach UAF42:

- Wpływ zmiany dobroci  $Q$  i pulsacji charakterystycznej  $\omega_n$  na odpowiedź  $y(t_e)$  filtra II rzędu przy pobudzeniu bipolarnymi sygnałami CS,
- Wpływ zmiany dobroci  $Q$  i pulsacji charakterystycznej  $\omega_n$  na odpowiedź  $y(t_e)$  filtra II rzędu przy pobudzeniu unipolarnymi sygnałami CS,
- Odpowiedź filtra IV rzędu w funkcji zmian dobroci  $Q_1$  i  $Q_2$  oraz pulsacji charakterystycznych  $\omega_{n1}$  i  $\omega_{n2}$  obu jego sekcji przy pobudzeniu unipolarnymi sygnałami CS.

Aby eksperymentalnie zweryfikować w układzie rzeczywistym wyniki badań symulacyjnych, do detekcji niesprawności przyjęto przedział nieczułości napięciowej  $U_{th} = \pm 3$  mV, analogicznie jak w badaniach symulacyjnych.

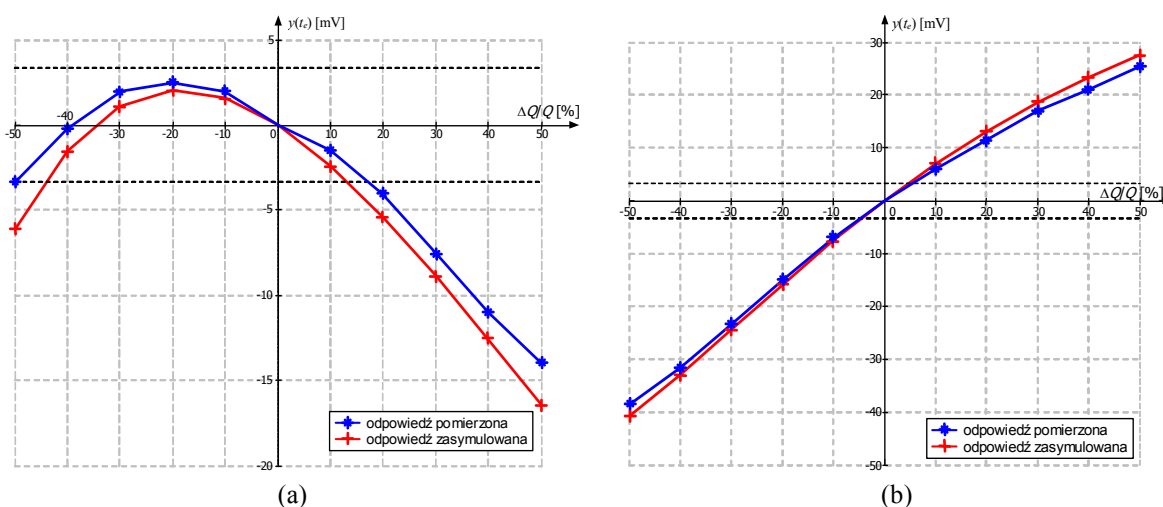
#### A. Wpływ zmiany dobroci $Q$ i pulsacji charakterystycznej $\omega_n$ na odpowiedź $y(t_e)$ filtra II rzędu przy pobudzeniu bipolarnymi sygnałami CS

Badanie wpływu zmiany dobroci i pulsacji charakterystycznej na odpowiedź filtra przeprowadzono na przykładzie dolnoprzepustowego, **odwracającego** filtra Butterwortha (rys. 6.16). Odpowiedzi tego układu otrzymane w badaniach symulacyjnych  $y_{sym}$  oraz z pomiarów  $y_{pom}$  zestawiono w tab. 6.4.

Tab. 6.4. Wyniki pomiarów rzeczywistej i symulacyjnej odpowiedzi filtru II rzędu w funkcji zmian dobroci przy pobudzeniu bipolarnymi sygnałami CS.

Sygnał $\Delta Q/Q$ [%]	$\alpha_i$ -parametrowy			$T_i$ -parametrowy		
	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_v$ [mV]	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_v$ [mV]
-50	-3,00	-6,15	3,15	-38,00	-40,78	2,78
-40	0,00	-1,55	1,55	-31,00	-33,08	2,08
-30	2,00	1,12	0,88	-23,50	-24,50	1,00
-20	2,50	2,06	0,44	-15,00	-15,86	0,86
-10	2,00	1,57	0,43	-7,00	-7,62	0,62
0	0,00	-0,01	0,01	0,00	0,00	0,00
10	-1,50	-2,42	0,92	6,00	6,90	-0,90
20	-4,00	-5,43	1,43	11,50	13,07	-1,57
30	-7,50	-8,86	1,36	17,00	18,55	-1,55
40	-11,00	-12,58	1,58	21,00	23,39	-2,39
50	-14,00	-16,47	2,47	25,50	27,65	-2,15

Wykresy odpowiedzi filtru  $y(t_e)=f(\Delta Q/Q)$  jako funkcji zmian dobroci dla obu typów bipolarnych sygnałów CS przedstawione zostały na rys. 6.23. Jak widać krzywe eksperymentalne i symulacyjne (pokazane także na rys. 5.7) mają zbliżony przebieg, korzystny, liniowy dla sygnałów  $T_i$ -parametrowych oraz niekorzystny, nieliniowy, z lokalnym maksimum dla  $\Delta Q/Q \approx -20\%$ , które wyklucza praktyczne zastosowanie  $\alpha_i$ -parametrowy sygnału CS do testowania zmian dobroci.

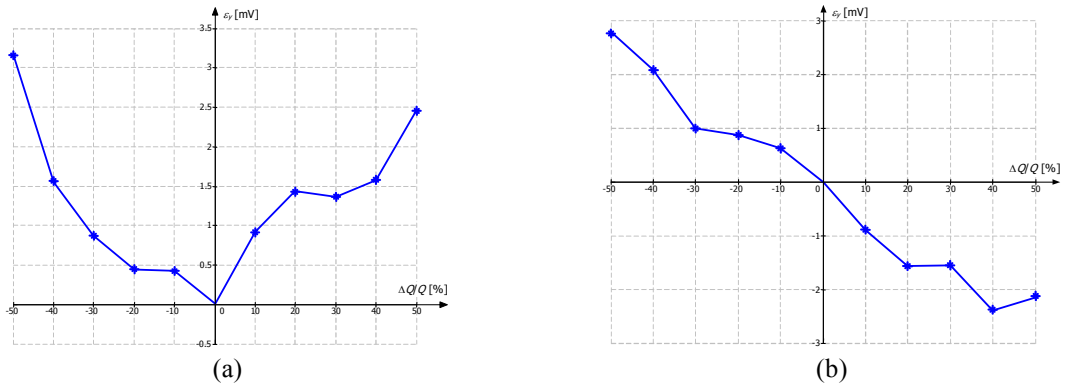


Rys. 6.23. Wykres odpowiedzi pomierzonej i zasymulowanej filtru II rzędu w funkcji zmian dobroci przy pobudzeniu bipolarnym sygnałem  $\alpha_i$ -parametrowym (a) i  $T_i$ -parametrowym (b).

Krzywe eksperymentalne i symulacyjne przy zbliżonym charakterze wykazują różnice ilościowe nieznaczne, przy małych odchyleniach do  $\Delta Q/Q = \pm 20\%$  i zwiększające się w miarę zwiększania odchylenia. Wyraźnie widoczne jest odchylenie się krzywych eksperymentalnych i symulacyjnych od siebie ze wzrostem odstrojenia  $\Delta Q/Q$ . Odchylenia te ilościowo ilustrują błędy bezwzględne, których wykresy pokazano na rys. 6.24.

Błąd dla sygnału  $\alpha_i$ -parametrowego jest dodatni w całym zakresie zmian  $\Delta Q/Q$ , a jego przebieg jest nieliniowy. Przebieg błędu dla sygnału  $T_i$ -parametrowego ma charakter zbliżony do liniowego. Rozrzuty wobec prostej aproksymującej przebieg błędu są niewielkie, co jest korzystne, ponieważ daje możliwość kalibracji i korekty tego błędu obniżając go kilkukrotnie.



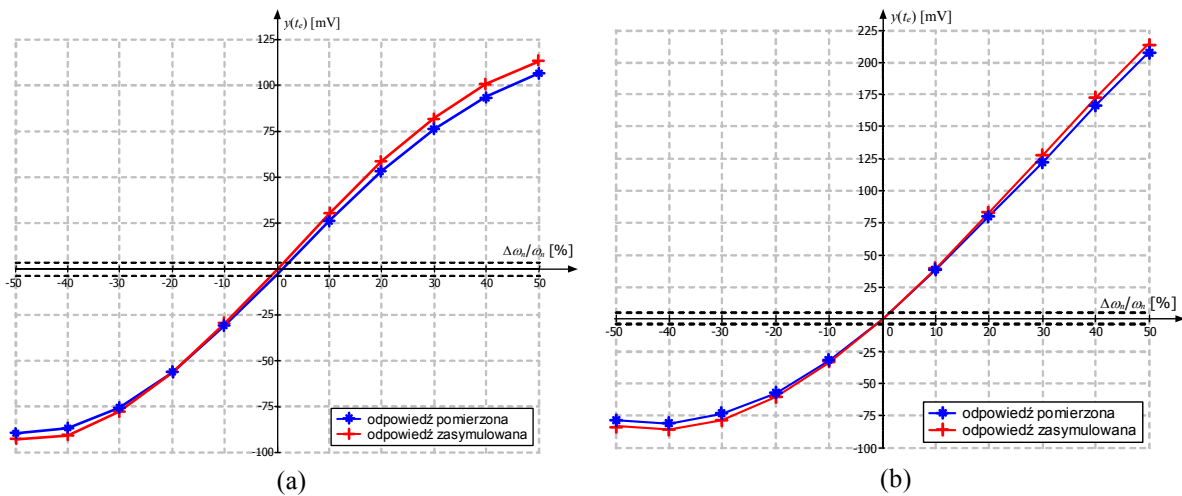


Rys. 6.24. Błąd bezwzględny pomiarów odpowiedzi filtru II rzędu w funkcji zmian dobroci przy pobudzeniu bipolarnym sygnałem  $\alpha_i$ -parametrowym (a) i  $T_i$ -parametrowym (b).

W badaniach wpływu odstrojenia pulsacji charakterystycznej na odpowiedź filtru otrzymane wyniki symulacyjne i pomiarowe dla obu typów sygnałów CS zestawiono w tab. 6.5, a przebiegi krzywych pokazano na rys. 6.23.

Tab. 6.5. Wyniki pomiarów odpowiedzi rzeczywistej i symulowanej filtru II rzędu w funkcji zmian pulsacji charakterystycznej przy pobudzeniu sygnałami bipolarnymi.

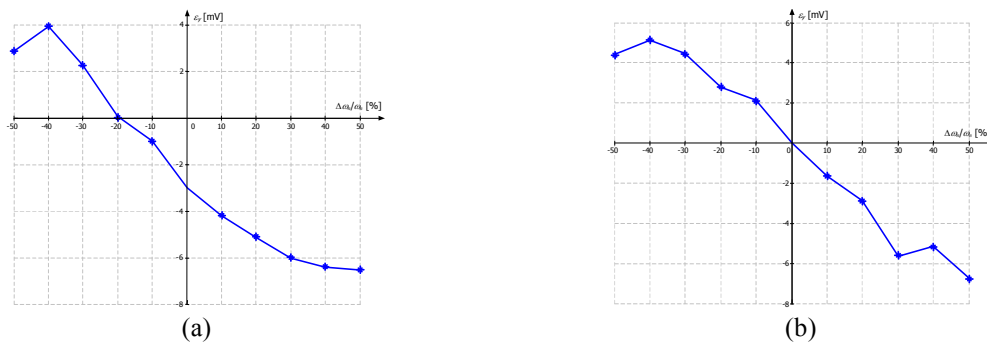
Sygnał $\Delta\omega_n/\omega_n$ [%]	$\alpha_i$ -parametrowy			$T_i$ -parametrowym		
	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_v$ [mV]	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_v$ [mV]
-50,00	-90,00	-92,85	2,85	-79,00	-83,41	4,41
-40,00	-87,00	-90,90	3,90	-81,00	-86,10	5,10
-30,00	-76,00	-78,28	2,28	-74,00	-78,47	4,47
-20,00	-57,00	-57,07	0,07	-58,00	-60,79	2,79
-10,00	-31,00	-30,00	-1,00	-32,00	-34,12	2,12
0,00	-3,00	0,00	-3,00	0,00	-0,01	0,01
10,00	26,00	30,18	-4,18	38,00	39,64	-1,64
20,00	53,00	58,14	-5,14	80,00	82,85	-2,85
30,00	76,00	82,00	-6,00	122,00	127,63	-5,63
40,00	94,00	100,40	-6,40	167,00	172,15	-5,15
50,00	106,00	112,53	-6,53	208,00	214,75	-6,75



Rys. 6.25. Wykres odpowiedzi pomierzonej i zasymulowanej filtru w funkcji zmian pulsacji charakterystycznej przy pobudzeniu bipolarnym sygnałem  $\alpha_i$ -parametrowym (a) i  $T_i$ -parametrowym (b).

W tym przypadku, krzywe eksperymentalne i symulacyjne mają również podobny przebieg, przy małych odchyleniach  $\Delta\omega_n/\omega_n$  liniowy również dla sygnału  $\alpha_i$ -parametrowego.

W odróżnieniu od nieliniowego przebiegu krzywej  $y(t_e)=f(\Delta Q/Q)$  liniowy charakter krzywej  $y(t_e)=f(\Delta\omega_n/\omega_n)$  nie wyklucza zastosowania sygnału  $\alpha_i$ -parametrowego do testowania odchyleń pulsacji charakterystycznej.



Rys. 6.26. Wykres błędów bezwzględnych pomiarów odpowiedzi filtru II rzędu w funkcji zmian pulsacji charakterystycznej przy pobudzeniu bipolarnym sygnałem  $\alpha_i$ -parametrowym (a) i  $T_i$ -parametrowym (b).

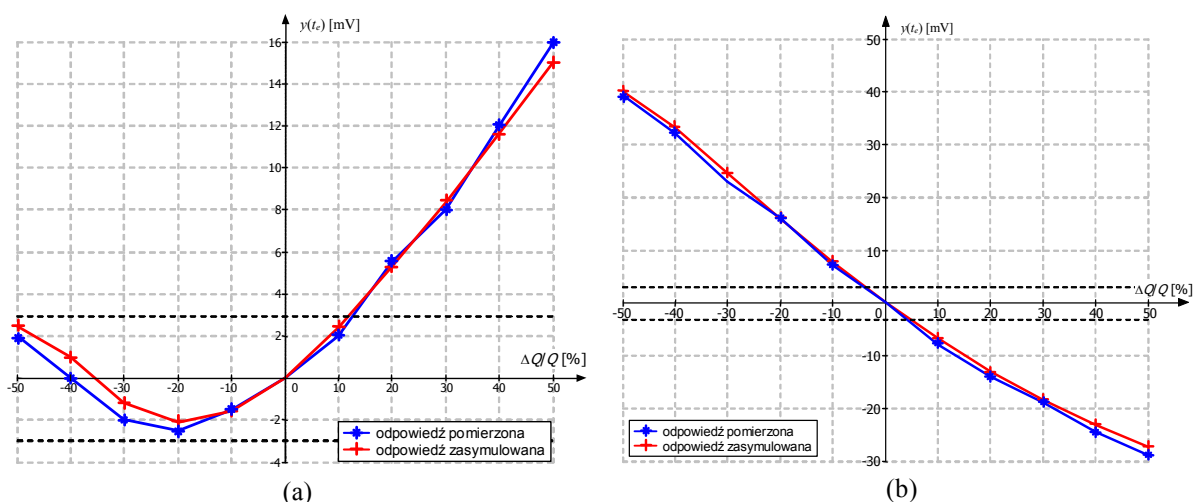
Wykresy błędów danych pomiarowych w odniesieniu do danych symulacyjnych (uznawanych jako nominalne) pokazano na rys. 6.26. W tym przypadku wartości błędów są bez mała dwukrotnie większe niż w pomiarach odchyleń dobroci. Można to częściowo wytłumaczyć mniejszą precyzją fizycznej nastawy pulsacji charakterystycznej niż w przypadku nastawy dobroci. Nastawa pulsacji była realizowana dwoma potencjometrami z utrudnionym zachowaniem odpowiednich relacji wzajemnych.

W tym przypadku istnieje także możliwość liniowej aproksymacji przebiegu krzywej błędów oraz wprowadzania poprawek zmniejszających błąd pomiaru, zwłaszcza dla sygnału  $T_i$ -parametrowego.

## B. Wpływ zmiany dobroci $Q$ i pulsacji charakterystycznej $\omega_n$ na odpowiedź filtru II rzędu w chwili $t_e$ przy pobudzeniu unipolarnymi sygnałami CS

Celem kolejnej serii badań było porównanie właściwości unipolarnych sygnałów CS z sygnałami bipolarnymi.

W tym przypadku badania wpływu zmiany dobroci i pulsacji charakterystycznej na odpowiedź filtru przeprowadzono na przykładzie dolnoprzepustowego, **niedwracającego** filtru Butterwortha, w celu zapewnienia dodatniej polaryzacji sygnału wyjściowego.

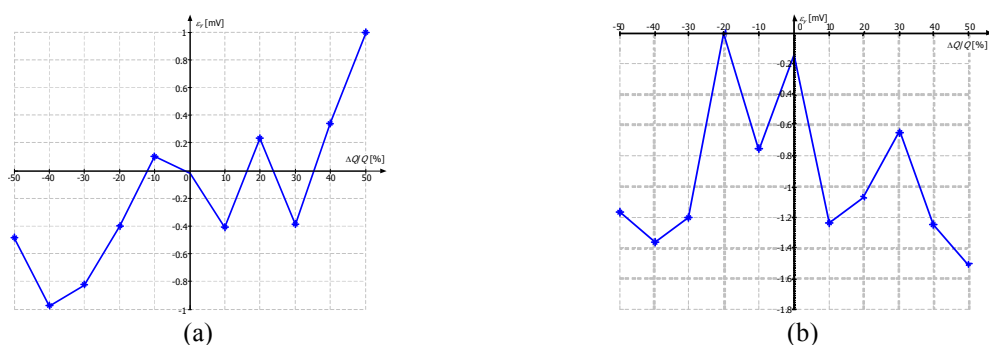


Rys. 6.27. Wykres odpowiedzi pomierzonej i zasymulowanej filtru II rzędu w funkcji zmian dobroci przy pobudzeniu unipolarnym sygnałem  $\alpha_i$ -parametrowym (a) i  $T_i$ -parametrowym (b).

Tabela B.1 wyników badan została przeniesiona do *Dodatku B*, natomiast wykresy eksperymentalnych i symulacyjnych krzywych  $y(t_e)=f(\Delta Q/Q)$ , dla obu typów unipolarnych sygnałów CS, pokazano na rys. 6.27.

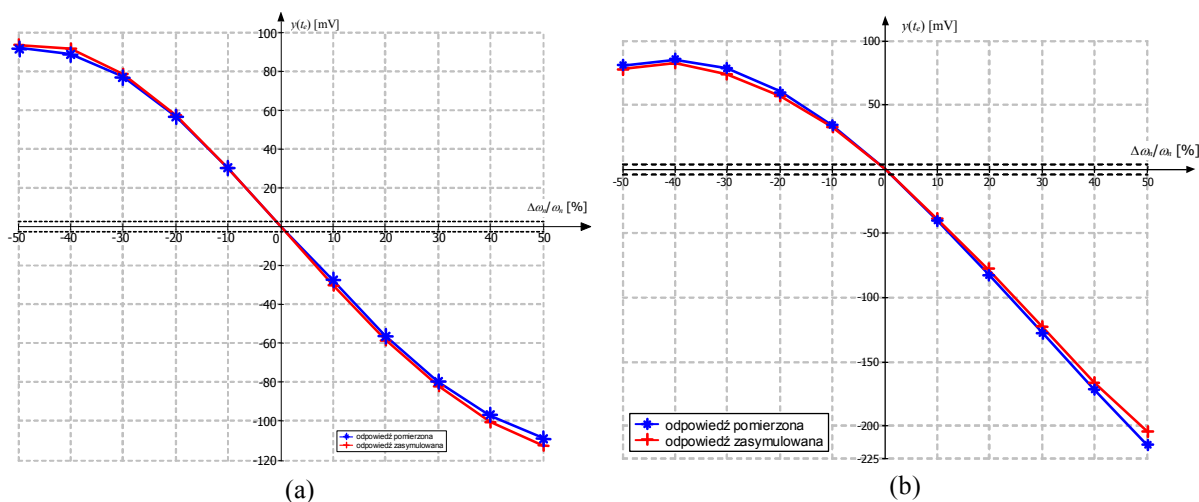
Jak widać na wykresach krzywe są odwrócone ze względu na nieodwracający tryb badanego filtru Butterwortha. Z pominięciem znaku, krzywe pod względem kształtu i wartości są identyczne jak w przypadku bipolarnych sygnałów  $\alpha_i$ -parametrowych i  $T_i$ -parametrowych.

Wykresy błędów odpowiedzi pomiarowych w odniesieniu do symulacyjnych zostały pokazane na rys. 6.28. Błędy dla obu sygnałów mają rozrzuty przypadkowe, bez widocznej regularności umożliwiającej wprowadzanie poprawki. Dla obu sygnałów wartości błędów są ponad dwukrotnie mniejsze niż w przypadku sygnałów bipolarnych. Prawdopodobną przyczyną tego jest fakt, że sygnał unipolarny nie podlega operacji przesuwania poziomu, jak w przypadku sygnałów bipolarnych, stąd nie ma składowej błędów przesuwnika poziomu.



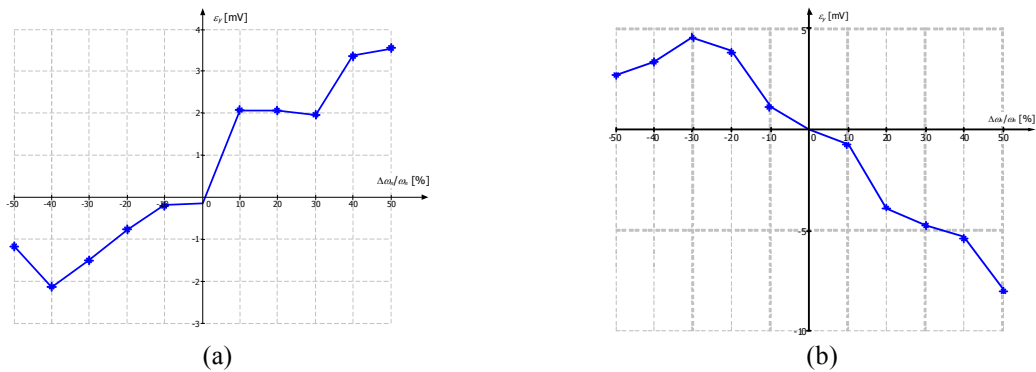
Rys. 6.28. Wykresy błędów pomiaru odpowiedzi filtru II rzędu w funkcji zmian dobroci przy pobudzeniu unipolarnym sygnałem  $\alpha_i$ -parametrowym (a) i  $T_i$ -parametrowym (b).

Dane wyników badań wpływu zmian pulsacji charakterystycznej na odpowiedź filtru II rzędu pobudzanego sygnałami unipolarnymi zestawiono w tabeli B.2 umieszczonej w *Dodatku B*, a wykresy krzywych  $y(t_e)=f(\Delta\omega_n/\omega_n)$  pokazano na rys. 6.29.



Rys. 6.29. Wykres odpowiedzi pomierzonej i zasymulowanej filtru II rzędu w funkcji zmian pulsacji charakterystycznej przy pobudzeniu unipolarnym sygnałem  $\alpha_i$ -parametrowym (a) i  $T_i$ -parametrowym (b).

Analogicznie jak w przypadku badań  $Q$ , krzywe są odwrócone, a ich kształt i wartości z pominięciem znaku są identyczne jak dla bipolarnych sygnałów  $\alpha_i$ -parametrowych i  $T_i$ -parametrowych.



Rys. 6.30. Wykresy błędów pomiarów odpowiedzi filtru II rzędu w funkcji zmian pulsacji charakterystycznej przy pobudzeniu unipolarnym sygnałem  $\alpha_i$ -parametrowym (a) i  $T_i$ -parametrowym (b).

Wykresy błędów zostały pokazane na rys. 6.30. Wartości błędów są porównywalne z błędami pomiarowymi odstrojeń  $\Delta\omega_n/\omega_n$  dla sygnałów bipolarnych. Podobnie jak dla sygnałów bipolarnych błędy pomiarów odstrojeń  $\Delta\omega_n/\omega_n$  są większe niż dla  $\Delta Q/Q$ .

Biorąc pod uwagę, że:

- krzywe  $y(t_e)=f(\Delta Q/Q)$  i  $y(t_e)=f(\Delta\omega_n/\omega_n)$ , z pominięciem znaku, są identyczne pod względem kształtu i wartości dla sygnałów unipolarnych i bipolarnych,
- błędy pomiarowe odchyłeń  $\Delta Q/Q$  są dla sygnałów unipolarnych ponad dwukrotnie mniejsze, natomiast błędy pomiarowe odchyłeń  $\Delta\omega_n/\omega_n$  są porównywalne z bipolarnymi,
- generacja sygnałów unipolarnych środkami mikrokontrolera jest łatwiejsza technicznie i nie jest wymagane stosowanie przesuwника poziomów za pomocą układu zewnętrznego w stosunku do mikrokontrolera,

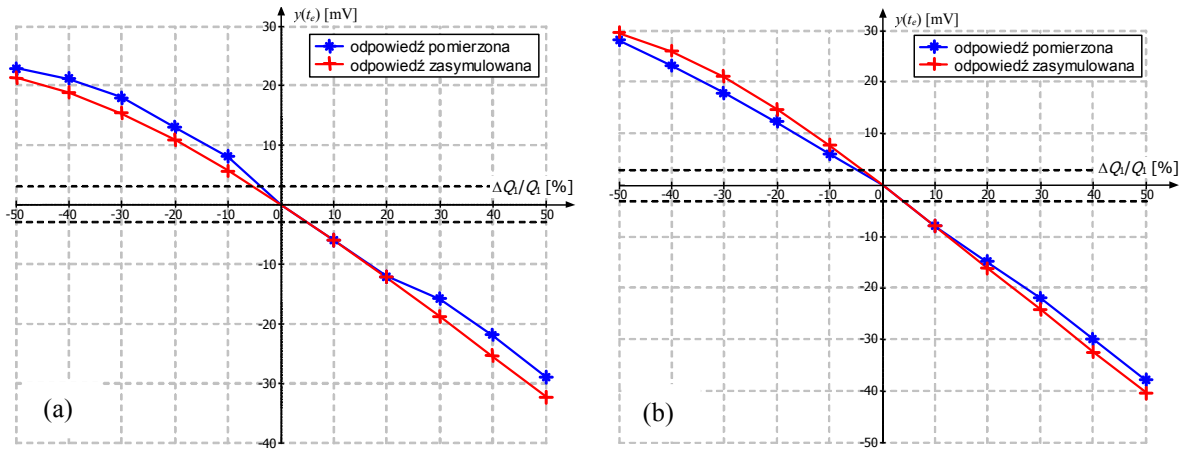
można wnioskować, iż unipolarne sygnały CS są bardziej korzystne do zastosowań w  $\mu$ BISTach niż bipolarne, a najbardziej korzystny jest unipolarny sygnał  $T_i$ -parametrowy.

### C. Odpowiedź filtru IV rzędu w funkcji zmian dobroci $Q_1$ i $Q_2$ oraz pulsacji charakterystycznych $\omega_{n1}$ i $\omega_{n2}$ obu jego sekcji przy pobudzeniu unipolarnymi sygnałami CS

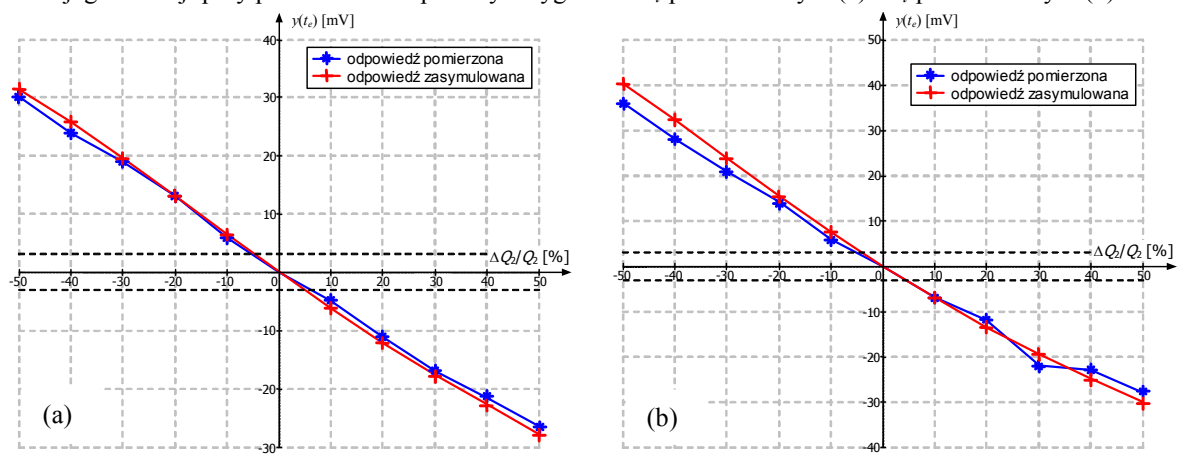
Celem tych badań było sprawdzenie przydatności sygnałów CS do testowania bardziej złożonych obiektów. Przeprowadzono je na przykładzie dolnoprzepustowego filtru Butterwortha IV rzędu, realizowanego drogą kaskadowego połączenia dwóch układów UAF42 (rys. 6.20). W tym przypadku układ badany jest skonfigurowany jako filtr **nieodwracający**.

W ramach pracy badano różne typy sygnałów CS, jednakże ze względu na obszerność wyników, w rozprawie zamieszczono tylko wyniki badań sygnałów unipolarnych korzystniejszych aplikacyjnie.

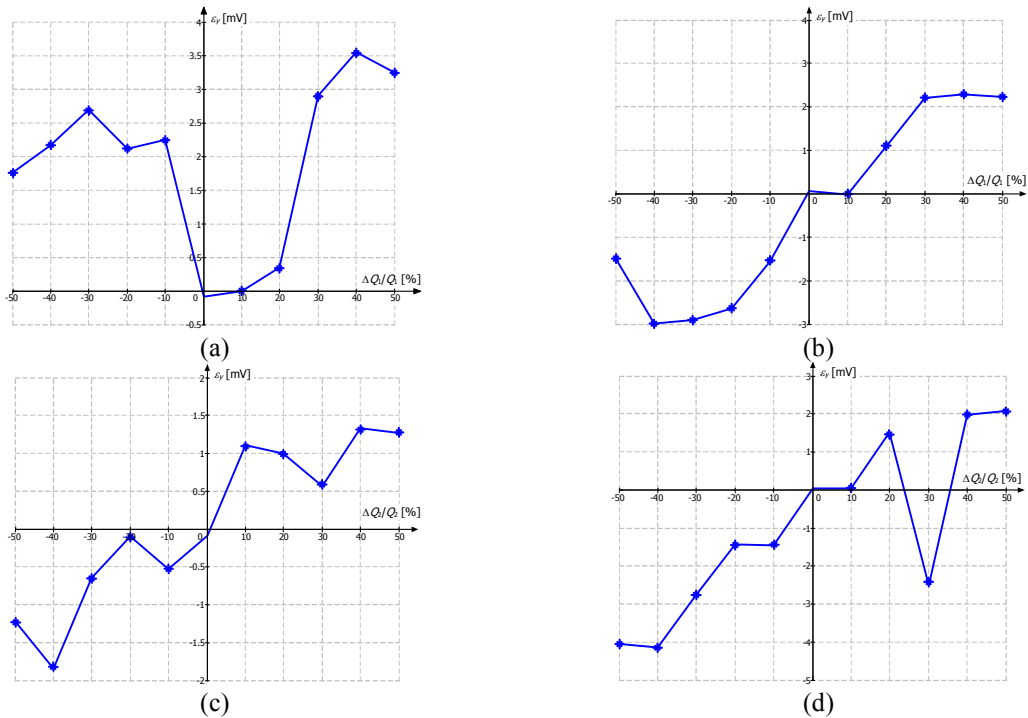
Na rys. 6.31 i 6.32 pokazano wykresy doświadczalnych i symulacyjnych krzywych  $y(t_e)=f(\Delta Q_1/Q_1)$  i  $y(t_e)=f(\Delta Q_2/Q_2)$  dla zmiany dobroci  $Q_1$  tylko I sekcji filtru (przy  $Q_2=\text{const}$ ) oraz dobroci  $Q_2$  II sekcji (przy  $Q_1=\text{const}$ ). Dane numeryczne zamieszczono w tab. B.3, B.4 zamieszczonych w *Dodatku B*.



Rys. 6.31. Wykres odpowiedzi pomierzonej i symulowanej odpowiedzi filtra IV rzędu w funkcji zmian dobroci jego I sekcji przy pobudzeniu unipolarnym sygnałem  $\alpha_r$ -parametrowym (a) i  $T_r$ -parametrowym (b).



Rys. 6.32. Wykres odpowiedzi pomierzonej i symulowanej odpowiedzi filtra IV rzędu w funkcji zmian dobroci jego II sekcji przy pobudzeniu unipolarnym sygnałem  $\alpha_r$ -parametrowym (a) i  $T_r$ -parametrowym (b).

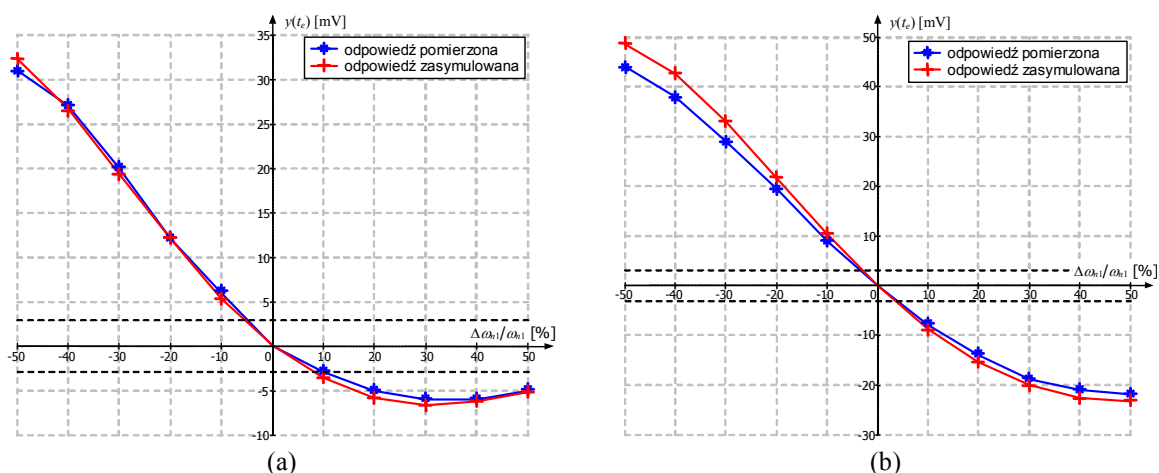


Rys. 6.33. Wykres błędów pomiarów odpowiedzi filtra IV rzędu w funkcji zmian dobroci jego pierwszej i drugiej sekcji: (a) – I sekcja sygnał  $\alpha_r$ -parametrowy, (b) – I sekcja sygnał  $T_r$ -parametrowy, (c) – II sekcja sygnał  $\alpha_r$ -parametrowy, (d) – II sekcja sygnał  $T_r$ -parametrowym.

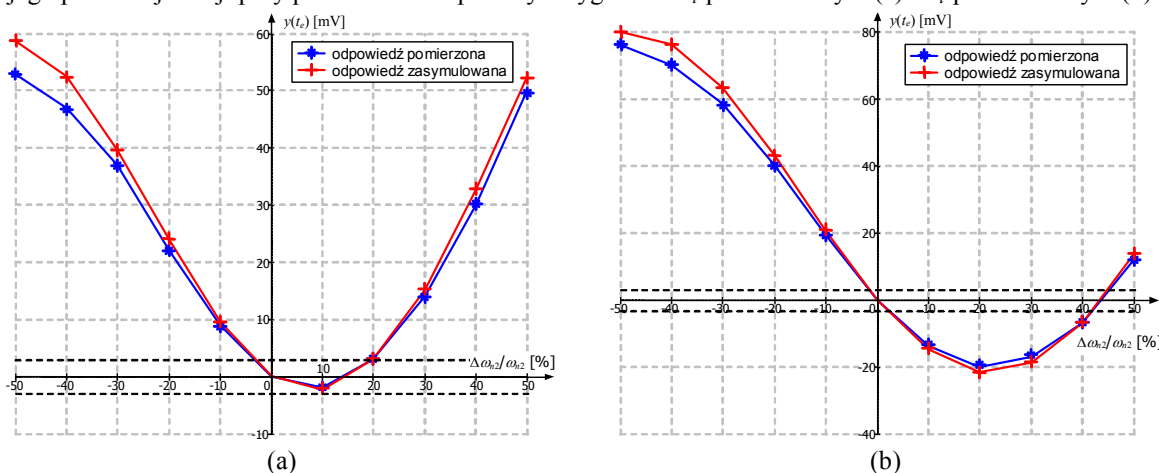
Jak widać przebiegi krzywych we wszystkich przypadkach mają ten sam charakter, liniowy dla niewielkich odchyłeń dobroci  $\Delta Q_1/Q_1$  i  $\Delta Q_2/Q_2$ . Zmiany dobroci pierwszej i drugiej sekcji filtru wywołują analogiczny wpływ na sygnał odpowiedzi. W tym przypadku krzywe  $y(t_e)=f(\Delta Q_1/Q_1)$  i  $y(t_e)=f(\Delta Q_2/Q_2)$  dla sygnału  $\alpha_i$ -parametrowego, w odróżnieniu od nieliniowego kształtu krzywej dla filtru II rzędu, wykazują liniowy charakter i podobne nachylenie jak dla sygnału  $T_i$ -parametrowego. Stąd wniosek, iż również unipolarny sygnał  $\alpha_i$ -parametrowy nadaje się do testowania tego UT.

Wykresy błędów pomiarowych dla wszystkich rozpatrywanych przypadków pokazane są na rys. 6.33. Rozrzuty i zakres błędów dla obu sekcji filtru i dla obu sygnałów są zbliżone, co wskazuje, że dokładności testowania unipolarnymi sygnałami  $\alpha_i$ -parametrowymi i  $T_i$ -parametrowymi dla filtru IV rzędu są porównywalne.

Badania wpływu pulsacji charakterystycznej na odpowiedź filtru IV rzędu prowadzono przy zmianach  $\Delta \omega_n/\omega_n$  jednej sekcji, przy nominalnej pulsacji drugiej sekcji. Wykresy doświadczalnych i symulacyjnych krzywych  $y(t_e)=f(\Delta \omega_{n1}/\omega_{n1})$  i  $y(t_e)=f(\Delta \omega_{n2}/\omega_{n2})$  przedstawiono na rys. 6.34 i 6.35 (dane numeryczne w tab.B.5 i B.6 w *Dodatku B*).



Rys. 6.34. Wykres odpowiedzi pomierzonej i symulowanej filtru IV w funkcji zmian pulsacji charakterystycznej jego pierwszej sekcji przy pobudzeniu unipolarnym sygnałem  $\alpha_i$ -parametrowym (a) i  $T_i$ -parametrowym (b).

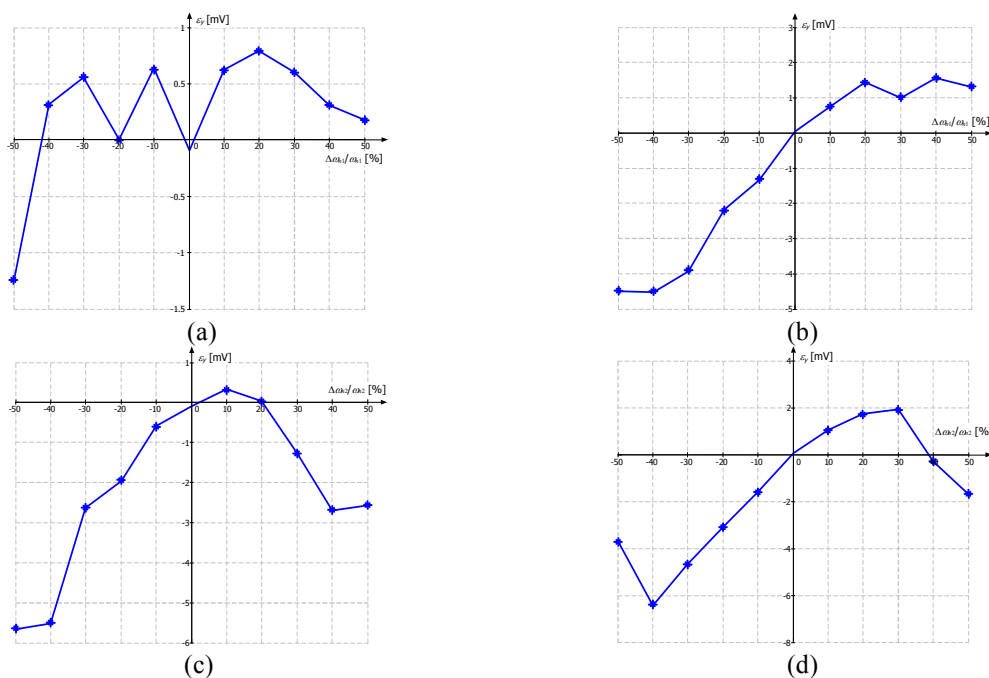


Rys. 6.35. Wykres odpowiedzi pomierzonej i symulowanej filtru IV w funkcji zmian pulsacji charakterystycznej jego drugiej sekcji przy pobudzeniu unipolarnym sygnałem  $\alpha_i$ -parametrowym (a) i  $T_i$ -parametrowym (b).

Jak widać na wykresach danych pomiarowych i symulacyjnych mają analogiczny charakter. We wszystkich przypadkach są one bardziej nieliniowe niż w przypadku pomiarów dobroci. Dla sygnału  $\alpha_i$ -parametrowego krzywe mają mniej korzystny przebieg. W przypadku

badan II sekcji sygnałem  $\alpha_i$ -parametrowym krzywa ma kształt paraboliczny, co wyklucza możliwość stosowania tego sygnału do testowania odstrojenia  $\Delta\omega_{n2}/\omega_{n2}$  tej sekcji, a tym samym do testowania filtrów IV rzędu.

Wykresy błędów pomiarowych dla wszystkich rozpatrywanych przypadków pokazano na rys. 6.36. Dla użytecznych aplikacyjnie sygnałów  $T_i$ -parametrowych błędy pomiarów odchyień pulsacji charakterystycznej dla filtrów II i IV rzędu są zbliżone. Ich przebiegi mogą być aproksymowane liniowo, co umożliwi wprowadzenie poprawek zwiększających dokładność.



Rys. 6.36. Wykres błędu pomiarów odpowiedzi filtru IV rzędu w funkcji zmian pulsacji charakterystycznej jego drugiej sekcji pobudzanym unipolarnym sygnałem  $\alpha_i$ -parametrowym (a) i  $T_i$ -parametrowym (b).

Z analizy przebiegu krzywych pomiarów i błędów dla filtru IV i II rzędu wynika ogólny wniosek, iż unipolarny  $T_i$ -parametrowy sygnał CS może być stosowany do testowania odchyień obu parametrów  $\Delta Q/Q$  i  $\Delta\omega_n/\omega_n$  we wszystkich konfiguracjach tych filtrów. Sygnał  $\alpha_i$ -parametrowy jest użyteczny do testowania odchyień tylko w niektórych przypadkach.

Wrażliwość parametryczna i dokładność pomiarów unipolarnym sygnałem  $T_i$ -parametrowym jest wystarczająca do praktycznych jego zastosowań w  $\mu$ BISTach do testowania funkcjonalnego układów analogowych m.cz. Istnieją potencjalne możliwości ponad dwukrotnego zwiększania wrażliwości parametrycznej drogą zwiększenia amplitudy sygnału z 1 V stosowanego w badaniach, do 2,5 V w układach unipolarnych zasilanych napięciem 5 V. Ponadto błędy pomiarów mogą być zmniejszane drogą kalibracji i stosowania poprawek. Przedział nieczułości napięciowej może być zmniejszany poniżej zakładanych  $\pm 3$  mV, m.in. przez zmniejszanie czasu narastania impulsów drogą stosowaną szybszych przetworników C/A o większej rozdzielczości.

## 6.4 Wnioski z badań eksperymentalnych i finalna wersja $\mu$ BISTu dwufunkcyjnego

Z przeprowadzonych w eksperymentalnym  $\mu$ BISTcie badań metod testowania funkcjonalnego i diagnostyki uszkodzeń, a także z ich badań symulacyjnych wynikają następujące wnioski istotne w kontekście ich implementacji:

1. Badania eksperymentalne metody diagnostycznej PSO, jak też metod testowania funkcjonalnego sygnałami CS, wykazały dużą zgodność z wynikami badań symulacyjnych, uznawanymi w pracy jako tożsame (lub bardzo bliskie) do nominalnych. Różnice między nimi można było wytłumaczyć ograniczeniami zastosowanych układów w eksperymentalnym systemie wbudowanym. Uwiarygodnia to wnioski z analizy i badań symulacyjnych obu wymienionych metod.
2. Badania sygnałów komplementarnych wykazały, iż do implementacji w  $\mu$ BISTcie dla celów funkcji testowania funkcjonalnego parametrów amplitudowo-fazowych charakterystyk częstotliwościowych układów analogowych najlepiej predestynowany jest unipolarny  $T_i$ -parametrowy sygnał CS. Badania wykazały, że można wykrywać odchylenia od wartości nominalnych parametrów  $\Delta Q/Q$  i  $\Delta \omega_n/\omega_n$  na poziomie pojedynczych procentów, przy czym istnieją potencjalne możliwości obniżenia tego poziomu poniżej 1%. Analiza i oba typy badań wykazały, że metoda może być stosowana testowania układów dolnoprzepustowych w zakresie małych częstotliwości, przy wykorzystaniu dobrych układów (szybkich przetworników i wydajniejszych mikrokontrolerów) do 10 kHz.
3. Badania symulacyjne i eksperymentalne metody testowania diagnostycznego PSO (bazującej na próbkach sygnału odpowiedzi) w wersji 3D wykazały, że nadaje się ona do implementacji w  $\mu$ BISTcie w funkcji testowania diagnostycznego na poziomie lokalizacji uszkodzeń parametrycznych układów analogowych, niezbyt złożonych o liczbie elementów od kilku do kilkunastu.

W finalnej wersji modelu  $\mu$ BISTu dwufunkcyjnego do testowania funkcjonalnego zaimplementowano metodę opartą pobudzaniu UT unipolarnym  $T_i$ -parametrowym sygnałem CS w wersji z wysokością impulsów zbliżoną do 5 V. Do realizacji drugiej funkcji – diagnostyki uszkodzeń parametrycznych została zaimplementowana metoda PSO w wersji 3D, z pobudzeniem jednym impulsem 5 V. Zastosowano model opisu rozproszonych krzywych identyfikacyjnych wraz z klasyfikatorem i algorytmem klasyfikacji opisanej w punkcie 4.4.3.

W rezultacie finalna wersja  $\mu$ BISTu charakteryzuje się następującymi właściwościami:

- Łączna zajętość pamięci w trybie realizacji obu funkcji (testowania funkcjonalnego i autodiagnostyki) wyniosła 2945 bajtów, w tym 476 bajtów dla testowania funkcjonalnego i 2469 bajtów dla autodiagnostyki,
- Średni czas detekcji niesprawności funkcjonalnej dla UT w postaci filtru II rzędu wyniosła ok. 60 ms, a dla filtru IV rzędu – ok. 90 ms. Średni czas procedury autodiagnostyki dla 8 elementowego filtru Tow-Thomasa z rys. 4.16 wynosi 600 ms.
- Próg wykrywalności odstrojenia parametru  $\Delta Q/Q$  wynosi ok. 1%, natomiast odstrojenia  $\Delta \omega_n/\omega_n$  jest na poziomie ok. 0,8%.



Znane z literatury rozwiązania BISTów omówione w rozdziale 2 są strukturami specjalizowanymi, ukierunkowanymi na konkretne UT. Podobnie opracowany model  $\mu$ BISTu dwufunkcyjnego nie jest testerem uniwersalnym, lecz specjalizowanym, ukierunkowanym na ograniczoną klasę liniowych układów analogowych m.cz. w zakresie od 0,1 Hz do ok. 10 kHz oraz o umiarkowanej liczbie elementów od kilku do kilkunastu. Pomimo tych ograniczeń jest to dość liczna klasa układów obejmująca układy często stosowane w analogowych kanałach pozyskiwania informacji w elektronicznych systemach wbudowanych. W szczególności obejmuje ona układy kondycjonowania sygnałów, filtry antyaliasingowe, układy zastępcze torów pomiarowych i czujników oraz układy zastępcze wielu obiektów technicznych.

Opracowany model  $\mu$ BISTu dwufunkcyjnego jest w dotychczasowym stanie układem demonstracyjnym, wymagającym dopracowania przed wdrożeniem do praktyki pomiarowej, W szczególności celowe jest zastosowanie bardziej wydajnym mikrokontrolerów 16- lub 32-bitowych z lepszymi układami peryferyjnymi.

## 7. Wnioski końcowe

W ramach pracy doktorskiej dokonano analizy i przebadano symulacyjnie 2 klasy metod: testowania funkcjonalnego wg specyfikacji SDT oraz diagnostyki uszkodzeń FDT układów analogowych, ukierunkowane na zastosowanie we wbudowanych mikrotesterach zintegrowanych  $\mu$ BIST. Wytypowane analitycznie metody przebadano doświadczalnie w eksperymentalnym elektronicznym systemie wbudowanym oraz wdrożono w zrealizowanym modelu  $\mu$ BISTu dwufunkcyjnego. Umożliwia on zarówno testowanie funkcjonalne, jak też autodiagnostykę uszkodzeń analogowych układów elektronicznych w systemach wbudowanych mieszanych sygnałowo.

W początkowych, przeglądowo-analitycznych rozdziałach 2 i 3 pracy przedstawiono:

- obecne kierunki rozwojowe diagnostyki i autodiagnostyki układów i systemów elektronicznych metodami BIST, popularne rozwiązania BISTów znane z literatury oraz nową koncepcję  $\mu$ BISTu dwufunkcyjnego, wykorzystującego zasoby sprzętowe i programowe mikrokontrolerów nowych generacji, na zasadzie ich powtórnego użycia,
- charakterystykę oraz analizę parametrów układów peryferyjnych obecnie wytwarzanych mikrokontrolerów nowych generacji w aspekcie ich przydatności do realizacji  $\mu$ BISTów,
- uwarunkowania metod pomiarowych zdanych do zastosowań w  $\mu$ BISTach, wynikające ze specyfiki układów peryferyjnych dostępnych mikrokontrolerów.

W rozdziale 4 przedstawiono i przebadano symulacyjnie 2 słownikowe metody diagnostyki uszkodzeń parametrycznych układów analogowych typu FDT, o graficznych sygnaturach słownika uszkodzeń w postaci krzywych identyfikacyjnych w wielowymiarowych przestrzeniach pomiarowych, tworzonych z mierzalnych cech sygnałów. Pierwsza metoda o nazwie PSO wykorzystuje przestrzeń pomiarową utworzoną z próbek odpowiedzi UT na pobudzenie impulsowe, pobieranych w ściśle określonych (optymalizowanych) momentach czasowych. Druga metoda CPWP opiera się na przestrzeni pomiarowej utworzonej z pomiarów określonych przedziałów czasowych. Omówiono problemy diagnostyki uszkodzeń z realnymi tolerancjami powodującymi rozproszenie krzywych identyfikacyjnych oraz różne rozwiązania klasyfikatorów. Przedstawiono własną koncepcję modelowania i opisu w słowniku uszkodzeń rozproszonych krzywych identyfikacyjnych oraz dopasowany do niej klasyfikator wraz z procedurą lokalizacji uszkodzeń w układach analogowych z realną tolerancją.

W rozdziale 5 omówiono i przebadano różne warianty metody testowania funkcjonalnego SDT układów analogowych opartej na  $\alpha_i$ -parametrycznych i  $T_i$ -parametrycznych sygnałach CS dopasowanych do nominalnej charakterystyki częstotliwościowej UT. Zamieszczono opracowany przez autora w środowisku Matlab program ułatwiający projektowanie różnych wariantów sygnałów CS. Przedstawiono i skomentowano wyniki badań symulacyjnych metrologicznych właściwości obu typów sygnałów CS. Na podstawie porównania różnych sygnałów CS, wyłoniono najlepszy do implementacji w  $\mu$ BISTcie dwufunkcyjnym – unipolarny  $T_i$ -parametryczny sygnał CS.

W rozdziale 6 przedstawiono opracowany przez autora eksperymentalny model  $\mu$ BISTu dwufunkcyjnego zrealizowany wraz z eksperymentalnym systemem wbudowanym na bazie mikrokontrolera ADuC814. W eksperymentalnym  $\mu$ BISTcie zostały zaimplementowane

i fizycznie przebadane różne warianty metody testowania funkcjonalnego sygnałami CS, a także metoda diagnostyki uszkodzeń PSO, w wersji 3D. Metody te badano na fizycznych układach filtrów dolnoprzepustowych II i IV rzędu. Omówiono schematy rozwiązań układowych całego systemu wbudowanego wraz z  $\mu$ BISTem oraz układy badanych filtrów. Przedstawiono i skomentowano obszernie wyniki badań doświadczalnych różnych wariantów obu zaimplementowanych metod: testowania funkcjonalnego i diagnostyki uszkodzeń. Omówiono finalną wersję  $\mu$ BISTu oraz potencjalny zakres jego zastosowań.

Do najważniejszych pierwiastków nowości i oryginalnych osiągnięć pracy doktorskiej autor zalicza:

1. Sformułowanie koncepcji  $\mu$ BISTu o rozszerzonych możliwościach funkcjonalnych i eksperymentalną realizację dwufunkcyjnego  $\mu$ BISTu umożliwiającego zarówno testowanie funkcjonalne wg specyfikacji projektowych (SDT), jak też autodiagnostykę na poziomie lokalizacji uszkodzeń układów analogowych w systemach wbudowanych mieszanych sygnałowo. Koncepcja i rozwiązania  $\mu$ BISTu są nowe na tle literatury światowej.
2. Studia przydatności współczesnych generacji mikrokontrolerów stosowanych w elektronicznych systemach wbudowanych do zastosowań w testerach wbudowanych typu  $\mu$ BIST, realizowanych na zasadzie powtórnego użycia (reusing'u) mikrokontrolera i innych bloków już istniejących w systemie.
3. Wytypowanie i przebadanie 2 słownikowych metod diagnostyki uszkodzeń typu SBT opartych na słowniku uszkodzeń w postaci krzywych identyfikacyjnych w przestrzeniach 2D i 3D oraz implementacja jednej z nich (metody PSO) w eksperymentalnym modelu  $\mu$ BISTu dwufunkcyjnego.
4. Przedstawienie problemów diagnostyki realnych układów z tolerancjami rozpraszającymi krzywe identyfikacyjne oraz opracowanie koncepcji modelowania z zadaniem poziomu ufności i opisu rozproszonych krzywych wraz z dopasowanym do nich klasyfikatorem i procedurą lokalizacji uszkodzeń w realnych układach, zdatną do zastosowań w  $\mu$ BISTach.
5. Przebadanie symulacyjne i eksperymentalne właściwości metrologicznych i przydatności w  $\mu$ BISTach różnych wariantów metody testowania funkcjonalnego, z wykorzystaniem sygnałów komplementarnych  $\alpha_i$  i  $T_i$ -parametrowych oraz implementacja wybranych wersji metody w zrealizowanym  $\mu$ BISTcie. Opracowanie programu wspomagającego projektowanie sygnałów CS.
6. Realizacja eksperymentalnego systemu wbudowanego z  $\mu$ BISTem umożliwiającym przebadanie własności i zdolności wdrożeniowych różnych wersji wymienionych metod na fizycznie zrealizowanych układach filtrów.

W opinii autora zaproponowane rozwiązania  $\mu$ BISTu, podobnie jak znane z literatury testery wbudowane, są ukierunkowane na ograniczoną klasę układów analogowych m.cz. w paśmie 0,1 Hz – 10 kHz, o umiarkowanej liczbie elementów od kilku do kilkunastu. Jest to klasa wprawdzie ograniczona, jednak dość liczna i typowa dla analogowych torów pozyskiwania informacji w systemach wbudowanych. Obejmuje ona m.in.: filtry dolnoprzepustowe, w tym antyaliasingowe, układy kondycjonowania sygnałów, układy zastępcze torów pomiarowych i czujników, układy zastępcze niektórych obiektów technicznych (np. pokryć antykorozyjnych).

Przedstawiona metodyka i rozwiązania  $\mu$ BISTu wymagają jeszcze dalszego doskonalenia. Istnieją liczne możliwości takiego doskonalenia i rozwijania takich mikrotesterów, w szczególności przez zastosowanie wydajniejszych mikrokontrolerów (np. 16- lub 32-bitowych) i wykorzystanie klasyfikatorów neuronowych.

Wyniki pracy zostały upowszechnione w 8 publikacjach wydanych i 1 przyjętej do ACTA Imeko Journal 2013. Publikacje ukazały się: 1 w IEEE Transactions on Instrumentation and Measurements (z Listy filadelfijskiej), PAK (2), Zeszyty Naukowe WETI PG (1) oraz 4 w materiałach konferencji międzynarodowych: IMT Conference, IMEKO TC1 & TC7, IMEKO TC 10. Wyniki były także referowane na tegorocznym IMEKO TC10 we Florencji.

Wydaje się, iż cel pracy sformułowany na str. 8 rozprawy, został osiągnięty, a teza pracy udowodniona i potwierdzona badaniami eksperymentalnymi.

## 8. Bibliografia

- [1] Abderhman A., Cerny E., Kaminska B.: "Optimization-Based Multifrequency Test Generation for Analog Circuits". *Journal of Electronic Testing*, vol. 9, Numbers 1-2, pp. 59-73.
- [2] Alippi C., Catelani M., Fort A., Mugnaini M.: "Automated selection of test frequencies for fault diagnosis in analog electronic circuits", *IEEE Transactions on Instrumentation and Measurement*, vol. 54, no. 3, 2005, pp. 1033-1044.
- [3] Analog Devices: "ADuC814 MicroConverter®, Small Package 12-Bit ADC with Embedded Flash MCU". Rev. A, USA, 2003.
- [4] Arabi K., Kaminska B.: "Oscillation-test methodology for low-cost testing of active analog filters," *IEEE Transactions on Instrumentation and Measurement*, vol. 48, no. 4, August 1999, pp. 798-806.
- [5] Arabi K., Kaminska B.: "Testing Analog and Mixed-Signal Integrated Circuits Using Oscillation Test Method", *IEEE Transactions on Computer Aided Design*, vol. 16, no. 7, July 1997, pp. 745-753.
- [6] Arabi K., Kaminska B.: "Oscillation-Test Methodology for Low-Cost Testing of Active Analog Filters", *IEEE Transactions on Instrumentation and Measurement*, vol. 48, no. 4, July 1999, pp. 798-806.
- [7] Atmel: "ATmega16 8-bit Microcontroller with 16K Bytes In-System Programmable Flash". Rev. 2466S-AVR-05/09, USA, 2009.
- [8] Azais F., Bernard S., Bertrand Y., Renovell M.: "Towards an ADC BIST Scheme using the Histogram Test Technique", *IEEE European Test Workshop*, Cascais, Portugal, May 2000, pp. 213-224.
- [9] Azais F., Bernard S., Bertrand Y., Renovell M.: "Implementation of a linear histogram BIST for ADCs". *Conference on Design, Automation and Test in Europe*, Munich, Germany, 2001, pp. 590-595.
- [10] Balivada A., Chen J., Abraham J.A.: „Analog testing with Time Response Parameters”. *IEEE Design & Test of Computers*, vol. 13, no. 2, 1996, pp. 18-25.
- [11] Bartosiński B.: „ $T_i$ -parametrowe sygnały komplementarne w zastosowaniach pomiarowych”. *Międzyuczelniana Konferencja Metrologów MKM'94*, 1994, s. 49-56.
- [12] Bartosiński B.: „Implementacja testowania z wykorzystaniem ścieżki krawędziowej w systemie pomiarowo-diagnostycznym pakietów elektronicznych”. *Materiały XI Krajowej Konferencji Naukowo-Technicznej – Zastosowanie mikroprocesorów w automatyce i pomiarach*, Warszawa, 1994, s. 251-258.
- [13] Bartosiński B.: "Fault detection in electronic circuits using test buses". *Metrologia dziś i jutro: praca zbiorowa*, 2009, s. 349-358.
- [14] Bartosiński B., Toczek W.: "Some methods of diagnosis of analog circuit using mixed signal test bus IEEE1149.4". *Metrology and Measurement Systems 2003*, vol. 10, nr 2, pp. 157-172.
- [15] Bartosiński B., Zielonko R.: "New Class of Complementary Signals". *Electronic Letters*, vol. 23, no. 9, 1987, pp. 433-434.
- [16] Bartosiński B., Zielonko R.: "Application of Complementary Measuring Signals to

- Testing of Analog Circuits”, *Third International Symposium on Methods and Models in Automation and Robotics*, Międzyzdroje, Poland, 1996, s. 527-532.
- [17] Brygilewicz V., Wojciechowski J.: “Time-domain fault diagnosis of analog circuits in the presence of noise”. *IEEE Proceedings on Circuits, Devices and Systems*, no. 2, 1998, pp. 125-131.
- [18] Burdick B.: “Generation of Optimum Test Stimuli for Nonlinear Analog Circuits Using Nonlinear Programming and Time-Domain Sensitivities”. *Proceedings of the conference on Design automation and test in Europe*, 2001, pp. 603-609.
- [19] Burr-Brown Corporation: “Universal Active Filter UAF42”. SBFS002B, USA, 1992 revised 2010.
- [20] Burr-Brown Corporation: “Filter design program for the UAF42 Universal Active Filter”, AB-035C, USA, 1993.
- [21] Calvano J., Alves V. C., Lubaszewski M.: “Fault detection in systems with 2nd order dynamics using transient analysis”. *Proceedings of the XIIIth conference on Integrated circuits and systems design, SBCCI'99*, 1999, pp. 110-114.
- [22] Calvano J., Alves V. C., Lubaszewski M.: “Fault detection methodology and BIST method for 2nd order Butterworth, Chebyshev and Bessel approximations”. *Proceedings of 18th IEEE VLSI Test Symposium*, Montreal, Canada, 2000, pp. 319-324.
- [23] Chakrabarti S., Chatterjee A.: “Diagnostic Test Pattern Generation for Analog Circuits Using Hierarchical Models”. *Proceedings of the International Conference on VLSI Design*, 1999, pp. 518-523.
- [24] Chakrabarti S., Chatterjee A.: “Partial simulation-driven ATPG for detection and diagnosis of faults in analog circuits”. *Proceedings of the 2000 IEEE/ACM International Conference on Computer-Aided Design*, 2000, pp. 596-602.
- [25] Chatterjee A., Kim B.C., Nagin N.: “DC built-in self-test for linear analog circuits”. *IEEE Design and Test of Computers*, vol. 13, no. 2, 1996, pp. 26-33.
- [26] Cherubal S., Chatterjee A.: “Test Generation Based Diagnosis Of Device Parameters for Analog Circuits”. *Proceedings of the conference on Design, Automation and Test in Europe*, Germany, 2001, pp. 596-602.
- [27] Czaja Z.: “Using a square-wave signal for fault diagnosis of analog parts of mixed electronic embedded systems”. *IEEE Transactions on Instrumentation and Measurement*, vol. 57, no. 8, 2008, pp. 1589-1595.
- [28] Czaja Z.: “A simple fault diagnosis method for analog parts of electronic embedded systems”, *XIX IMEKO World Congress: Fundamental and Applied Metrology*, 2009, pp. 763-768.
- [29] Czaja Z.: “A method of fault diagnosis of analog parts of electronic embedded systems with tolerances”, *Measurements*, vol. 42, no. 6, 2009, pp. 903-915.
- [30] Czaja Z.: “About Fault Diagnosis Methods of Analog Electronic Circuits Based on the Time Response to Square Impulse and Identification Curves in Multidimensional Spaces”. *Joint International IMEKO TC1+TC7 Symposium*, 2005.
- [31] Czaja Z., Zielonko R.: “Fault diagnosis in electronic circuits based on bilinear transformation in 3-D and 4-D spaces”. *IEEE Transactions On Instrumentation and Measurement*, vol. 52, no. 1, 2003, pp. 97-102.
- [32] Czaja Z.: “Testing method of analog parts for mixed signal microsystems based on

- microcontrollers". *Proceedings of the 13<sup>th</sup> International Symposium IMETO TC-4*, Athens, Greece, 2004, Vol. 1, pp. 272-277.
- [33] Czaja Z.: „Implementacja metody diagnostycznej opartej na odpowiedzi czasowej i krzywych identyfikacyjnych w mieszanym sygnałowo mikrosystemie elektronicznym”. *Metrologia Wspomagana Komputerowo: VII szkoła – konferencja*, Waplewo, 2005, T. 2, s. 279-284.
- [34] Czaja Z., Kowalewski M.: “A New Method for Diagnosis of Analog Parts in Electronic Embedded Systems with Two-Center Radial Basis Function Neural Networks”. *16<sup>th</sup> IMEKO TC4 Symposium*, Florence, Italy, 2008, pp. 743-748.
- [35] Czaja Z.: “A method of fault diagnosis of analog parts of electronic embedded systems with tolerances”. *Measurement*, vol. 45, 2009, pp. 903-915.
- [36A] Czaja Z., Załęski D.: „Diagnostyka części analogowej elektronicznych systemów wbudowanych z zastosowaniem modelowania rozmytego”. *Zeszyty Naukowe Wydziału Elektroniki, Telekomunikacji i Informatyki Politechniki Gdańskiej*, 2006, s. 23-30.
- [37A] Czaja Z., Załęski D.: ”Implementation of an input-output method of diagnosis of analog electronic circuits in embedded systems”. *Proceedings of the 10th IMEKO TC10 International Conference on Technical Diagnostics*, Budapest, 9-10 June 2005, pp. 145-150.
- [38A] Czaja Z. Załęski D.: „Diagnostyka uszkodzeń analogowych we wbudowanych systemach elektronicznych z wykorzystaniem interpretera logiki rozmytej”. *Elektronika – konstrukcje, technologie, zastosowania*, nr 9, 2007, s. 17-22.
- [39A] Czaja Z., Załęski D.: „Wykorzystanie logiki rozmytej do diagnostyki uszkodzeń części analogowych w elektronicznych systemach wbudowanych”. *Pomiary Automatyka Kontrola*, nr 9 bis, 2007, s. 735-738.
- [40A] Czaja Z., Załęski D.: ”Employing a fuzzy logic based method to the fault diagnosis of analog parts of electronic embedded systems”. *IMTC 2007: 24th IEEE Instrumentation and Measurement Technology Conference*, Warsaw, 1-3 May, 2007.
- [41] Dai H., Souders T. M.: “Time Domain Testing Strategies and Fault Diagnosis for Analog Systems”. *IEEE Transactions on Instrumentation and Measurement Technology*, vol. 39, no. 1, 1990, pp. 157-162.
- [42] Das S. R., Zakizadeh J., Biswas S., Assai M. H., Nayak A. R., Petriu E. M., Jone W. B., Sahinoglu M.: ”Testing Analog and Mixed-Signal Circuits With Built-in Hardware – A New Approach”. *IEEE Transactions on Instrumentation and Measurement Technology*, vol. 56, no. 3, 2007, pp. 840-855.
- [43] Fairchild Semiconductor Corporation: “LM78XX/LM78XXA – 3-Terminal 1A Positive Voltage Regulator”. LM78XX/LM78XXA Rev. 1.1, USA, 2006.
- [44] Ferran Reverter F., Pallas-Areny R.: „Uncertainty reduction techniques in microcontroller-based time measurements”. *Sensors and Actuators*, A 127, (2006), pp. 74-79.
- [45] Golonek T., Grzechca D., Rutkowski J.: “Evolutionary System for Analog Test Frequencies Selection with Fuzzy Initialization”. *IEEE Design and Diagnostic of Electronic Circuit and Systems*, 2007, pp. 353-356.
- [46] Golonek T., Grzechca D., Rutkowski J.: “Optimization of PWL analog testing excitation by means of genetic algorithm”. *International Conference on Signals and Electronic Systems ICSES'08*, 2008, pp. 541-544.
- [47] Golonek T., Rutkowski J., Grzechca D.: „Zastosowanie ewolucji różnicowej do

- projektowania odcinkowo-liniowego pobudzenia testującego analogowe układy elektroniczne”. *III Krajowa Konferencja Elektroniki*, Kołobrzeg, 2004, s. 151-156.
- [48] Grasso F., Luchetta A., Manetti, Piccirilli M.C.: “Symbolic techniques for selection of test frequencies in analog fault diagnosis”, *Analog Integrated Circuits and Signal Processing*, vol. 40, no. 3, 2004, pp. 205-213.
- [49] Grasso F., Luchetta A., Manetti, Piccirilli M.C.: “A method for the automatic selection of test frequencies in analog fault diagnosis”, *IEEE Transactions on Instrumentation and Measurement*, vol. 56, no. 6, 2007, pp. 2322-2329.
- [50] Grzechca D.: *Hybrydowe metody testowania i diagnostyki analogowych układów elektronicznych. Wybrane zagadnienia*. Wydawnictwo Politechniki Śląskiej, 2012.
- [51] Grzechca D., Rutkowski J.: “Use of neural Network and Fuzzy Logic to Time Domain Analog Testing”. *International Conference on Neural Network and Image Processing*, 2002, pp. 2601-2605.
- [52] Harris Semiconductors: “CA3130E – 15MHz, BiMOS Operational Amplifier with MOSFET Input/CMOS Output”. File Number 817.3, USA, 1998.
- [53] Hoja J., Lentka G.: “Virtual instrument using bilinear transformation for parameter identification of high impedance objects”. *Measurement Science And Technology*, vol. 14, no. 5, 2003, 633-642.
- [54] Hong H.C., Huang J. L., Cheng T., Wu C. W.: “On-chip Analog Response Extraction with 1-bit  $\Sigma$ - $\Delta$  Modulators”. *Proceedings of the 11<sup>th</sup> Asian Test Symposium*, 2002, pp. 1-6.
- [55] Huang J. L., Cheng K. T.: “A Sigma-Delta Modulation Based BIST Scheme for Mixed-Signal Circuits”. *Proceedings of the 2000 Asia And South Pacific Design Automation Conference*, Japan, 2000, pp. 605-610.
- [56] IEEE: *IEEE Standard Test Access Port and Boundary-Scan Architecture*. IEEE Std 1149.1-1990.
- [57] IEEE: *IEEE Std 1149.4-1999 Standard for a Mixed-Signal Test Bus*; 28 March 2000, Institute of Electrical and Electronics Engineers, Inc. New York.
- [58] IEEE: *IEEE Standard for Module Test and Maintenance Bus (MTM-Bus) Protocol*. IEEE Std 1149.5-1995.
- [59] Jantos P., Grzechca D., Golonek T., Rutkowski J.: “Heuristic Methods to Test Frequencies Optimization for Analog Circuits Diagnosis”. *Bulletin of the Polish Academy of Science: Technical Sciences*, vol. 56, issue 1, 2008, pp. 29-38
- [60] Kaczorek T.: *Podstawy teorii sterowania*, Wydawnictwo Naukowo-Techniczne, 2005.
- [61] Kowalewski M., Zielonko R.: „Nowa, metrologicznie zorientowana sieć neuronowa i metoda diagnostyki obiektów technicznych”. *Pomiary Automatyka Kontrola*, vol. 54, nr 3/2008, s. 174-177.
- [62] Martens G. O., Dyck J. D.: “Fault identification in electronic circuits with the aid of bilinear transformations”, *IEEE Transactions on Reliability*, vol. R-21, no. 2, 1972, pp. 99-104.
- [63] Maxim: “MAX232 +5V-Powered, Multichannel RS-232 Driver/Receiver”. Rev. 15, USA, 2008.
- [64] Microchip: “PIC18F2423/2523/4423/4523 Data Sheet. 28/40/44-Pin, Enhanced Flash Microcontrollers with 12-Bit A/D and nanoWatt Technology”. Rev. DS39755C, USA, 2009.
- [65] Milor L. S.: ”A Tutorial Introduction to Research on Analog and Mixed-Signal



- Circuit Testing”. *IEEE Transactions on Circuits and Systems-II*, vol. 45, no. 10, 1998, pp. 1398-1407.
- [66] Mir S., Kolarik V., Lubaszewski M., Nielsen C., Courtois B.: “Built-in Self-Test and Fault Diagnosis of Fully Differential Analogue Circuits”. *The 12th International Conference on Computer-Aided Design*. San Jose, USA, 1994, pp. 486-490.
- [67] Mir S., Lubaszewski M., Liberali V., Courtois, B.: “Built-in self-test approaches for analogue and mixed-signal integrated circuits”. *Circuits and Systems*, Rio de Janeiro, Brazil, 1995, vol. 2, pp. 1145-1150.
- [68] Mir S., Lubaszewski M., Kolarik V., Courtois B.: “Programmable self-checking analogue oscillators”. *IEEE International On-line Testing Workshop*, France, 1995, pp. 30-33.
- [69] Mir S., Lubaszewski M., Courtois B.: “Unified Build-in Self-Test for Fully Differential Analog Circuits”. *Journal of Electronic Testing: Theory and Application*, vol. 9, 1996, pp. 135-151.
- [70] National Semiconductor Corporation: “LM79MXX Series 3-Terminal Negative Voltage Regulators”. Rev. DS010483, USA, 2001.
- [71] National Semiconductor Corporation: “LM185-1.2/LM285-1.2/LM385-1.2 Micropower Voltage Reference Diodes”. Literature Number: SNVS742D, USA, 2008.
- [72] Niedostatkiewicz M., Zielonko R.: “Investigation on accelerated impedance spectrum measurement method with multisine signal simulation”. *Metrology and Measurement Systems*, vol. XVI, no. 4, 2009, pp. 619-630.
- [73] Ogg S., Lesage S., Jervis B.W., Maidon Y., Zimmer T.: “Multiple Fault Diagnosis in Analogue Circuits Using Time Domain Response Features and Multilayer Perceptron”. *IEEE Proceedings on Circuits, Devices and Systems*, vol. 145, no. 4, 1998, pp. 213-218.
- [74] Pan C. Y., Cheng K.T.: “Test generation for Linear Time-Invariant Analog Circuits”. *IEEE Transactions on Circuits and Systems*, vol. 46, no. 5, 1999, pp. 554-564.
- [75] Peralta J., Peretti G., Romero E.: “A New Performance Characterization of Transient Analysis Method”. *International Journal of Electronics, Communications and Computer Engineering*, vol. 1, 2009, pp. 12-19.
- [76] Piegat A.: *Modelowanie i sterowanie rozmyte*. Akademicka Oficyna Wydawnicza Exit, Warszawa, 1999.
- [77] Ren J., H. Ye: “A Novel Linear Histogram BIST for ADC”. *Ninth International Conference on Solid-State and Integrated-Circuit Technology*, Beijing, 2008, pp. 2099-2102.
- [78] Robotycki A., Zielonko R.: “Fault diagnosis of analog piecewise linear circuits on homotopy”. *IEEE Transactions on Instrumentation and Measurement*, vol. 51, no. 4, 2002, pp. 876-881.
- [79] Rutkowski J.: *Słownikowe metody diagnostyczne analogowych układów elektronicznych*. Wydawnictwo Komunikacji i Łączności, Warszawa, 2003.
- [80] Safi-Harb M., Roberts G.: “DFT and BIST techniques for analogue and mixed-signal test”. *Test and Diagnosis of Analogue, Mixed-signal and RF Integrated Circuits*, London, UK, 2008, pp. 141-178.
- [81] Schreiber H. H.: „Fault dictionary based upon stimulus design”, *IEEE Transactions on Circuits and Systems*, vol. 26, no. 7, 1979, pp. 529-537.
- [82] Slamani M., Kaminska B.: “Multifrequency Analysis of Faults in Analog Circuits”.

- IEEE Design and Test of Computers*, vol. 12, no. 2, 1995, pp. 70-80.
- [83] Stratigopoulos H. G. D.: "An Adaptive Checker for Fully Differential Analog Code". *IEEE Journal of Solid-State Circuits*, vol. 41, no. 6, 2006, pp. 1421-1429.
- [84] Stratigopoulos H-G. D., Makris Y.: "Concurrent Error Detection in Linear Analog Circuits". *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems (T. CAD)*, vol. 25, 2006, no. 5, pp. 878-891.
- [85] Stroud C. E.: *A Designer's Guide to Built-in Self-Test*, Kluwer Academic Publishers, 2002.
- [86] Tai S. J.: "Test vector generation for linear analog devices". Proceedings of The IEEE International Test Conference, 1991, pp. 592-597.
- [87] Texas Instruments: "NE5532 and NE5532A dual low-noise operational amplifiers". Rev. SLOS075I/2009, USA, 2009.
- [88] Texas Instruments: "NE5534 low-noise operational amplifiers". Rev. SLOS070C /2004, USA, 2004.
- [89] Toczek W.: "Pokrycie uszkodzeń w testowaniu układów analogowych metoda oscylacyjną". *Mat. Konf. V Szkoła-Konferencja Metrologia Wspomagana Komputerowo*, t. 3, Rynia k/Warszawy, 2001, s. 251-256.
- [90] Toczek W.: "Analog fault signature based on sigma-delta modulation and oscillation test methodology". *Metrology And Measurement Systems*, vol. XI, no. 4, 2004, pp. 363-375.
- [91] Toczek W.: „Testery wbudowane (BIST) układów analogowych i mieszanych sygnałowo”. *Elektronika*, nr 6, 2007, s. 34-37.
- [92] Toczek W.: „Testowanie i diagnostyka układów w pełni różnicowych”. *Elektronika*, nr 9, 2007, s. 12-17.
- [93] Toczek W.: "An oscillation-based built-in test scheme with AGC loop". *Measurement*, vol. 41, no. 2, 2008, pp. 160-168.
- [94] Toczek W.: "Self-testing of fully differential multistage circuits using common-mode excitation". *Microelectronics Reliability*, 2008, pp. 1890-1899.
- [95] Toczek W., Kowalewski M., Zielonko R.: "Histogram-Based Feature Extraction Technique Applied for Fault Diagnosis of Electronic Circuits". *Proceedings of the 10<sup>th</sup> Int. Conference on Technical Diagnosis, IMEKO TC-10*, Budapest, 2005, pp. 27-32.
- [96] Toczek W. Kowalewski M.: "On-Board Detection, Classification and Evaluation of Nonlinearities". *Instrumentation and Measurement Technology Conference*, Sorrento, Italy, 2006, pp. 1290-1295.
- [97] Toczek W.: *Strategie testowania i diagnostyki analogowych układów elektronicznych*. Wydawnictwo Politechniki Gdańskiej, 2009.
- [98] Toner M.F., Roberts G.W.: "A BIST scheme for an SNR test of a sigma-delta ADC". *International Test Conference*, 1993, pp. 805-814.
- [99] Variyam P. N., Chatterjee A.: "Specification-Driven Test Generation for Analog Circuits". *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 19, no. 10, 2000, pp. 1189-1201.
- [100] Variyam P. N., Cherubal S., Chatterjee A.: "Prediction of Analog Performance Parameters using Fast Transient Testing". *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 21, no. 3, 2002, pp. 349-361.
- [101] Voorakaranam R, Chatterjee A.: "Test Generation for Accurate Prediction of Analog

- Specifications”. *Proceedings of 18<sup>th</sup> IEEE VLSI Test Symposium*, 2000, pp. 137-142.
- [102] Wei T., Wong W.T., Lee Y.S.: “Efficient Multifrequency Analysis of Fault Diagnosis in Analog Circuits Based on Large Change Sensitivity Computation”. *Proceedings of the 5<sup>th</sup> Asian Test Symposium*, 1996, pp. 232-237.
- [103A] Załęski D., Bartosiński B., Zielonko R.: “Application of Complementary Signals in Built-In Self Testers for Mixed-Signal Embedded Electronic Systems”. *IEEE Transactions on Instrumentation and Measurement*, vol. 59, 2010, pp. 345-352.
- [104A] Załęski D., Bartosiński B., Zielonko R.: „Nowe zastosowania sygnałów komplementarnych o projektowanych kształtach do testowania elektronicznych systemów wbudowanych”. *Pomiary Automatyka Kontrola*, vol. 53, 2007, s. 739-742.
- [105A] Załęski D., Bartosiński B., Zielonko R.: “New applications of shape designed complementary signals for testing of analog sections in electronic embedded systems”. *Proceedings of the 12th IMEKO TC1 & TC7 Joint Symposium on Man Science & Measurement*, Annecy, France September 3-5 2008, pp. 313-320.
- [106A] Załęski D., Zielonko R.: “A Solution of The Integrated  $\mu$ BIST for Functional and Diagnostic Testing in Mixed-Signal Electronic Embedded Systems”. *Proceedings of the 12th IMEKO TC10 Workshop on Technical Diagnostics*, Florence, 6-7 June, Italy, 2013, pp. 60-65.
- [107A] Załęski D., Zielonko R.: “A New Solution of the Two-functional  $\mu$ BIST for Functional Testing and Self-diagnosis of Analogue Circuits in Electronic Embedded Systems”. *ACTA Imeko Journal* (in edition).
- [108] Zheng H. H., Balivada A., Abraham J. A.: “A Novel Test Generation Approach for Parametric Faults in Linear Analog Circuits”. *Proceedings of the 14<sup>th</sup> IEEE VLSI Test Symposium*, 1996, pp. 470-475.

## Dodatek A

### Tabela wybranych wyników badań metody PSO

Tab. A.1. Wartości próbek odpowiedzi UT  $u(t_1)$ ,  $u(t_2)$ ,  $u(t_3)$  w funkcji zmian wartości elementu C2.

C2 [nF]	$u(t_1)$ [V]	$u(t_2)$ [V]	$u(t_3)$ [V]	$u(t_1)$ [V]	$u(t_2)$ [V]	$u(t_3)$ [V]	$\delta u(t_1)$ [%]	$\delta u(t_2)$ [%]	$\delta u(t_3)$ [%]
	badania symulacyjne			badania doświadczalne					
1,10	3,058	2,333	1,556	3,036	2,330	1,553	0,7	0,1	0,2
1,28	3,060	2,339	1,553	3,030	2,331	1,522	1,0	0,3	2,0
1,48	3,062	2,346	1,550	3,036	2,341	1,522	0,8	0,2	1,8
1,72	3,063	2,356	1,547	3,051	2,336	1,542	0,4	0,8	0,3
1,99	3,066	2,368	1,543	3,048	2,343	1,522	0,6	1,0	1,3
2,31	3,068	2,383	1,537	3,044	2,381	1,530	0,8	0,1	0,5
2,68	3,069	2,404	1,531	3,044	2,395	1,527	0,8	0,4	0,3
3,11	3,070	2,430	1,523	3,051	2,428	1,501	0,6	0,1	1,5
3,61	3,069	2,463	1,514	3,044	2,460	1,516	0,8	0,1	-0,2
4,19	3,064	2,505	1,503	3,069	2,503	1,497	-0,1	0,1	0,4
4,86	3,055	2,557	1,490	3,062	2,550	1,474	-0,2	0,3	1,1
5,64	3,038	2,620	1,476	3,024	2,630	1,465	0,4	-0,4	0,7
6,54	3,011	2,694	1,463	3,011	2,677	1,474	0,0	0,6	-0,8
7,59	2,974	2,780	1,455	2,958	2,787	1,462	0,5	-0,2	-0,5
8,80	2,924	2,880	1,456	2,921	2,864	1,438	0,1	0,6	1,3
10,21	2,862	2,994	1,474	2,845	2,977	1,479	0,6	0,6	-0,3
<b>11,00</b>	<b>2,825</b>	<b>3,056</b>	<b>1,495</b>	<b>2,838</b>	<b>3,056</b>	<b>1,479</b>	<b>-0,5</b>	<b>0,0</b>	<b>1,1</b>
11,85	2,789	3,118	1,517	2,797	3,120	1,521	-0,3	-0,1	-0,3
13,75	2,706	3,250	1,592	2,723	3,256	1,609	-0,7	-0,2	-1,1
15,95	2,615	3,382	1,707	2,605	3,396	1,702	0,4	-0,4	0,3
18,50	2,519	3,505	1,863	2,532	3,513	1,859	-0,5	-0,2	0,2
21,46	2,420	3,610	2,055	2,412	3,614	2,073	0,3	-0,1	-0,9
24,90	2,321	3,688	2,273	2,341	3,682	2,276	-0,8	0,2	-0,1
28,89	2,223	3,733	2,502	2,245	3,725	2,525	-1,0	0,2	-0,9
33,52	2,129	3,741	2,725	2,130	3,735	2,730	0,0	0,2	-0,2
38,89	2,040	3,713	2,924	2,034	3,716	2,921	0,3	-0,1	0,1
45,11	1,955	3,649	3,088	1,960	3,651	3,108	-0,2	0,0	-0,6
52,34	1,877	3,556	3,208	1,900	3,573	3,235	-1,2	-0,5	-0,9
60,72	1,806	3,439	3,279	1,813	3,442	3,307	-0,4	-0,1	-0,8
70,44	1,741	3,303	3,303	1,756	3,304	3,325	-0,9	0,0	-0,7
81,73	1,682	3,157	3,284	1,683	3,174	3,282	-0,1	-0,6	0,1
94,81	1,629	3,004	3,228	1,628	3,006	3,239	0,0	-0,1	-0,4
110,00	1,582	2,850	3,142	1,585	2,863	3,175	-0,2	-0,4	-1,0

## Dodatek B

### Tabele wybranych wyników badań sygnałów CS

Tab. B.1. Wyniki pomiarów odpowiedzi rzeczywistej i zasymulowanej filtru II rzędu w funkcji zmian dobroci przy pobudzeniu sygnałami unipolarnymi.

sygnał $\Delta Q/Q$ [%]	$\alpha_r$ -parametry			$T_r$ -parametrowym		
	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_y$ [mV]	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_y$ [mV]
-50,00	2,49	2,00	0,49	38,90	40,07	-1,17
-40,00	0,98	0,00	0,98	31,80	33,16	-1,36
-30,00	-1,17	-2,00	0,83	23,00	24,65	-1,65
-20,00	-2,10	-2,50	0,40	16,00	16,01	-0,01
-10,00	-1,60	-1,50	-0,10	7,00	7,76	-0,76
0,00	0,02	0,00	0,02	0,00	0,14	-0,14
10,00	2,41	2,00	0,41	-8,00	-6,76	-1,24
20,00	5,27	5,50	-0,23	-14,00	-12,93	-1,07
30,00	8,39	8,00	0,39	-19,00	-18,36	-0,64
40,00	11,66	12,00	-0,34	-23,50	-23,11	-1,29
50,00	15,01	16,00	-0,99	-28,80	-27,25	-1,55

Tab. B.2. Wyniki pomiarów odpowiedzi rzeczywistej i zasymulowanej filtru II rzędu w funkcji zmian pulsacji charakterystycznej przy pobudzeniu sygnałami unipolarnymi.

sygnał $\Delta \omega_n / \omega_n$	$\alpha_r$ -parametry			$T_r$ -parametrowym		
	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_y$ [mV]	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_y$ [mV]
-50,00	92,00	93,17	-1,17	78,00	80,69	2,69
-40,00	89,00	91,15	-2,15	82,00	85,35	3,35
-30,00	77,00	78,49	-1,49	74,00	78,58	4,58
-20,00	56,50	57,27	-0,77	57,00	60,87	3,87
-10,00	30,00	30,18	-0,18	33,00	34,11	1,11
0,00	0,00	0,15	-0,15	0,00	-0,03	-0,03
10,00	-28,00	-30,07	2,07	-39,00	-39,71	-0,71
20,00	-56,00	-58,07	2,07	-79,00	-82,94	-3,94
30,00	-80,00	-81,96	1,96	-123,00	-127,76	-4,76
40,00	-97,00	-100,38	3,38	-167,00	-172,31	-5,31
50,00	-109,00	-112,53	3,53	-208,00	-214,94	-6,94

Tab. B3. Wyniki pomiarów odpowiedzi rzeczywistej i zasymulowanej filtru IV rzędu w funkcji zmian dobroci I sekcji przy pobudzeniu sygnałami unipolarnymi.

sygnał $\Delta Q_1/Q_1$ [%]	$\alpha_I$ -parametry			$T_I$ -parametry		
	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_y$ [mV]	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_y$ [mV]
-50,00	23,00	21,24	1,76	28,00	29,50	-1,50
-40,00	21,00	18,84	2,16	23,00	26,00	-3,00
-30,00	18,00	15,31	2,69	18,00	20,90	-2,90
-20,00	13,00	10,89	2,11	12,00	14,64	-2,64
-10,00	8,00	5,76	2,24	6,00	7,57	-1,57
0,00	0,00	0,09	-0,09	0,00	-0,05	0,05
10,00	-6,00	-5,99	-0,01	-8,00	-7,99	-0,01
20,00	-12,00	-12,35	0,35	-15,00	-16,09	1,09
30,00	-16,00	-18,90	2,90	-22,00	-24,22	2,22
40,00	-22,00	-25,55	3,55	-30,00	-32,29	2,29
50,00	-29,00	-32,24	3,24	-38,00	-40,23	2,23

Tab. B.4. Wyniki pomiarów odpowiedzi rzeczywistej i zasymulowanej filtru IV rzędu w funkcji zmian dobroci I sekcji przy pobudzeniu sygnałami unipolarnymi.

sygnał $\Delta Q_2/Q_2$ [%]	$\alpha_I$ -parametry			$T_I$ -parametry		
	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_y$ [mV]	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_y$ [mV]
-50,00	30,00	31,22	-1,22	36,00	40,06	-4,06
-40,00	24,00	25,84	-1,84	28,00	32,16	-4,16
-30,00	19,00	19,65	-0,65	21,00	23,76	-2,76
-20,00	13,00	13,10	-0,10	14,00	15,44	-1,44
-10,00	6,00	6,53	-0,53	6,00	7,46	-1,46
0,00	0,00	0,09	-0,09	0,00	-0,05	0,05
10,00	-5,00	-6,10	1,10	-7,00	-7,03	0,03
20,00	-11,00	-12,00	1,00	-12,00	-13,50	1,50
30,00	-17,00	-17,57	0,57	-22,00	-19,48	-2,52
40,00	-21,50	-22,83	1,33	-23,00	-24,99	1,99
50,00	-26,50	-27,77	1,27	-28,00	-30,08	2,08

Tab. B.5. Wyniki pomiarów odpowiedzi rzeczywistej i zasymulowanej filtru IV rzędu w funkcji zmian pulsacji charakterystycznej I sekcji przy pobudzeniu sygnałami unipolarnymi.

sygnał $\Delta\omega_{n1}/\omega_{n1}$ [%]	$\alpha_I$ -parametry			$T_I$ -parametry		
	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_y$ [mV]	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_y$ [mV]
-50,00	29,50	32,24	-2,74	44,00	48,49	-4,49
-40,00	24,50	26,68	-2,18	38,50	42,52	-4,02
-30,00	18,00	19,44	-1,44	30,00	32,94	-2,94
-20,00	11,00	12,00	-1,00	20,00	21,69	-1,69
-10,00	5,00	5,36	-0,36	10,00	10,33	-0,33
0,00	0,00	0,09	-0,09	0,00	-0,05	0,05
10,00	-3,00	-3,62	0,62	-8,00	-8,75	0,75
20,00	-5,50	-5,79	0,29	-14,00	-15,44	1,44
30,00	-6,00	-6,60	0,60	-18,00	-20,01	2,01
40,00	-6,00	-6,31	0,31	-20,50	-22,56	2,06
50,00	-4,00	-5,18	1,18	-22,00	-23,30	1,30

Tab. B.6. Wyniki pomiarów odpowiedzi rzeczywistej i zasymulowanej filtru IV rzędu w funkcji zmian pulsacji charakterystycznej II sekcji przy pobudzeniu sygnałami unipolarnymi.

sygnał $\Delta\omega_{n2}/\omega_{n2}$ [%]	$\alpha_I$ -parametry			$T_I$ -parametry		
	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_y$ [mV]	$y_{pom}$ [mV]	$y_{sym}$ [mV]	$\varepsilon_y$ [mV]
-50,00	53,00	58,67	-5,67	76,00	79,69	-3,69
-40,00	47,00	52,51	-5,51	70,00	76,45	-6,45
-30,00	37,00	39,64	-2,64	58,50	63,17	-4,67
-20,00	22,00	23,95	-1,95	40,00	43,12	-3,12
-10,00	9,00	9,59	-0,59	19,00	20,58	-1,58
0,00	0,00	0,09	-0,09	0,00	-0,05	0,05
10,00	-2,00	-2,34	0,34	-14,00	-15,02	1,02
20,00	3,00	2,98	0,02	-20,00	-21,73	1,73
30,00	14,00	15,29	-1,29	-17,00	-18,92	1,92
40,00	30,00	32,69	-2,69	-7,00	-6,70	-0,30
50,00	50,00	52,58	-2,58	12,00	13,71	-1,71